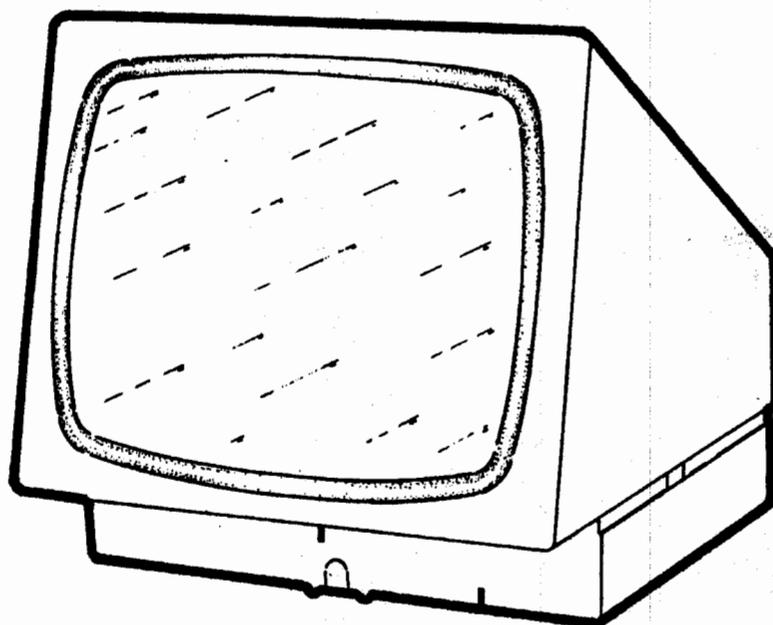


olivetti

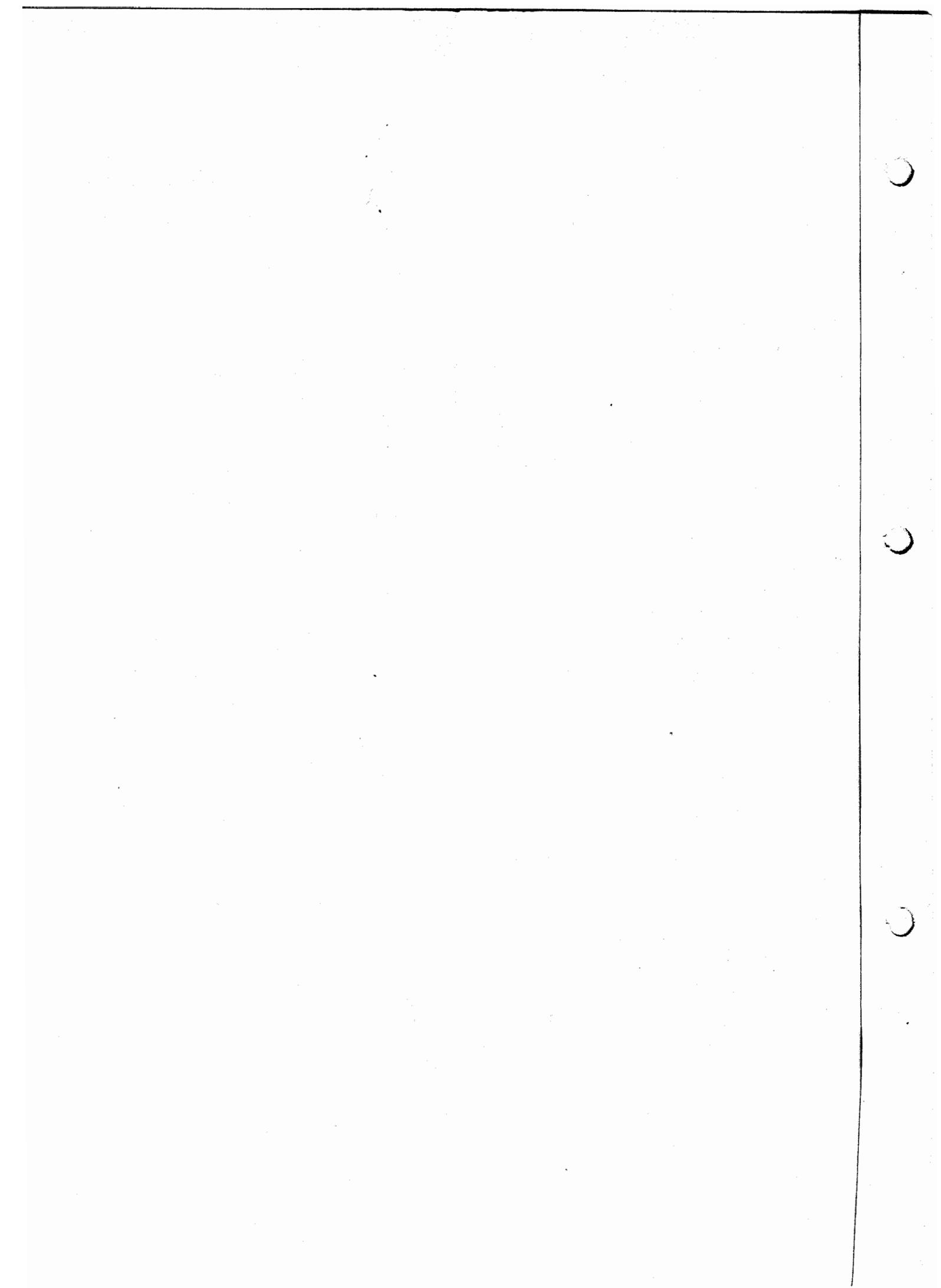
Servizio Tecnico Assistenza Clienti



DISPLAY 15"-ATTUAZIONE E GOVERNO

DESCRIZIONE di FUNZIONAMENTO

Codice STAC: 822.30.1



DISPLAY 15" - Attuazione e Governo

Descrizione di Funzionamento

Codice pubblicazione : 822.30.1

Codice aggiornamento: 03

Gennaio 1979

ATTUAZIONE.

1

GOVERNO.

2



PREFAZIONE

La presente pubblicazione è suddivisa in due sezioni:

- 1 - Descrizione della logica di funzionamento dell'attuazione del display 15".
- 2 - Descrizione della logica di funzionamento del governo display DIMAO ;
esso è un governo in DMA che agisce sul display 15"

L'impiego della pubblicazione è previsto in tutti i corsi 2L dei sistemi che utilizzano il display 15".

Questa pubblicazione può essere usata per l'aggiornamento autonomo ; per aggiornarsi sul governo DIMAO i tecnici devono aver seguito un corso di sistema avente la CPU 19 e devono conoscere il modulo DMA della piastra RODMA.

NOTA

Nella descrizione dei circuiti si fa riferimento alla loro posizione nella raccolta schemi logici, codice 822.01.0. Con gli eventuali aggiornamenti degli schemi vi possono essere modifiche nella posizione dei circuiti ; se nello studio emergono discordanze occorre vedere l'eventuale aggiornamento.

INDICE

- FUNZIONE	Pag.	1,01
- INTERFACCIA	"	1,01
- DISLOCAZIONE	"	1,01
- COMPOSIZIONE E DISPOSIZIONE	"	1,03
- CARATTERISTICHE	"	1,04
- ALIMENTAZIONE	"	1,06
- PRESTAZIONI	"	1,07
- PRINCIPI DI FUNZIONAMENTO DI UN "CRT"	"	1,08
. Tubo a raggi catodici	"	1,09
- CORRENTI A DENTI DI SEGA	"	1,14
- SCHEMA A BLOCCHI E DESCRIZIONE	"	1,15
- DESCRIZIONE DEI CIRCUITI ANALOGICI	"	1,16
. Stabilizzatore tensione continua	"	1,16
. Deflessione orizzontale	"	1,18
. Deflessione verticale	"	1,22
. Preamplificatore e amplificatore finale video	"	1,25
. Commutatore contrasto per luce alta (HL)	"	1,27
. Regolazione luminosità	"	1,28
. Gruppo alta tensione EAT	"	1,29
. Protezioni EAT	"	1,30
. Protezione per assenza delle deflessioni orizzontale o verticale	"	1,31
. Circuito controllo focalizzazione dinamica	"	1,32
. Tarature e Controlli	"	1,33
. Controlli funzionali a seguito di sostituzione gruppi	"	1,35
. Potenzimetro luminosità	"	1,36
. Gruppo EAT e deflessione riga	"	1,37
. Piastra di fondo (analogica)	"	1,37
- TAVOLA DISLOCAZIONE POTENZIOMETRI E BOBINE DI REGOLAZIONE	"	1,38
- VERIFICHE E REGOLAZIONI DEL DISPLAY 15"	"	1,39
- SCHEMA ELETTRICO RIASSUNTIVO E FORME D'ONDA	"	1,41
- TAVOLA DISLOCAZIONE CONNETTORI - TEST POINT - POTENZIOMETRI	"	1,42

FUNZIONE

Visualizzazione dei caratteri appartenenti ai diversi alfabeti e forniti dall'Unità Centrale tramite Governo.

INTERFACCIA

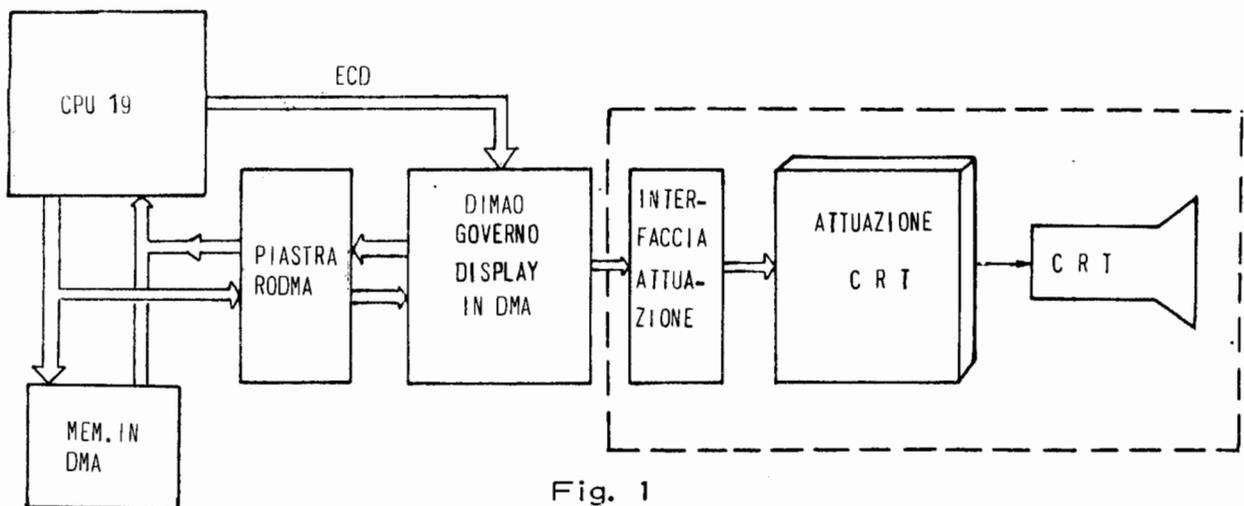


Fig. 1

DISLOCAZIONE

La dislocazione del DISPLAY 15" dipende solo dalle esigenze dell'operatore.

Questo display è utilizzato in una serie di macchine della classe CPU 19 tra cui:

- XA 7550
- TC 800
- DE 730 - DE 760

Esempio di dislocazione del display sul LTC 800

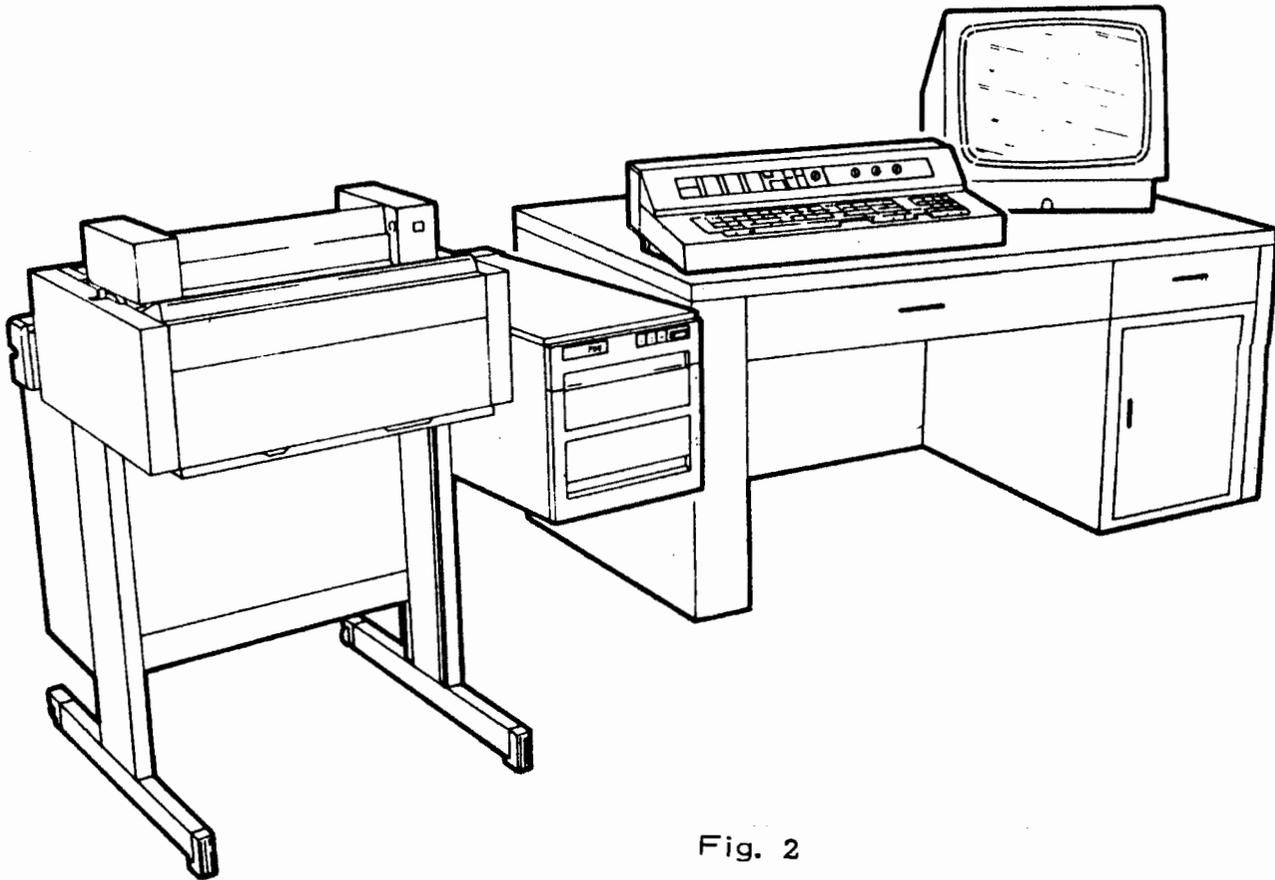


Fig. 2

COMPOSIZIONE E DISPOSIZIONE

E' costituito da sei elementi principali:

- 1 - Cinescopio CRT
- 2 - Piastra analogica (Attuazione CRT)
- 3 - Piastra amplificatore finale VIDEO
- 4 - Gruppo alta tensione EAT
- 5 - Carrozzeria
- 6 - Connessioni e cavi.

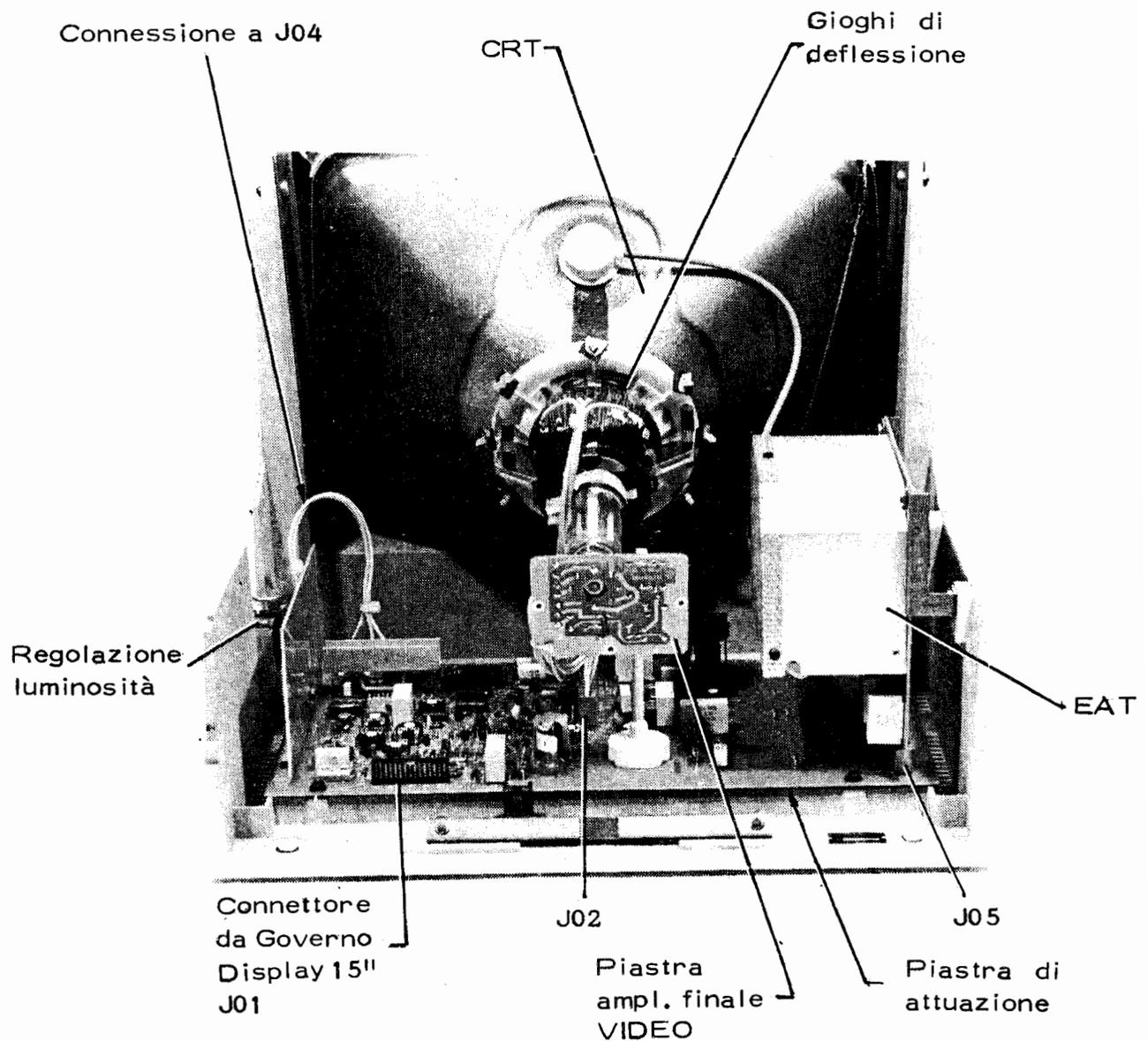


Fig. 3

CARATTERISTICHE

1. Cinescopio

Il gruppo video monta un cinescopio di tipo M 38/100 - WR BRIMAR - THORN le cui caratteristiche fondamentali sono: dimensione schermo = 15", ϕ collo = 28 mm., apertura angolare = 90°, fosforo P4 tipo televisivo.

L'immagine sullo schermo è formata da un RASTER le cui caratteristiche sono riportate nella tabella seguente.

VERSIONE	1920 caratteri in 24 righe (+1 fly b.v.)
Schermo 15"	Passo di riga 7 + 7 Passo di carattere 9 + 3
Periodo di punto	= 50 ns
Periodo di carattere	= $50 \times 12 = 0,6 \mu\text{sec}$
Periodo di traccia	= $(80 + 16) \times 0,6 = 57,6 \mu\text{s}$
Periodo di riga	= $57,6 \times 14 = 806,4 \mu\text{s}$
Periodo di quadro	= $806,4 \cdot (24 + 1) = 20,16 \text{ ms}$
Microinterruzione-periodo	= 20,16 ms
Dimensioni utili di schermo	280 x 210 mm 210 : 24 = 8,7 mm. altezza di riga 280 : 80 = 3,5 mm. passo di ca carattere 8,7 : 14 = 0,62 mm. passo verticale di traccia 3,5 : 12 = 0,29 mm. passo orizzon- tale di mezzo punto
Dimensioni carattere	Altezza = $0,62 \times 6 = 3,72 \text{ mm.}$ Larghezza = $0,29 \times 8 = 2,32 \text{ mm.}$
Rapporto di aspetto	$\frac{3,72}{2,32} = 1,6$

2. Piastra Analogica (Attuazione): in laminato FR2 con stampato su una sola faccia.

3. Piastrina Analogica in laminato FR2, innestata sul cinescopio su cui è montato il transistor dello stadio finale di amplificazione segnale video.

4. Gruppo EAT: montato su una piastrina in FR2 connessa alla piastra di attuazione con un connettore per circuiti stampati.

I laminati base utilizzati per i circuiti stampati presentano caratteristiche idonee a sopportare alte tensioni, riconoscibili dal marchio MAS richiesto dalle norme di sicurezza Olivetti.

Le distanze tra le piste sono secondo normativa e quindi tali da impedire l'innescò di archi e cortocircuiti.

Le regolazioni su piastra, sono accessibili a display aperto.

5. Carrozzeria: plastica di colore grigio marrone costituita da:
 - a - un supporto base per l'elettronica ed il cinescopio
 - b - una copertura
 - c - uno schermo in poliestere antiriflesso

6. Connessioni e cavi
 - a - Connessione del gruppo EAT alla piastrina di pilotaggio CRT è realizzata mediante un connettore per C.S. 31 x 2 vie F.
 - b - Cavi cinescopio e gioghi di deflessione. Il cinescopio ed i gioghi di deflessione sono collegati alla piastra di attuazione mediante cavetti con connettori AMP Modulo I: J03 = 8 x 1 M; J02 = 12 x 1 M.
 - c - Connessione cavo potenziometro di regolazione luminosità. Il potenziometro è collegato alla piastra di attuazione con cavetto e connettore AMP Modulo I J04 - 6 x 1 M.

d - Connessione cavetto massa cinescopio:

il cinescopio è collegato a massa mediante filo unipolare con connettore AMP Modu 1.

e - Cavo di connessione del Display al Governo

- Il modulo display è collegato alla piastra di Governo mediante cavo schermato e connettore AMP Modu 2 - J01 - 15 x 1 M.

Nota: Il cavo di connessione del gruppo Display 15" al pacco logica esiste in 3 versioni:

- versione corta: lunghezza 1450 mm.
- versione media: lunghezza 3000 mm.
- versione lunga: lunghezza 10.000 mm.

ALIMENTAZIONE

Il video display è alimentato a 20V tramite il cavo che lo collega al Governo.

Il cavo suddetto è composto da: 2 x AWG30 per il segnale VIDEO, 1 x AWG18 per la terra, 8 x AWG24 per il +20V, la massa elettrica ed i segnali logici.

PRESTAZIONI

1. Regolazione luminosità
2. Regolazione ampiezza quadro (altezza carattere)
3. Regolazione larghezza quadro (larghezza carattere)
4. Regolazione linearità di quadro e orizzontale
5. Regolazione contrasto
6. Possibilità di luce alta
7. Protezione del gruppo EAT

Nota: La regolazione della luminosità è eseguita con potenziometro di tipo logaritmico fissato alla base del cinescopio e regolabile dall'operatore.

Tutte le altre regolazioni sono eseguibili con potenziometri **NON ACCESSIBILI** dall'esterno e di conseguenza richiedono l'intervento di personale specializzato.

PRINCIPI DI FUNZIONAMENTO DI UN TUBO "CRT"

Prima di passare allo studio dei circuiti di pilotaggio del Tubo a Raggi Catodici (CRT) diamo di seguito alcune spiegazioni, di carattere generale, sul principio di funzionamento di un CRT.

Ciò tornerà utile per coloro che per la prima volta intraprendono lo studio di un dispositivo che utilizza un CRT.

Nella descrizione che segue si fa cenno ad alcuni dispositivi il cui principio di funzionamento risulterà ad alcuni sconosciuto; al fine di facilitarne l'interpretazione; i dispositivi stessi sono stati sottolineati e trattati separatamente così da poter essere consultati all'occasione.

Tubo a raggi catodici

Per CRT (Cathod Ray Tube) s'intende un tubo elettronico a catodo caldo e a vuoto nel quale un fascetto di elettroni (raggio o pennello elettronico) eccita la fluorescenza di uno schermo disposto sulla superficie interna dell'ampolla; placchette deflettrici o elettromagneti di deflessione (gioghi), opportunamente disposti, generano campi elettrici o magnetici che consentono di alterare la traiettoria del raggio e quindi la posizione del puntolino luminoso cui esso dà luogo sullo schermo fluorescente.

Il CRT è costituito da una ampolla di vetro di forma particolare ad una estremità della quale (collo del tubo) è disposto un cannone termoelettrico, mentre all'estremità opposta, di sezione assai maggiore è un deposito di materiale elettrofluorescente "f" (fosforo) costituente lo schermo, avente la funzione di trasformare l'energia cinetica degli elettroni incidenti in energia luminosa.

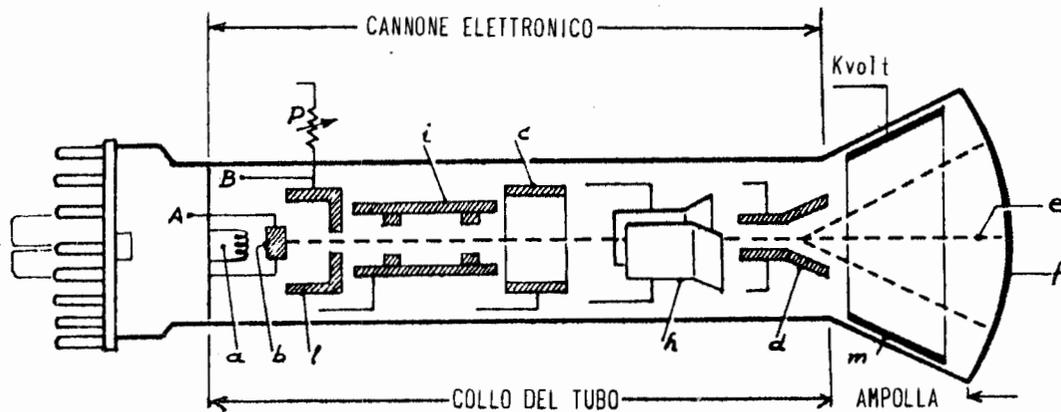


Fig. 4

- a - filamento per riscaldamento catodo
- b - catodo (emettitore di elettroni)
- c - griglia acceleratrice
- d - placchette di deflessione verticale (ASSE Y)
- e - pennello elettronico
- f - fosforo depositato sullo schermo
- h - placchette di deflessione orizzontale (ASSE X)
- i - lente elettrostatica
- l - elettrodo intensificatore o griglia controllo
- m - anodo acceleratore di elettroni
- A-B - comandi dell'asse Z

Nota 1 : una proprietà dei fosfori, dannosa per l'osservazione è l'emissione secondaria di elettroni che limita la luminosità ottenibile della traccia.

Infatti per ogni elettrone incidente, in prima approssimazione, indipendentemente dalla sua velocità, il fosforo emette un certo numero di elettroni (detti secondari) che ricadendo sullo schermo provocano una luminosità diffusa attorno alla traccia; lo strato del fosforo è in genere abbastanza delicato e viene facilmente distrutto dal fascio elettronico incidente se questo ha una intensità eccessiva.

Pertanto durante l'uso è buona precauzione RIDURRE LA LUMINOSITA' quando non c'è alcun segnale applicato ai gioghi o placchette di deflessione.

All'interno del cannone elettronico è disposta una lente elettrostatica "i" a diaframmi forati avente il compito di mettere a fuoco il pennello elettronico "e" sullo schermo "f"; vicino al catodo "a" è un elettrodo intensificatore o griglia "l" che controlla l'emissione elettronica del cannone e quindi, in definitiva, la brillantezza del puntolino luminoso sullo schermo.

A seconda che la deflessione del fascetto elettronico "e" venga effettuato a mezzo di campi elettrici o magnetici si hanno tubi elettrostatici o tubi elettromagnetici.

Nota 2 : comandi dell'asse Z: la luminosità della traccia "e" può variare a piacimento (entro certi limiti) agendo sul potenziale di "l" tramite il potenziometro "P".

Un analogo risultato si può ottenere variando il potenziale del catodo applicando in A una opportuna tensione.

Si ha inoltre la possibilità di intensificare o spegnere la traccia applicando un segnale in B.

A e B sono detti anche i "comandi dell'asse Z".

Si hanno due principali categorie di tubi a raggi catodici, quelli usati dagli oscillografi a raggi catodici (tubi oscillografici) e quelli usati per la ripresa o riproduzione delle immagini (cinescopi).

I tubi oscillografici sono generalmente a deflessione elettrostatica, quelli televisivi a deflessione magnetica.

Importanti caratteristiche del CRT sono la forma e le dimensioni dello schermo, nonché il colore e la persistenza del fosforo.

I CRT oscillografici sono generalmente a schermo circolare, con diametro da circa 3 a circa 17 cm.; il colore del fosforo è verde se destinato all'osservazione visuale, azzurro se il tubo è usato per riprese fotografiche; la persistenza è sempre bassa.

Esistono speciali tubi (usati ad esempio nei Radar panoramici) provvisti di schermo a doppio fosforo; giallo a lunga persistenza (qualche secondo) per l'osservazione visuale, azzurro a breve persistenza (circa ϕ , 1 secondo) per la ripresa fotografica.

CINESCOPIO: è l'organo che provvede alla riproduzione dell'immagine; è costituito da un CRT, con schermo generalmente rettangolare, a luminescenza bianca con bassa persistenza (dell'ordine di 0,005 sec.).

La deflessione del fascetto è generalmente magnetica e viene ottenuta a mezzo di due coppie ortogonali di bobine, costituenti il così detto giogo di deflessione percorse da correnti a dente di sega a frequenza rispettivamente di riga (deflessione orizzontale) e di quadro (deflessione verticale).

Anche la focalizzazione dell'immagine sullo schermo viene ottenuta a mezzo di una lente elettrostatica opportunamente disposta nel collo del tubo.

Per caratterizzare i cinescopi si usa generalmente indicare la diagonale dello schermo e l'angolo di deflessione.

Di seguito è la spiegazione di alcuni termini che nella trattazione precedente sono stati sottolineati.

ANODO: elettrodo positivo, fornisce una ulteriore accelerazione agli elettroni emessi dal catodo e li raccoglie dopo che questi hanno urtato contro lo schermo.

CATODO: elettrodo negativo; è rivestito di elementi speciali (ossidi ad alta emissione che cioè a temperatura relativamente bassa emettono una grande quantità di elettroni.

CANNONE ELETTRONICO: complesso di elettrodi positivi che si trovano all'interno di un tubo a raggi catodici allo scopo di dar forma al fascio di elettroni emessi dal catodo e farlo convergere sullo schermo in modo da ottenere una macchia luminosa puntiforme.

LENTE ELETTROSTATICHE: in ottica elettronica si chiama lente un dispositivo costituito da un certo numero di conduttori di forma opportuna, portati a differenti potenziali elettrostatici capaci di deviare le traiettorie di un fascio di elettroni, si dà dar luogo a fenomeni di rifrazione elettronica, in modo analogo a quanto fanno le lenti ottiche per i raggi luminosi.

Le lenti elettrostatiche sono le più usate nei CINESCOPI, anche perchè sono molto semplici dal punto di vista costruttivo e del funzionamento.

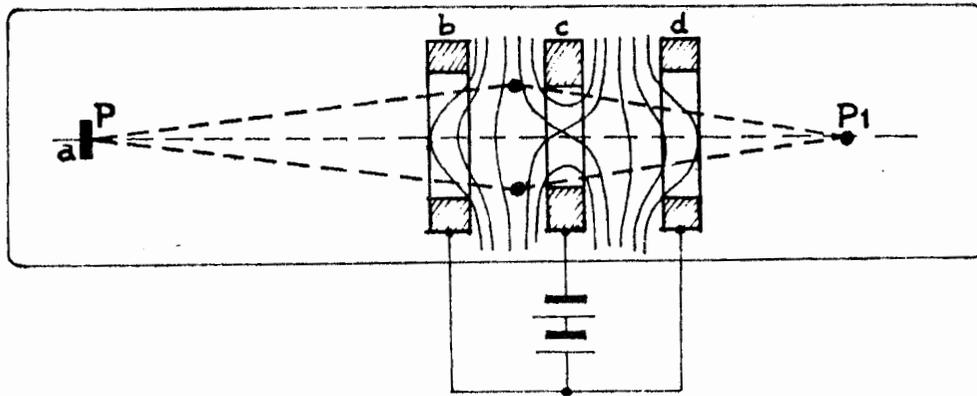


Fig. 5

In figura è schematizzata una lente elettrostatica semplice. Essa è costituita sostanzialmente da tre diaframmi metallici forati, con fori allineati sull'asse della lente: i due diaframmi estremi "b" e "d" sono tenuti ad un potenziale diverso, maggiore, di quello del diaframma centrale "c",

In figura sono disegnate a tratto sottile alcune delle superfici equipotenziali del campo elettrico della lente e, tratteggiate, alcune delle traiettorie percorse dagli elettroni emessi da un punto "P" della sorgente elettronica "a" (catodo); queste traiettorie convergono nel punto "P1", immagine elettronica di "P".

Variando il potenziale di "c" rispetto a quello di "b" e di "d", si può variare la distanza focale e quindi lo ingrandimento della lente.

PENNELLO ELETTRONICO:

denominazione data al fascio di elettroni emesso dal catodo.

CORRENTI A DENTI DI SEGA

Sono così definite le correnti necessarie a pilotare i gioghi al fine di realizzare lo spostamento del fascio di elettroni in orizzontale e in verticale.

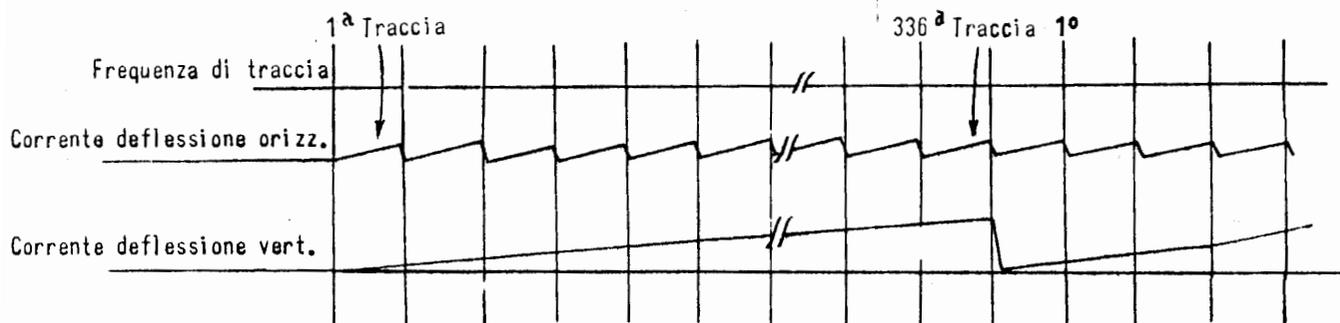
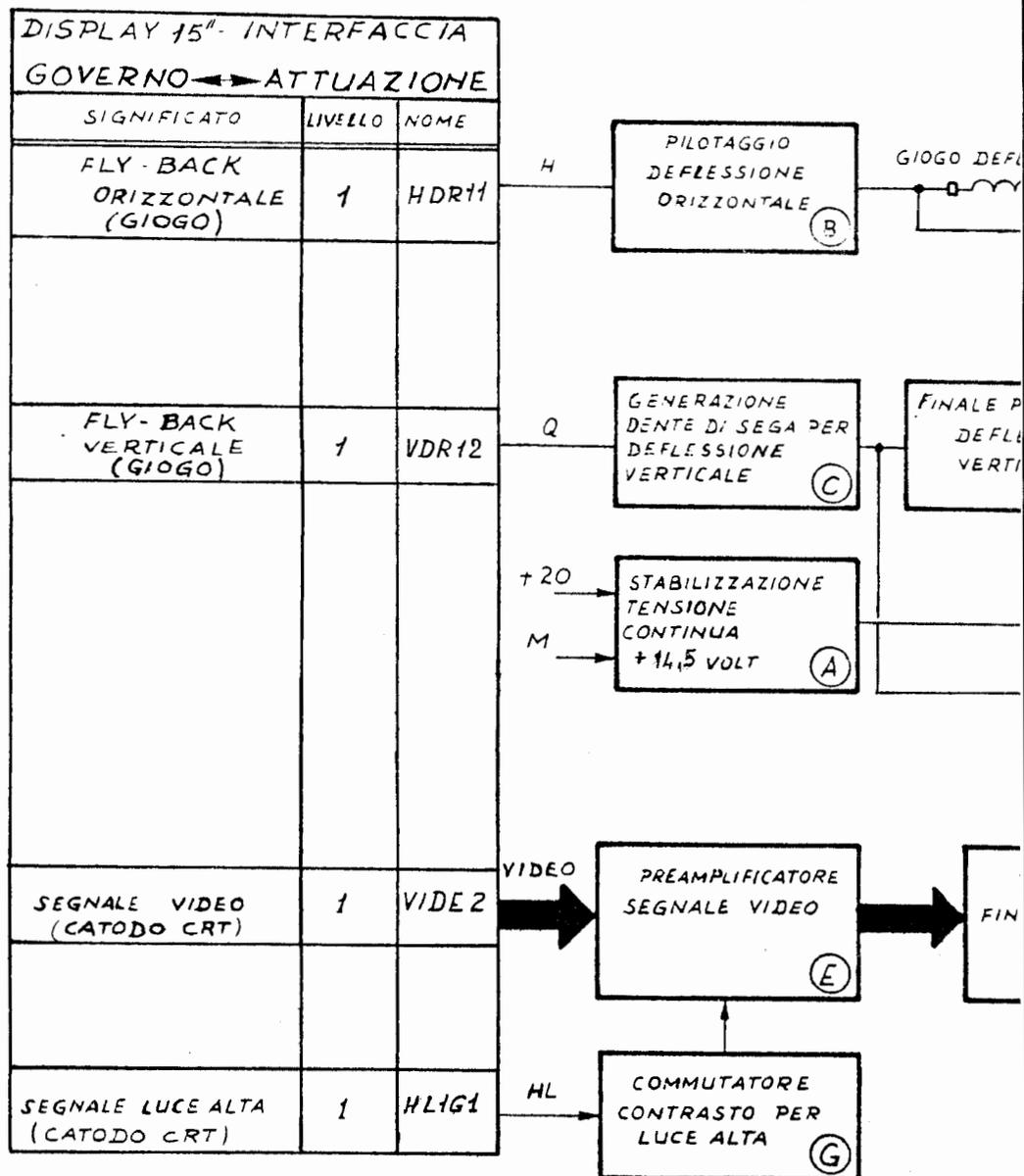


Fig. 6

Dalla figura si vede come la corrente si incrementa in modo lineare quindi ritorna bruscamente nelle condizioni di partenza.

Durante questa rampa la corrente provoca un campo magnetico crescente nei gioghi di deflessione orizzontale e verticale che attiva il fascio di elettroni causandone lo spostamento.

Nel breve intervallo di ritorno il campo magnetico interessato dalla corrente cessa bruscamente la sua azione nei confronti del pennello elettronico provocando il ritorno molto veloce della traccia luminosa.



Organizzazione dello schema

Sono evidenziati i principali blocchi funzionali dell'Attuazione Display ed i segnali di scambio con l'Unità di Governo.

Ciascun blocco è numerato al fine di facilitarne l'individuazione.

(A) - Stabilizzatore tensione continua

Preleva il +20V stabilizzato dall'alimentatore di sistema e fornisce in uscita un +14,5V ulteriormente stabilizzato.

Il +14,5V serve come polarizzazione di tutti i circuiti analogici dell'attuazione e per il gruppo EAT.

(B) - Pilotaggio deflessione orizzontale.

Su comando di Governo adatta e fornisce il segnale di comando del giogo magnetico per il Fly-back orizzontale (sincronismo di riga).

(C) (D) - Generazione dente di sega per deflessione verticale.

Su comando del governo genera il segnale di comando del giogo magnetico (sincronismo di quadro).

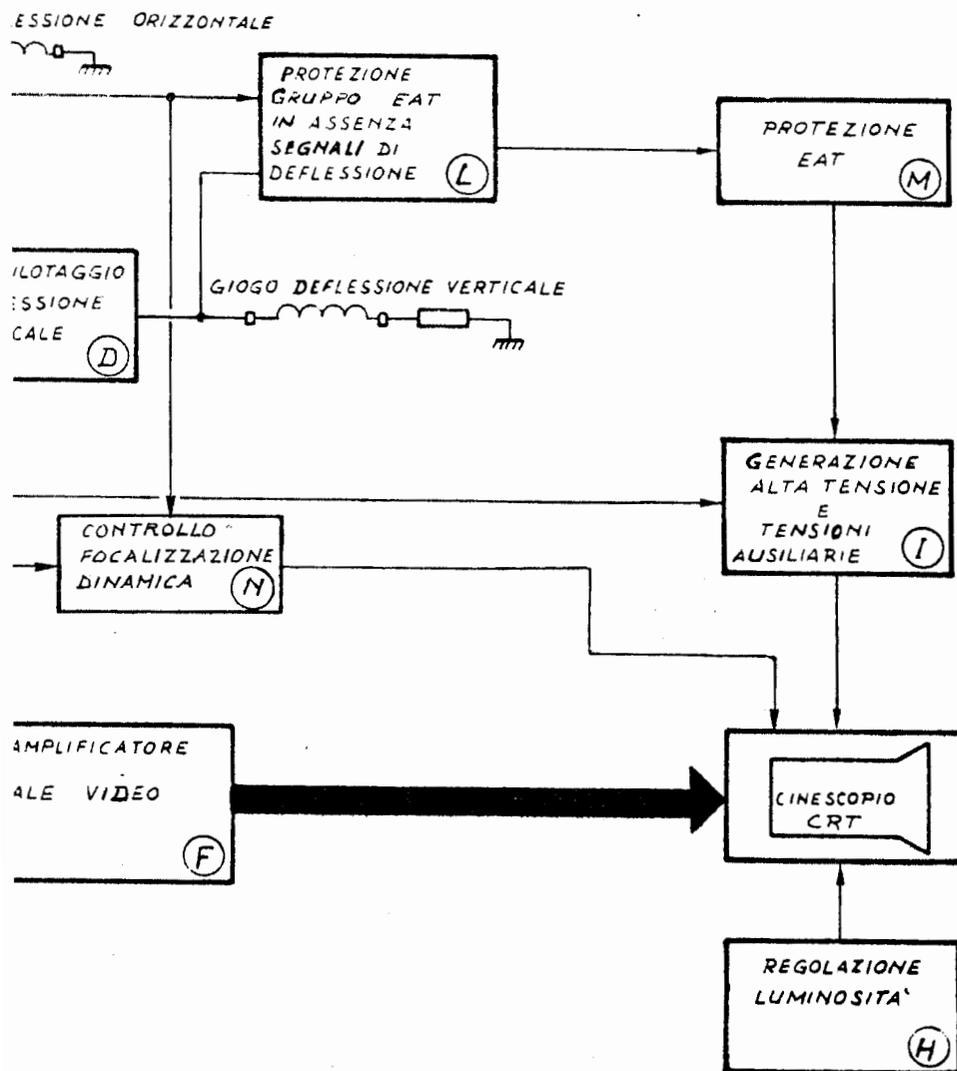
(E) (F) - Preamplificatore e finale video.

Su comando del Governo adatta e fornisce il segnale di comando per la l'emissione del fascio video (sincronismo di schermo del CRT illuminato).

(G) - Commutatore contrasto.

Su comando del Governo adatta e fornisce il segnale di comando per la luminosità di particolari (sincronismo di particolari).

OCCHI E DESCRIZIONE



Regolazione luminosit  e finale pilotaggio deflessione

adatta e fornisce il segnale di pilotaggio per il Fly-back verticale

Amplificatore Video.

adatta e fornisce il segnale che regola i diodi elettronici che vanno a colpire lo schermo dinandolo.

condiziona l'intensit  del fascio di elettroni al fine di intensificare sullo schermo le zone dello stesso.

(H) - Regolazione luminosit .

Tramite apposito potenziometro regola la luminosit  dello schermo sul CRT.

(I) - Generazione alta tensione e tensioni ausiliarie

Prelevando il +14,5V stabilizzato fornisce l'alta tensione 17,5KV e le tensioni ausiliarie per il CRT.

(L) (M) - Protezione EAT

Interrompe la generazione dell'alta tensione quando vengono a mancare i segnali di deflessione orizzontale o verticale oppure quando l'alta tensione supera i valori nominali.

(N) - Controllo focalizzazione dinamica

Ha il compito di mantenere a "fuoco" il punto luminoso su tutta la superficie dello schermo.

DESCRIZIONE DEI CIRCUITI ANALOGICI

Per seguire il funzionamento dei circuiti analogici di pilotaggi CRT, prendere in visione lo schema elettrico dell'attuazione e del gruppo EAT di pag. 1.41.

Con numeri circolati vengono evidenziati i test point più significativi del circuito in esame.

Di ciascun "test point" è riportato il comportamento del segnale elettrico nel caso di corretto funzionamento.

Ⓐ - Stabilizzatore tensione continua

L'alimentatore stabilizzatore ha la funzione di mantenere costante la tensione in uscita di +14,5V per una variazione della tensione continua in ingresso di $20V \pm 15\%$

Serve come polarizzazione di tutti i circuiti ed è composto da un regolatore serie (Q18), da un transistor pilota (Q19) e da un amplificatore di errore (Q20).

Funzionamento (vedi fig. 7)

Tramite J01, al transistor Q18 può arrivare una tensione continua che può assumere valori da 17 a 23V; esso si comporta come una resistenza variabile in funzione della sua corrente di base, la quale viene fornita dal transistor pilota Q19, che a sua volta viene pilotato in tensione dal transistor Q20. Quest'ultimo ha l'emettitore ad una polarizzazione fissa data dallo zener D18; la base è riferita ad una tensione data dal partitore R78 - RV13 - D16 - D17 e R79; i diodi D16 e D17 servono a compensare le variazioni che si verificano sulle giunzioni di D18 e Q20 a causa dell'aumento della temperatura; una qualsiasi variazione della tensione di base di Q20 provoca una correzione sulla base di Q18 tramite Q19 che ripristina immediatamente la tensione stabilita all'uscita dell'alimentatore.

L'alimentatore, oltre che fornire la tensione alla piastra di fondo, provvede ad alimentare il gruppo piastra EAT.

La corrente è di 2A per la gran parte necessaria al filamento del CRT.

Schema elettrico del circuito stabilizzatore di tensione continua:

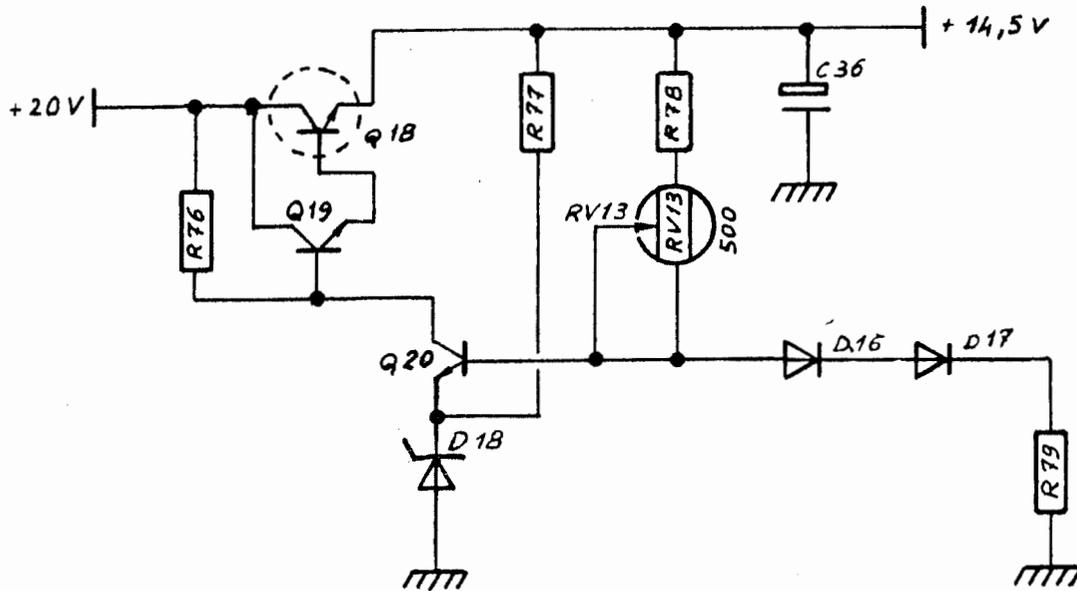


Fig. 7

Il condensatore C36 collegato tra il collettore di Q18 e massa serve a neutralizzare le oscillazioni sul +14,5V.

Il potenziometro RV13 è utilizzabile per tarare la tensione d'uscita a +14,5V.

Ⓑ - Deflessione orizzontale

Ha la funzione di generare il segnale di eccitazione del giogo di deflessione di riga (ASM8 RIGA).

Funzionamento (vedi fig. 8)

Il segnale H (HDR11) presente all'ingresso di J01 viene inviato al transistor Q5 che funziona da invertitore; l'ampiezza del segnale viene limitata dalla resistenza R17 mentre la corrente di base di Q5 è limitata dalla R16.

Il segnale presente sul collettore di Q5 viene inviato, tramite la R18, in base al Q6 che amplifica il segnale di base fornendo, sul collettore un segnale periodico ma di ampiezza costante utilizzato per pilotare il Q4.

Il condensatore C6 serve a velocizzare i fronti di commutazione.

La base di Q4 è condizionata dal collettore di Q3 per una funzione che vedremo più avanti.

Il collettore di Q4 è collegato al primario del trasformatore pilota T1 - ATT utilizzato come adattatore di impedenza per generare un dente di sega in corrente di circa 3,5 - 4 amp.

Dal secondario di T1 viene prelevata una tensione a bassa impedenza (T.P.H.) atta a pilotare il transistor finale di riga (Q1) che a sua volta genera il segnale DEFL.H.

Il circuito finale di riga è formato dal transistor di potenza Q1, da un diodo smorzatore D5 collegato in parallelo al giogo e dal condensatore C6 che determina la frequenza di oscillazione del primario EAT e del circuito LC (L1, L2, C6) accordato in 5a armonica (fig. 9).

L'eccitazione del giogo è prelevata dal collettore di Q1 (DEFL.H) tramite la bobina L2 (controllo linearità) e transita nel giogo ASM8 RIGA.

In serie allo stesso giogo è posta una bobina (L3) per il controllo dell'ampiezza e una coppia di condensatori (C25 - C26) di valore opportuno, cui compito è di effettuare una correzione ad 'S' della corrente circolante nel giogo stesso.

La correzione ad 'S' tiene conto della forma del tubo CRT e dei diversi componenti ad esso connesso.

Il transistor finale entra in conduzione a circa metà del periodo di scansione producendo un incremento lineare di corrente per il resto di tale periodo; dopodichè esso è improvvisamente interdetto dalla forma d'onda agente sulla base.

Il normale impulso di ritorno, detto impulso di fly-back, prodotto dall'induttanza del primario di T1, oltre a riportare il pennello elettronico all'inizio della scansione, porta in conduzione il diodo smorzatore D5 che fornisce la corrente della prima metà del periodo. Il ciclo si ripete quindi automaticamente.

Schema elettrico del circuito di sincronismo orizzontale:

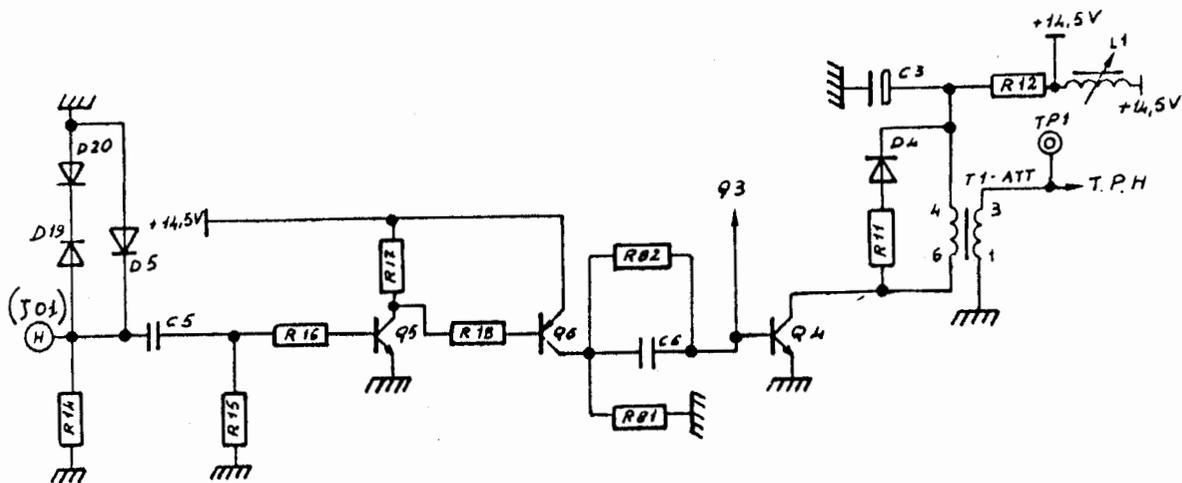


Fig. 8

Stadio finale di pilotaggio deflessione orizzontale:

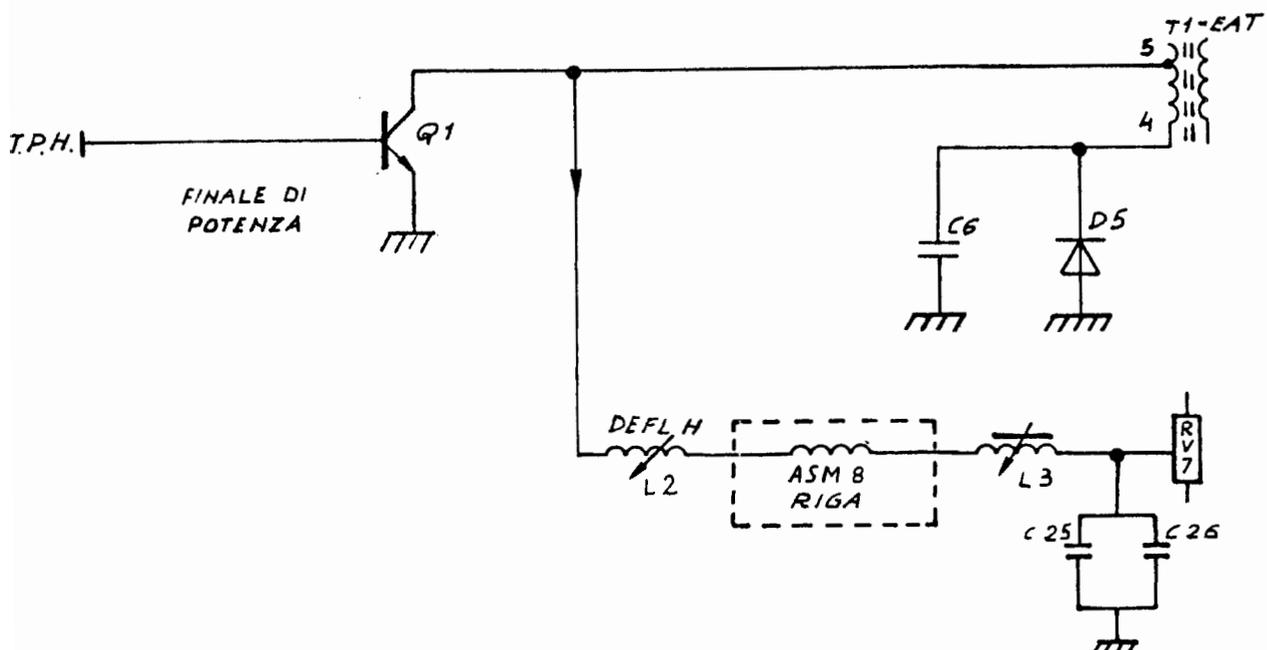


Fig. 9

NOTA:

- L3 regola l'ampiezza del quadro
- L2 regola la linearità del quadro
- R12 limita la corrente in Q4 durante la saturazione
- D19 - D20 limitano l'ampiezza del segnale in ingresso al circuito
- D5 elimina eventuali transitori negativi

C D Deflessione verticale

Ha la funzione di generare il segnale di pilotaggio del giogo di deflessione verticale (AMS8 QUADRO).

Funzionamento (vedi fig. 10)

Il segnale VDR12 presente all'ingresso Q di J01 viene inviato al transistor Q7 che lavora da interruttore.

Quando Q7 è interdetto, tramite la RV4 e la R24 si carica il condensatore C9; quando Q7 passa in saturazione C9 si scarica attraverso la giunzione C-E.

Il dente di sega così generato viene applicato al pin 7 (NON INVERTENTE) dell'amplificatore TAA 621 AX1, il quale lo amplifica presentandolo con opportuna impedenza all'ingresso del giogo ASM8 QUADRO.

La corrente di deflessione applicata al giogo viene riportata all'ingresso invertente dell'amplificatore (tramite R27 - R29 - RV3) in modo da ottenere, in uscita, un segnale proporzionale alla corrente circolante nel giogo.

L'uscita dell'amplificatore (pin 1) è collegata alla bobina di quadro tramite un interruttore bidirezionale costituito dal diodo D9 e dal transistor Q9.

Con l'uscita 1 alta la corrente generata dall'amplificatore viene passata alla bobina del giogo tramite il Q9 che, con l'emitter positivo, abilita il passaggio di corrente.

Quando il pin 1 passa a 0 il diodo D9 entra in conduzione (Q9 interdetto) consentendo, durante il FLY-BACK verticale, la libera oscillazione del circuito risonante formato dall'induttanza della bobina e dal condensatore C18, permettendo in tal modo un recupero di energia atto a rendere sufficientemente breve il tempo di ritorno del pennello.

Circuito elettrico dello stadio di sincronismo verticale:

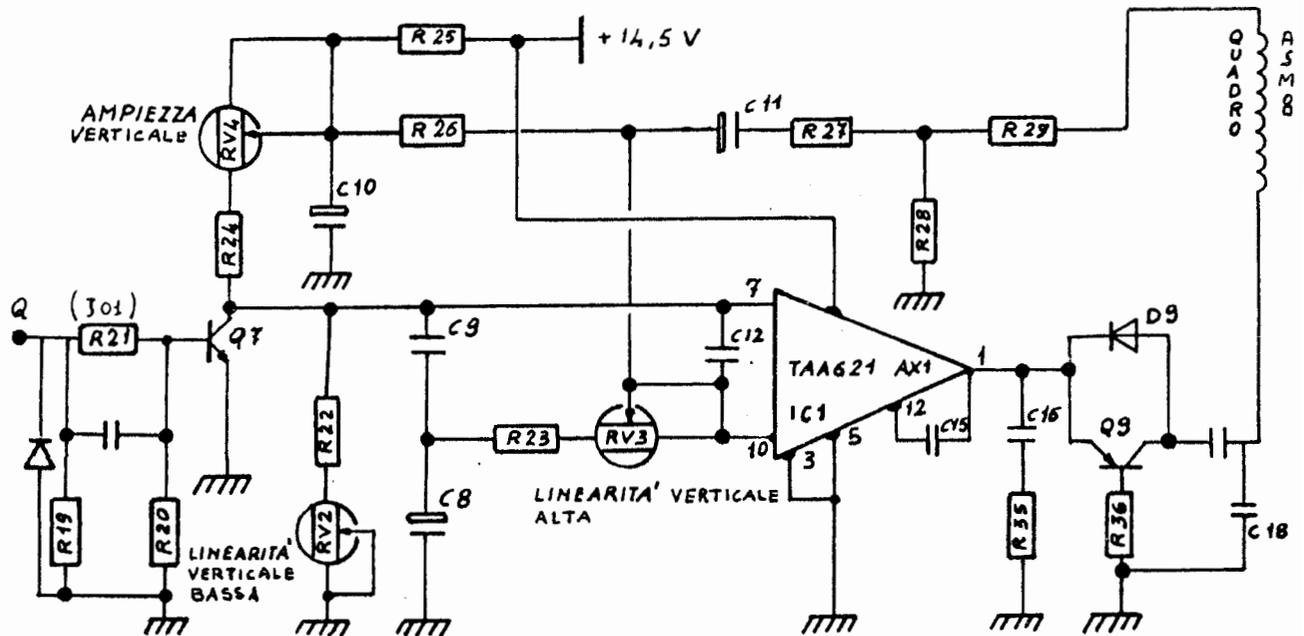


Fig. 10

NOTE :

RV4 regola l'altezza del carattere
RV2 - RV3 regolano la linearità del quadro.

Per linearità di quadro si intende la velocità costante di spostamento del pennello elettronico.

In assenza di questa linearità sullo schermo si avrebbero delle linee ammassate e delle linee rade.

In pratica ciò significa che in assenza di linearità si hanno caratteri di diversa dimensione fisica (più o meno alti; più o meno stretti) presenti sul display.

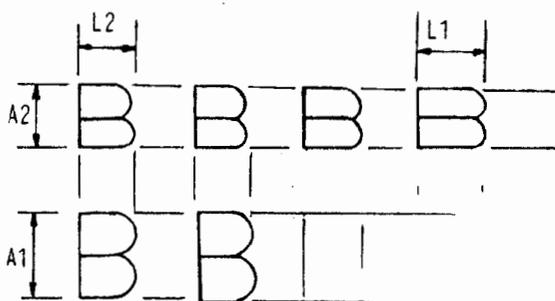
Questa linearità è ottenuta tramite una reazione; si preleva parte del segnale in ritorno del giogo e la si immette nell'ingresso 10 dell'amplificatore IC1.

Specifica per la definizione della linearità orizzontale e verticale

La specifica si riferisce ad un'immagine composta da file di caratteri uguali, ed equidistanti, per esempio 24 file orizzontali di 80 caratteri in ciascuna fila

Definizione dell'errore di linearità

Con riferimento all'immagine si considera ciascuna dimensione ("larghezza" per la linearità orizzontale, "altezza" per la linearità verticale) di un quadrato formato da un carattere, (L=larghezza carattere; A = altezza carattere)



Se L1 è la larghezza del carattere più largo e L2 quella del carattere più stretto, l'errore di linearità orizzontale (in per cento) è dato da:

$$\frac{L1 - L2}{L1 + L2} \cdot 100$$

Analogamente l'errore di linearità verticale in per cento con A1 e A2 rispettivamente altezza massima e minima, è dato da:

$$\frac{A1 - A2}{A1 + A2} \cdot 100$$

(E) (F) Preamplificatore e amplificatore finale video

Ha la funzione di pilotare il catodo del CRT al fine di governare l'emissione degli elettroni che colpiscono lo schermo illuminandolo.

Funzionamento (vedi fig. 11)

Il segnale video (VIDE2) arriva al pin VIDEO di J01 e viene passato alla base di Q14 che funziona come ripetitore di emettitore (preamplificatore).

L'emettitore di Q14 varia il suo potenziale pilotando la base di Q15. L'emettitore di Q15 è polarizzato da RV11 (regolazione contrasto).

Il collettore di Q15 rispecchia, amplificato ed invertito, il segnale VIDEO.

Questo segnale viene collegato all'emettitore del transistor Q1V (che funziona da amplificatore finale) collegato nella configurazione a base comune (fig 12)

Essendo la base di Q1V polarizzata direttamente dalla tensione a +14,5V, è chiaro che variando il potenziale d'emettitore viene variato il potenziale di collettore, amplificando ulteriormente il segnale di pilotaggio.

Tramite il diodo D1 questo segnale polarizza più o meno positivamente il catodo (K) del cinescopio provocando un passaggio inferiore o maggiore di elettroni diretti sullo schermo.

In pratica con il catodo meno positivo il puntino sullo schermo risulta più luminoso e viceversa.

L'induttanza L1 presente sul collettore di Q1V serve a migliorare la risposta alle alte frequenze della banda passante.

Schema elettrico del circuito amplificatore segnale VIDEO:

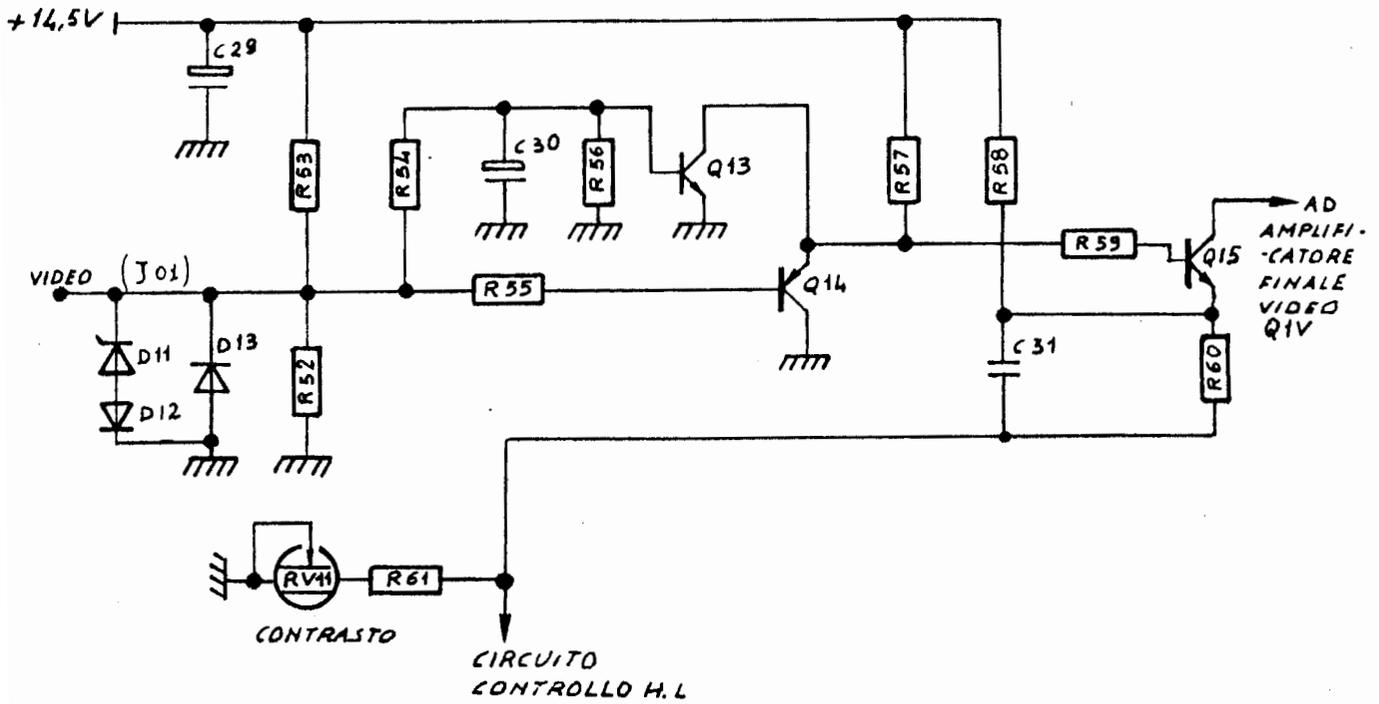


Fig. 11

Il circuito composto da R54 - C30 - R56 e Q13 ha la funzione di generare un picco di tensione molto veloce in modo da ottenere sullo schermo un puntino quanto più possibile breve.

Infatti quando arriva l'impulso video, l'emettitore di Q14 sale velocemente pilotando la base di Q15.

Dopo un brevissimo tempo C30 si carica portando in conduzione Q13 portando a zero la base di Q15.

G

Commutatore contrasto per luce alta (HL)

Ha la funzione di aumentare la luminosità dei caratteri utilizzati su schermo.

Funzionamento (vedi fig. 12)

Il segnale HL proveniente da J01 viene limitato in ampiezza dai diodi D14 e D15 e raggiunge la base di Q16 che, saturando, abbassa il collettore ad un potenziale vicino a massa.

Abbassandosi il collettore di Q16 ad un potenziale più basso di quello normalmente determinato dal partitore R58 - R60 - R61 e RV11, si provoca anche un maggior calo di potenziale del collettore di Q15 e di conseguenza anche una diminuzione della polarizzazione di emettitore del transistor Q1V (finale video).

In queste condizioni si determina un minore passaggio di corrente verso il catodo (K) del CRT e di conseguenza una maggiore luminosità dei caratteri sul video.

Circuito del commutatore HL

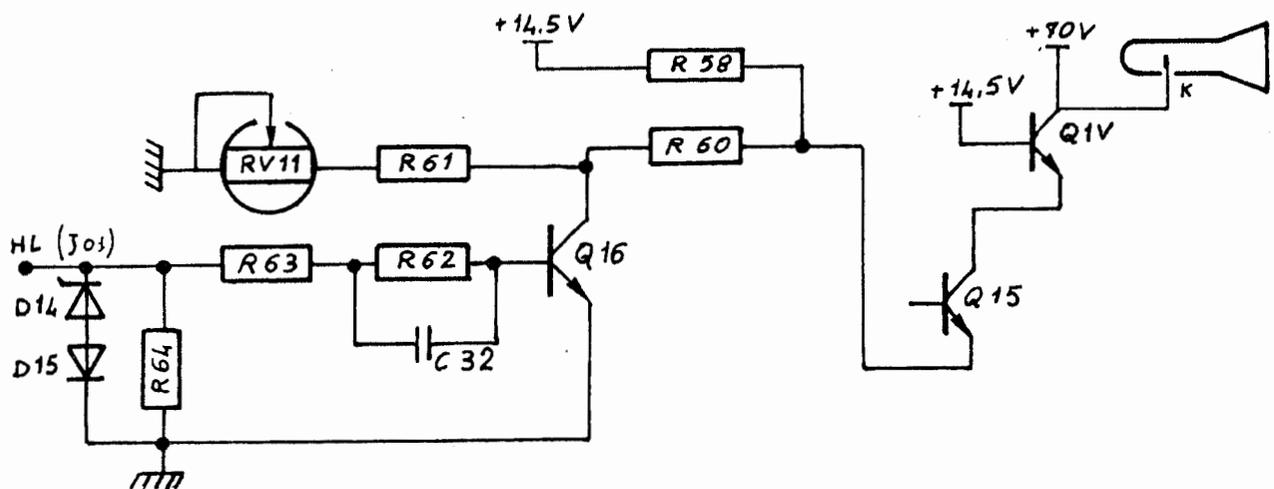


Fig. 12

H

Regolazione luminosità

Tramite il potenziometro RV10, collegato al connettore J04, si regola la polarizzazione della griglia G2 del CRT e di conseguenza la luminosità dello schermo.

Per sopprimere la traccia luminosa durante il fly-back orizzontale il transistor Q12 deve essere interdetto mentre durante la normale scansione del pennello elettronico il Q12 deve essere saturo.

Con il segnale su TP8 di valore negativo, la base di Q12 è tenuta bassa; ciò causa la saturazione di Q12 e il suo collettore sale ad un potenziale di circa +14,5V.

Pertanto la differenza di potenziale tra il -140V e il +14,5V viene ripartita su R50-RV8 - RV10 - RV9 e R51 causando una polarizzazione di G2 che può essere variata dall'operatore agendo su RV10.

Quando il segnale di deflessione passa a valori positivi, il condensatore C28 si carica a circa +14,5V causando la interdizione di Q12.

In queste condizioni, si toglie il riferimento alla rete di resistenze vista precedentemente (RV10 e circuito annesso) e si toglie, di conseguenza, la polarizzazione alla griglia G2.

Il diodo D10 serve a limitare l'ampiezza del segnale sulla base di Q12.

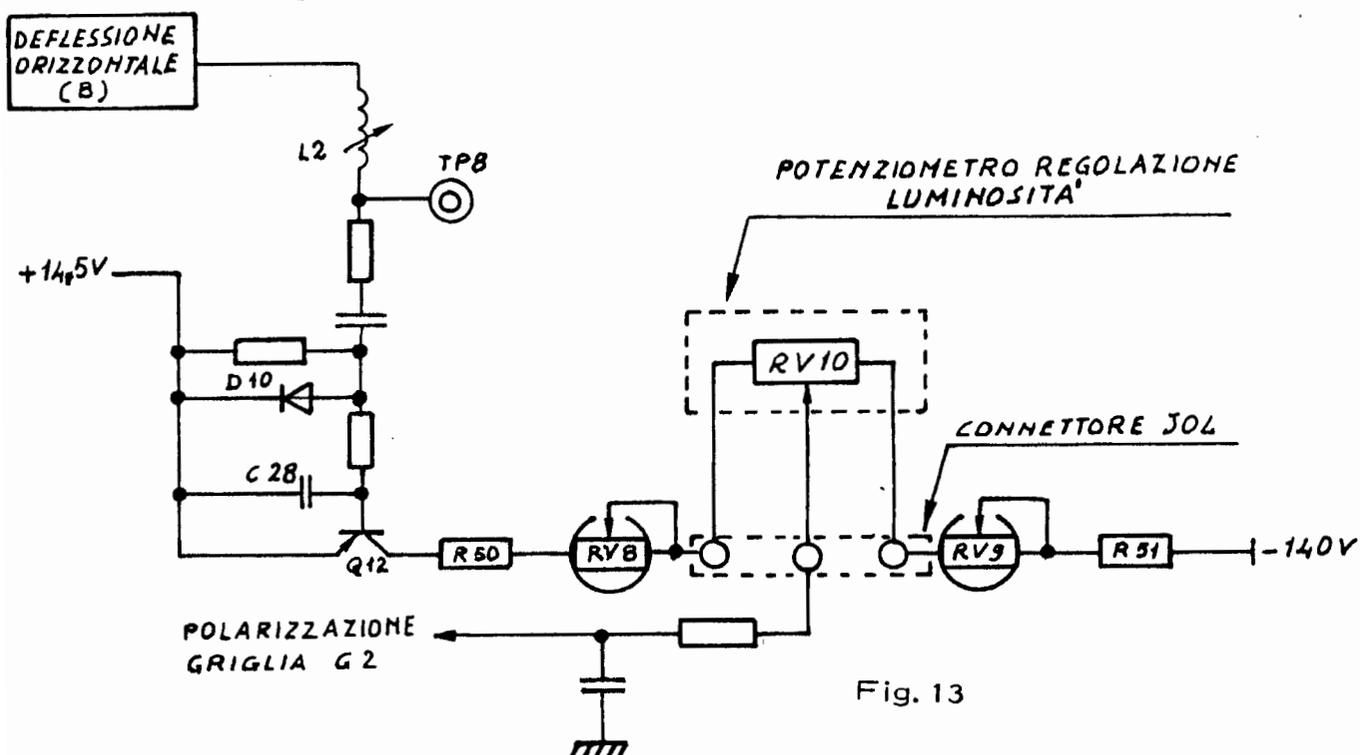


Fig. 13

Questo gruppo ha la funzione di generare le tensioni ausiliarie per il cinescopio e per l'amplificatore finale video.

Dette tensioni sono:

- + 17,5 KV per l'anodo del cinescopio
- + 580 V per le griglie G2 e G3
- + 70 V per il transistor finale video
- 140 V per la polarizzazione negativa della griglia G1

Funzionamento

Lo stadio oscillatore del circuito è formato da Q1 - L1 - L2 - C3 e C6.

La frequenza fondamentale è data da Q1 che oscilla alla frequenza di riga (sincronismo orizzontale), mentre le bobine L1 e L2 sono accordate in modo da lavorare sulla quinta armonica della frequenza di base.

Pertanto il segnale di pilotaggio del trasformatore ha una frequenza quintupla della fondamentale.

L'avvolgimento secondario A genera una tensione di +8,7 KV che tramite il duplicatore di tensione DU1 viene portata a +17,5 KV.

L'avvolgimento secondario B genera le tensioni + 580V, -140V e +70V, mentre l'avvolgimento secondario C genera una tensione di riferimento utilizzata dal circuito di protezione EAT che verrà analizzato più avanti.

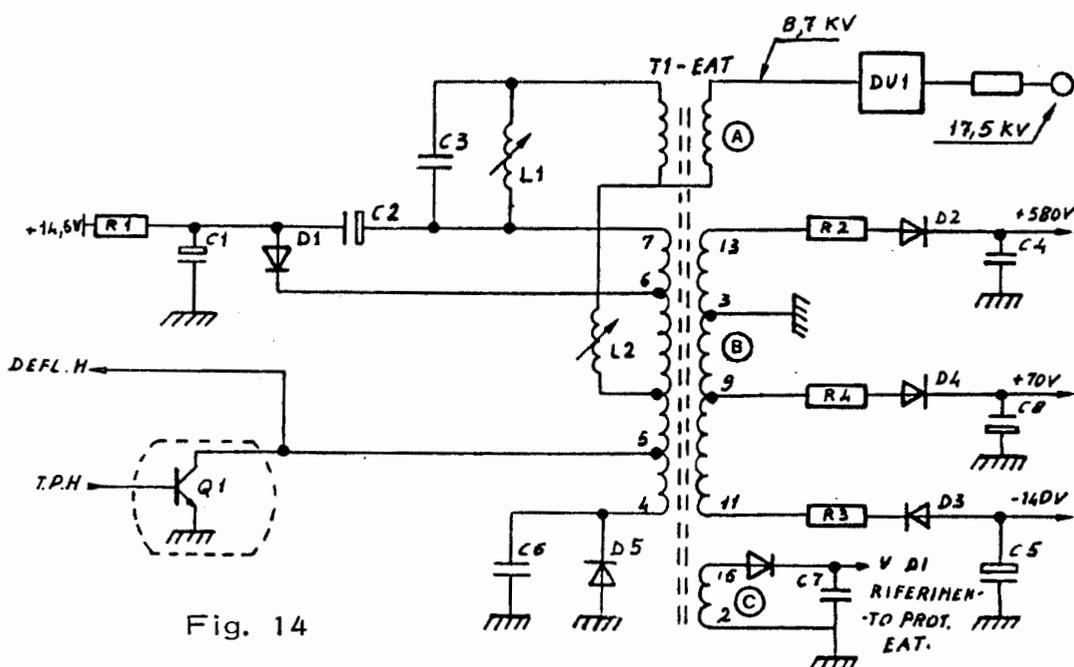


Fig. 14

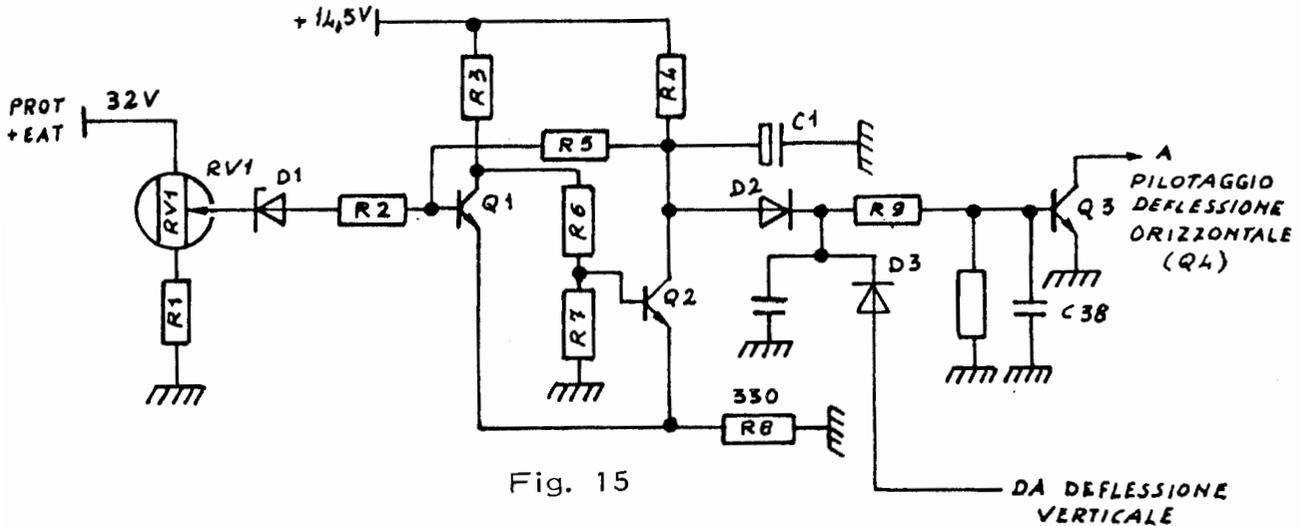


Fig. 15

Le protezioni EAT prevedono tre diversi tipi di funzionamen
to:

- 1 - Protezione per extratensione nella EAT
- 2 - Protezione per mancanza del segnale di deflessione verti
cale
- 3 - Protezione per mancanza del segnale di deflessione oriz
zontale.

Funzionamento

Protezione per extratensioni sulla EAT

In condizioni di normale funzionamento il transistor Q1 è in
terdetto e, di conseguenza, Q2 è saturo.

Con Q2 in saturazione anche Q3 è interdetto e il suo col
lettore (alto) abilita la base di Q4 (vedi schemi) alla rice
zione dei segnali di deflessione orizzontale.

Se per anomalia la tensione di +17,5KV sale a valori non
ammissibili (circa 18KV), anche la tensione del secondario
C della tensione di riferimento (vedi pag.1.29) tende a sa
lire determinando la presenza di una tensione residua (tra
mite lo zener D1) sulla base di Q1 che passa dall'interdi
zione alla saturazione.

Con Q1 saturo anche Q3 viene saturato (R4 - D2 - R9) ed il suo collettore si porta a valori prossimi allo zero.

Essendo il collettore di Q3 collegato con la base di Q4, ecco che in queste condizioni si blocca il pilotaggio della scansione orizzontale e di conseguenza, del pilotaggio del trasformatore EAT.

Protezione per assenza delle deflessioni orizzontale e verticale

Questo tipo di protezione serve ad evitare, che in assenza delle deflessioni, si formi un puntino luminoso al centro del cinescopio danneggiando (in quel punto) il fosforo.

Il circuito di fig. 16 ha il compito di mantenere Q8 in saturazione se il segnale di pilotaggio della scansione verticale è presente e corretto.

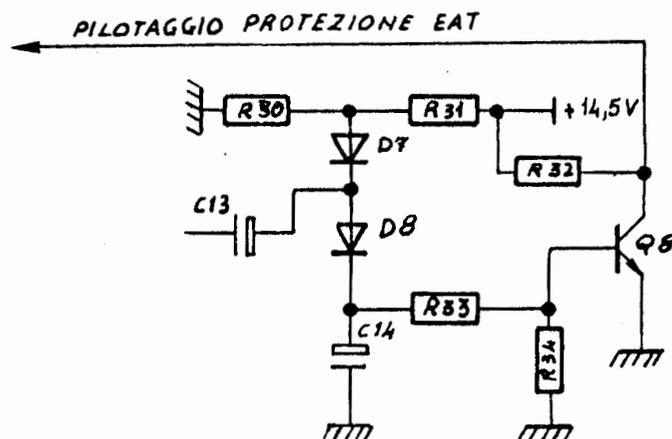
Il condensatore C14 viene mantenuto carico dal segnale di ritorno del giogo di deflessione orizzontale. Con C14 carico Q8 è saturo e il suo collettore tende a massa.

Se per anomalia viene a mancare il segnale di scansione verticale, C14 si scarica attraverso R33 e R34 causando l'interdizione di Q8.

Con Q8 che passa dalla saturazione alla interdizione si viene ad avere, tramite il collettore di Q8 ed il diodo D3 (vedi fig. 15), un valore di tensione positiva sul transistor Q3 che blocca, con la sua saturazione, il pilotaggio dell'EAT.

Per quanto riguarda la scansione orizzontale, se essa è mancante non viene generata l'oscillazione pilota dell'EAT e di conseguenza le tensioni ausiliarie non vengono fornite.

Fig. 16



Circuito controllo focalizzazione dinamica

Scopo di questo circuito è di mantenere a "fuoco" lo SPOT luminoso, anche quando la distanza tra cannone elettronico e schermo varia.

Infatti, se il puntino luminoso viene messo a fuoco (supponiamo) al centro dello schermo, esso sarà a fuoco per tutti i punti equidistanti dal cannone elettronico.

In queste condizioni, per ottenere un quadro con tutti i suoi punti a fuoco si dovrebbe utilizzare uno schermo di forma sferica.

Siccome questo non è possibile, il fuoco dello SPOT deve essere variato per ogni punto diverso dello schermo, e cioè la variazione deve essere connessa con le scansioni verticali ed orizzontali.

Nella fig. 17 è mostrata una rappresentazione schematica di quanto detto, mentre in fig. 18 è rappresentato il circuito elettrico del Controllo di Focalizzazione Dinamica.

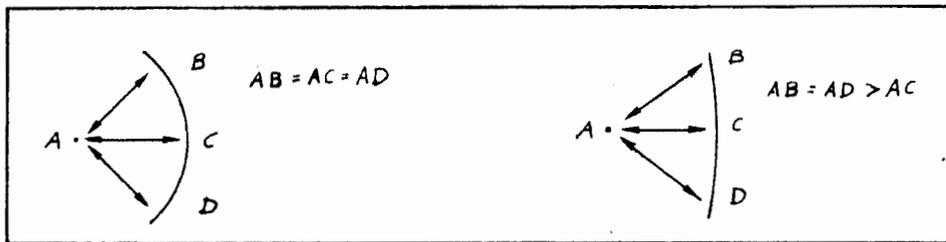


Fig. 17

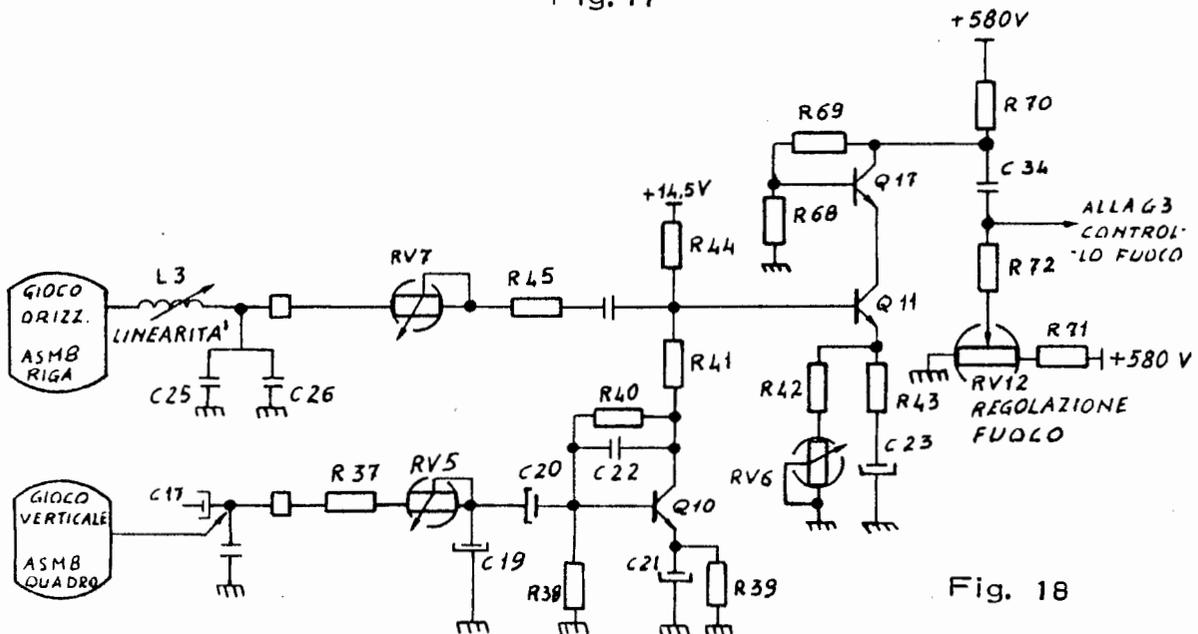


Fig. 18

Una volta che il fuoco è stato regolato dal potenziometro RV12, il pilotaggio della griglia G3, che controlla il fuoco dello SPOT sullo schermo, è affidato ai circuiti di scansione orizzontale e verticale, previa regolazione dei potenziometri RV5, RV7 e RV6 in fase di taratura dell'attuazione eseguita in produzione.

TARATURE E CONTROLLI

1 Taratura stabilizzatore C.C.

Con un ingresso a 20V nominali, la tensione stabilizzata interna all'attuazione dovrà essere di $+14,5 \pm 0,2V$.

In caso contrario si dovrà cambiare il valore di resistenza del potenziometro RV13 sino ad ottenere il valore richiesto.

2 Taratura della deflessione ORIZZONTALE / VERTICALE

Caricare un intero display di caratteri 'H'.
Regolare l'ampiezza e la linearità del raster.

A - L'ampiezza dovrà potersi regolare agendo sulla induttanza L3 in modo da ottenere un raster di 285 mm x 200 mm.

B - La linearità orizzontale verrà regolata agendo sulla bobina L2.

Per la correzione ad S agire sui condensatori C26 e C25.

Verificare che l'errore di linearità sia inferiore al 10%.

La linearità V del quadro è regolabile tramite i potenziometri RV2 e RV3.

3 Taratura dell'intensità luminosa

Caricare un intero display di caratteri.

In condizione di luce normale agire sul potenziometro RV10 in modo che la sua escursione, regolata tramite RV8 e RV9, renda ancora visibili, i caratteri sul video quando esso è nella condizione di minima luminosità e che la massima intensità venga raggiunta a circa 3/4 di corsa.

4 Taratura della geometria

Riempire lo schermo del display di caratteri 'H'.

Osservando i bordi dell'immagine regolare i magnetini del giogo in modo da ridurre al minimo le distorsioni geometriche (cusci no, botte o altre), verificando che esse siano inferiori al 5%.

5 Controllo delle tensioni ausiliarie

Viene eseguito con luminosità al minimo (corrente catodica = 0) e con il potenziometro di High Light RV10 al minimo contrasto (massima resistenza). Le tensioni ausiliarie dovranno risultare comprese fra i seguenti valori:

+ 580 V	± 5%
+ 70 V	± 10%
- 140 V	± 10%

6 Controllo della tensione di filamento

Viene collegato lo zoccolo del cinescopio e si controlla che la tensione di filamento, dopo 1 minuto dall'accensione, sia di 11,5 Vcc ± 0,5V (pin 11 di J02).

7 Controllo del circuito di protezione in assenza di deflessione

Si disinserisce sia il solo impulso di sincronismo orizzontale, sia il solo impulso di sincronismo verticale.

In entrambi i casi la scansione di riga e di conseguenza l'EAT con le relative tensioni ausiliarie devono cessare.

8 Controllo del circuito di protezione per EAT maggiore di 18KV

Si regola RV1 con il cursore a potenziale più basso, si controlla che ruotando il cursore verso il potenziale più alto, la deflessione di riga e di conseguenza l'EAT venga a mancare.

9 Controllo della deflessione orizzontale

Riempire lo schermo di caratteri 'H'.

Controllare le forme d'onda ai vari punti del circuito di deflessione orizzontale (in ampiezza, livelli, tempi e fasi) confrontando con le foto di pagina 1.42-1.46

10 Controllo della deflessione verticale

Riempire lo schermo di caratteri 'H'.

Controllare le forme d'onda ai vari punti del circuito di deflessione verticale (in ampiezza, livelli, tempi e fasi) confrontando con le foto di pag. 1.42-1.46.

11 Prova di spompaggio

Verificare che la variazione di dimensione del RASTER, variando l'intensità dal minimo al massimo (previsto per una lettura normale,) sia inferiore a 2mm per lato.

CONTROLLI FUNZIONALI A SEGUITO DI SOSTITUZIONE

GRUPPI

Sostituzione del cinescopio

- a) Si deve controllare che i caratteri siano a fuoco in maniera soddisfacente su tutte le figure, se così non fosse si operi su RV12 (Messa a punto del fuoco elettrostatico del cinescopio) e su RV7-6-5 (regolazione focalizzazione dinamica).
- b) Sempre con una pagina completa di caratteri controllarne la geometria, se quest'ultima non risultasse corretta regolare i due centratori posti sul retro del giogo in modo che la figura risulti centrata rispetto alla superficie del tubo.
- c) Controllare che con il potenziometro dell'intensità posto al minimo, entrando con un segnale di caratteri in condizioni low-light, i caratteri siano ancora visibili e che regolando il potenziometro si raggiunga la massima intensità a circa $3/4$ di corsa, se così non fosse, procedere alle operazioni specificate al paragrafo 3, pag. 1.33 (Tarature della regolazione di intensità delle specifiche di collaudo).

- d) Qualora l'ampiezza di riga (ampiezza orizzontale) fosse cambiata, regolare L3 in modo di portarla nella giusta misura, così pure per l'ampiezza V. di quadro regolando RV4 ed eventualmente la linearità V. di quadro regolando RV2 - RV3.

Sostituzione del giogo

- a) Con un segnale di caratteri che riempie tutto lo schermo di caratteri uguali, controllare che il quadro sia centrato sullo schermo, se non lo fosse regolare i due centratori posti sul retro del giogo; osservare che l'effetto cuscino, botte o altri sia inferiore del 5%, altrimenti regolare i magnetini del giogo riducendo al minimo le distorsioni geometriche.
- b) Controllare che le ampiezze di quadro (verticale) e di riga (orizzontale) siano giuste, altrimenti agire rispettivamente su RV4 e su L3 riportandole al valore prescritto. Se la linearità di quadro (verticale) fosse cambiata, ripristinarla agendo su L2.

Potenzionamento luminosità

- a) Sostituendo il potenziometro della luminosità controllare che entrando con il segnale di carattere in condizioni low-light, con il potenziometro regolato per il minimo i caratteri siano ancora visibili e la massima intensità sia raggiunta a circa $3/4$ di corsa, se così non fosse agire su RV8 - RV9.

Gruppo EAT e deflessione riga

- a) Controllare l'accordo in 5° armonica del trasformatore eventualmente ritoccare L1 e L2 (Gruppo E.A.T.).
- b) Controllare l'ampiezza orizzontale, se non fosse quella prescritta agire su L3 (Piastra attuazione).
- c) Controllare la linearità orizzontale se non rientra nei limiti prescritti agire su L2 (Piastra attuazione).
- d) Ripetere il controllo del circuito di protezione per EAT maggiore di 18 KV come da paragrafo 8.

Piastra di fondo (analogica)

- a) Controllare l'ampiezza e la linearità di riga (orizzontale) se non fosse quella prescritta agire rispettivamente su L3 e su L2.
- b) Se l'ampiezza di quadro (verticale) oppure la linearità di quadro non è nella tolleranza, ritoccare RV4 per l'ampiezza e RV2 e RV3 per la linearità V.
- c) Sempre entrando con un segnale di caratteri, con luminosità sufficientemente intensa, controllare che i caratteri siano a fuoco su tutto il quadro, se ciò non fosse regolare RV12 per il migliore fuoco.

TAVOLA DISLOCAZIONE POTENZIOMETRI

E BOBINE DI REGOLAZIONE

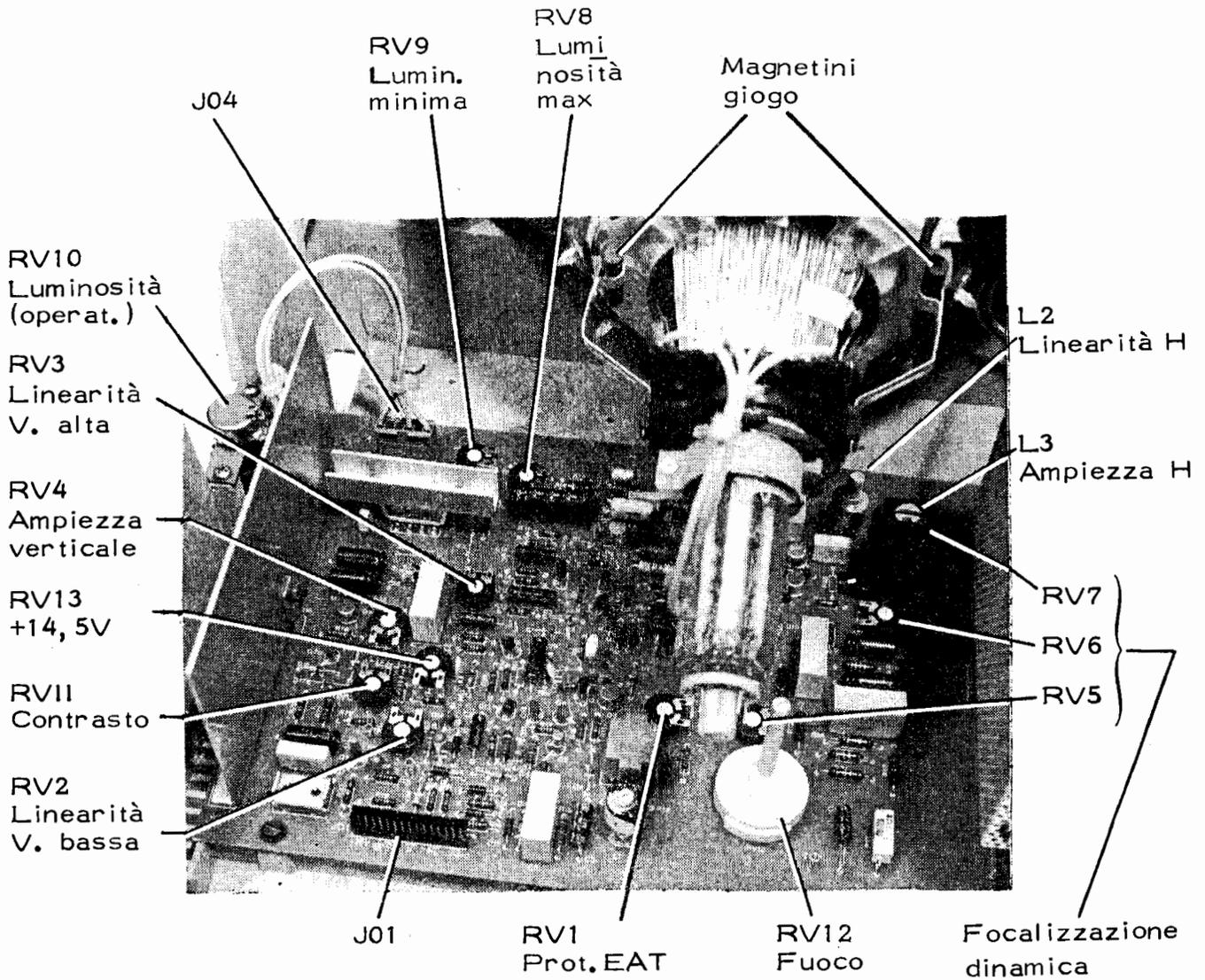
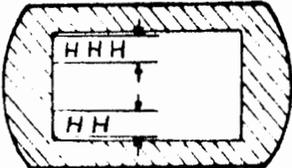
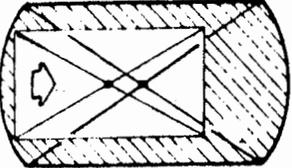
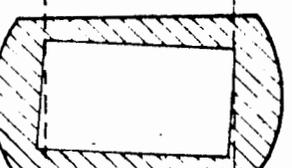
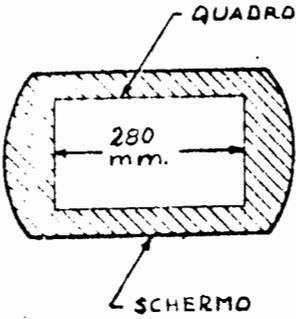
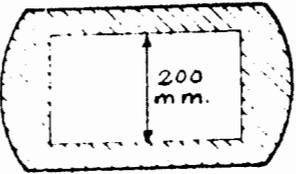


Fig. 19

VERIFICHE E REGOLAZIONI DEL DISPLAY 15"

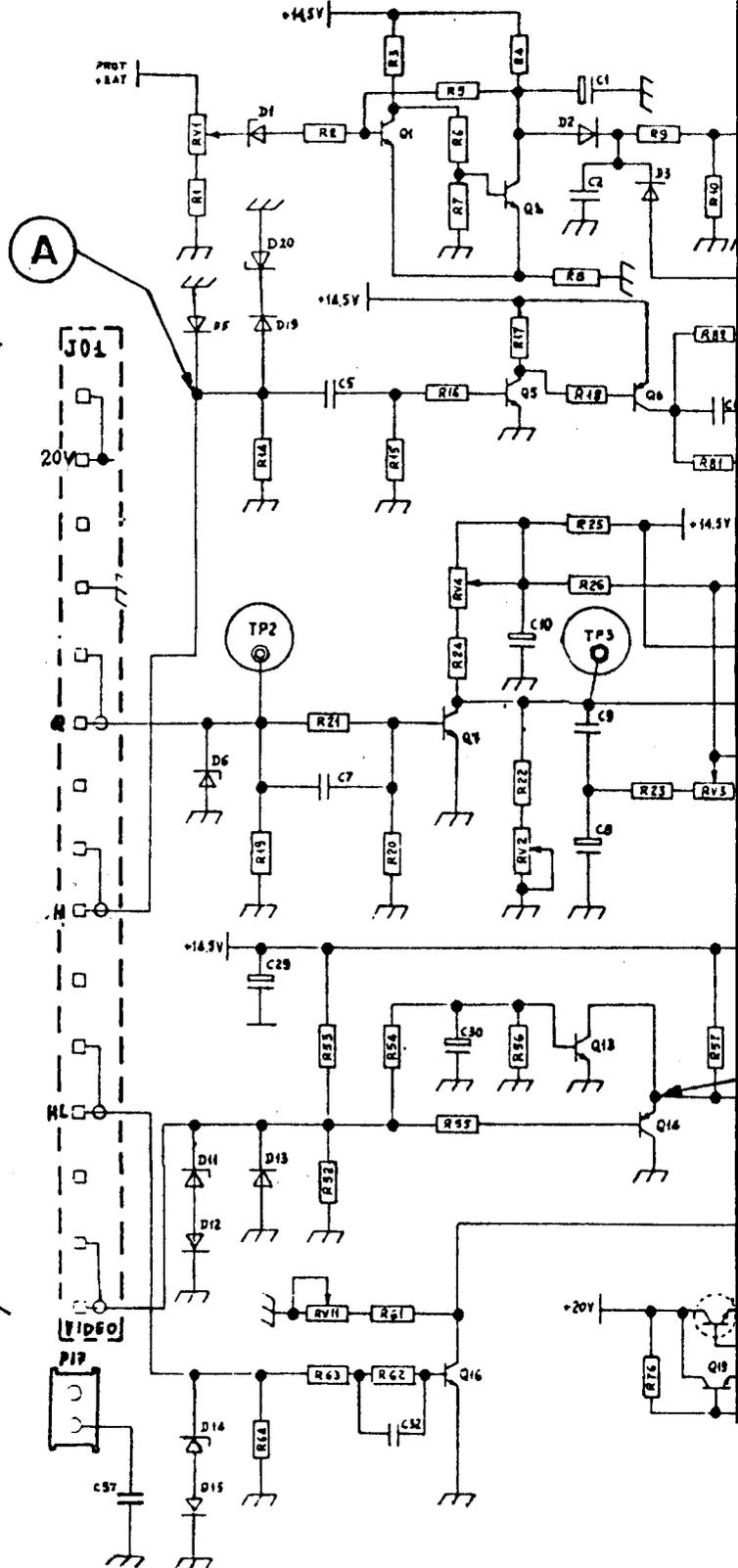
N°	Componente o circuito da verificare	Funzione	Punti di verifica	Modalità di verifica	Misure
1	<p>Linearità di quadro</p> 	<p>Regola il rapporto di altezza tra i caratteri delle prime ed ultime righe</p>	<p>Visiva</p>	<ul style="list-style-type: none"> • Inizializzare il sistema e caricare tutto il video di caratteri H. • Regolare il potenziometro RV2 -3 in modo che l'altezza dei caratteri delle prime righe sia uguale a quelli delle ultime. 	
2	<p>Centratura del quadro</p> 	<p>Modifica la posizione del quadro rispetto allo schermo</p>	<p>Visiva</p>	<ul style="list-style-type: none"> • Inizializzare il sistema e caricare tutto il video di caratteri H. • Regolare i magneti dell'anello sul giogo in modo che il quadro sia centrato allo schermo. 	
3	<p>Parallelismo del quadro</p> 	<p>Regola la forma corretta (rettangolare) del quadro</p>	<p>Visiva</p>	<ul style="list-style-type: none"> • Inizializzare il sistema e caricare tutto il video di caratteri H. • Regolare, deformandone i supporti, i magnetini sul giogo in modo che la forma del quadro sia il più vicino possibile a quella corretta. 	
4	<p>Posizione angolare del quadro</p> 	<p>Regolare la posizione perpendicolare del quadro</p>	<p>Visiva</p>	<ul style="list-style-type: none"> • Inizializzare il sistema e caricare tutto il video con caratteri H. • Regolare, dopo aver allentato la vite di fissaggio dei gioghi, in modo che il quadro sia perfettamente orizzontale. 	

VERIFICHE ELETTRICHE

N°	Componente o circuito da verificare	Funzione	Punti di verif.	Modalità di verifica
5	Intensità luminosa e messa a fuoco	Aumenta o diminuisce l'intensità luminosa dell'immagine presente sullo schermo	Visiva	<ul style="list-style-type: none"> • Inizializzare il sistema. • Ruotare completamente verso il minimo il potenziometro esterno RV10. Regolare i potenziometri RV8-9 in modo che i caratteri in luce "normale" siano visibili. • Regolare RV12 in modo da ottenere una buona messa a fuoco dei caratt.
6	Larghezza di quadro 	Varia la lunghezza della riga	Visiva	<ul style="list-style-type: none"> • Inizializzare il sistema e caricare tutto il video di caratteri H. • Regolare la luminosità al massimo (RV10). • Regolare la L3 in modo che il quadro sia pari a 280 mm.
7	Ampiezza verticale di quadro 	Varia l'altezza della riga	Visiva	<ul style="list-style-type: none"> • Inizializzare il sistema e caricare tutto il video di caratteri H. • Regolare il potenziometro RV4 in modo che il quadro abbia una altezza pari a 200mm.
8	+ 20 V + 70 V + 580 V + 140 V + 17,5 KV	Connettore J01		

SCHEMA ELETTRICO F

Pilotaggio da governo display 15"



Via 20

AC AC

PI9

A

J01

20V

TP2

D6

+14.5V

HL

PI7

D14

D15

C57

PRST
+EAT

D1

D20

D19

C5

R14

R15

R21

R15

R15

R20

C29

R13

D11

D13

D12

D14

D15

R14

+14.5V

R3

R2

R9

R7

R6

R17

R18

R25

R26

R24

R23

R22

R21

R20

R19

R18

R17

R16

R15

R8

R7

R6

R5

R4

R3

R2

R1

R10

R11

R12

R13

R14

R15

R16

R17

R18

R19

R20

C1

D2

D3

R9

R8

R7

R6

R5

R4

R3

R2

R1

R10

R11

R12

R13

R14

R15

R16

C2

D4

D5

D6

D7

D8

D9

D10

D11

D12

D13

D14

D15

D16

D17

D18

D19

D20

D21

C3

C4

C5

C6

C7

C8

C9

C10

C11

C12

C13

C14

C15

C16

C17

C18

C19

C20

C21

Q1

Q2

Q3

Q4

Q5

Q6

Q7

Q8

Q9

Q10

Q11

Q12

Q13

Q14

Q15

Q16

Q17

Q18

Q19

C22

C23

C24

C25

C26

C27

C28

C29

C30

C31

C32

C33

C34

C35

C36

C37

C38

C39

C40

R21

R22

R23

R24

R25

R26

R27

R28

R29

R30

R31

R32

R33

R34

R35

R36

R37

R38

R39

R40

R41

R42

R43

R44

R45

R46

R47

R48

R49

R50

R51

R52

R53

R54

R55

R56

R57

R58

R59

R60

R61

R62

R63

R64

R65

R66

R67

R68

R69

R70

R71

R72

R73

R74

R75

R76

R77

+20V

+14.5V

+14.5V

+14.5V

Q19

R76

R77

R78

R79

R80

R81

R82

R83

R84

R85

R86

R87

R88

R89

R90

R91

R92

R93

R94

R95

R96

R97

R98

R99

R100

R101

R102

R103

R104

R105

R106

R107

R108

R109

R110

R111

R112

R113

R114

R115

R116

R117

R118

R119

R120

R121

R122

R123

R124

R125

R126

R127

R128

R129

R130

R131

R132

R133

R134

R135

R136

R137

R138

R139

R140

R141

R142

R143

R144

R145

R146

R147

R148

R149

R150

R151

R152

R153

R154

R155

R156

R157

R158

R159

R160

R161

R162

R163

R164

R165

R166

R167

R168

R169

R170

R171

R172

R173

R174

R175

R176

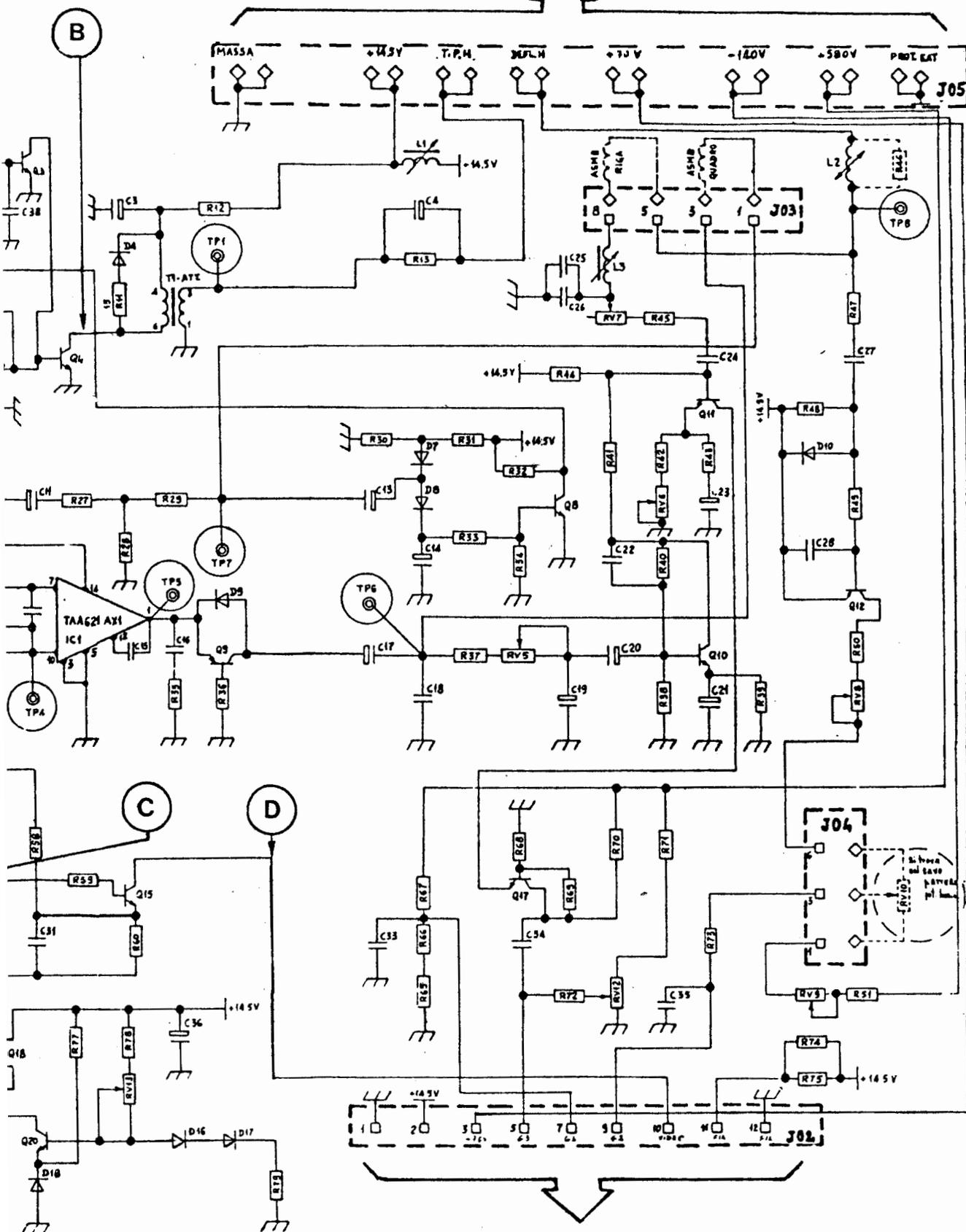
R177

R178

R179

R180

A/ da circuito oscillatore E.A.T.

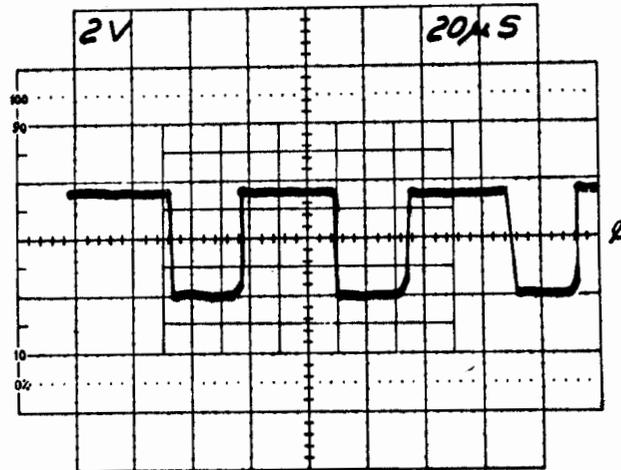


A circuito amplificatore finale video

FORME D'ONDA CON RIFERIMENTO ALLO SCHEMA ELETTRICO

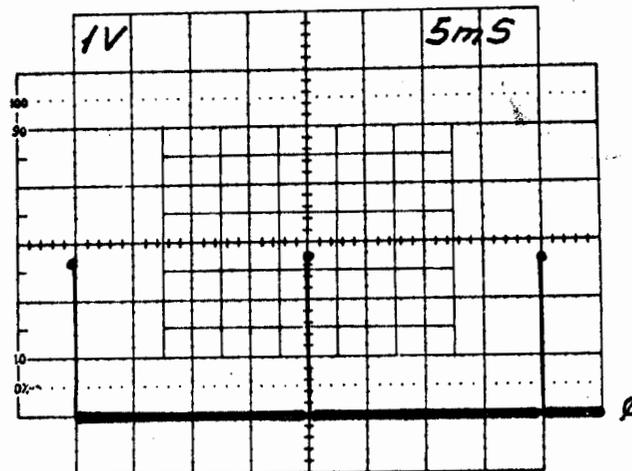
TP1

Segnale
T.P.M.



TP2

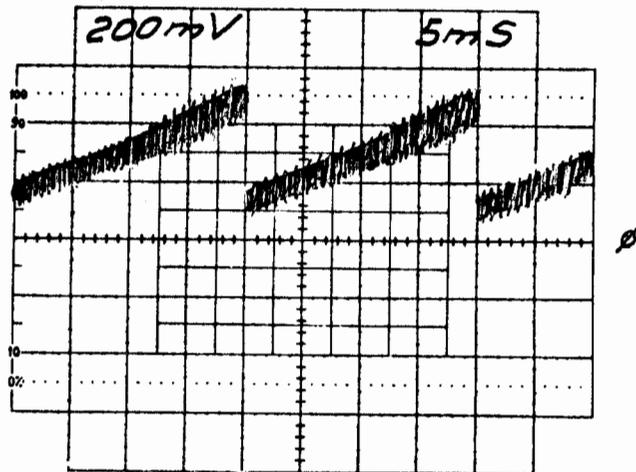
Deflessione
verticale



NOTA : Le forme d'onda di questa pagina e delle successive sono state rilevate con uno schermo di caratteri 'H', in luce normale.

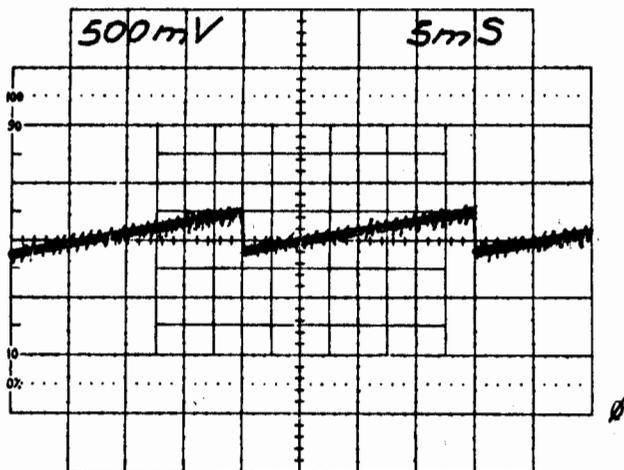
TP3

Ingresso
amplif.
Pin 7



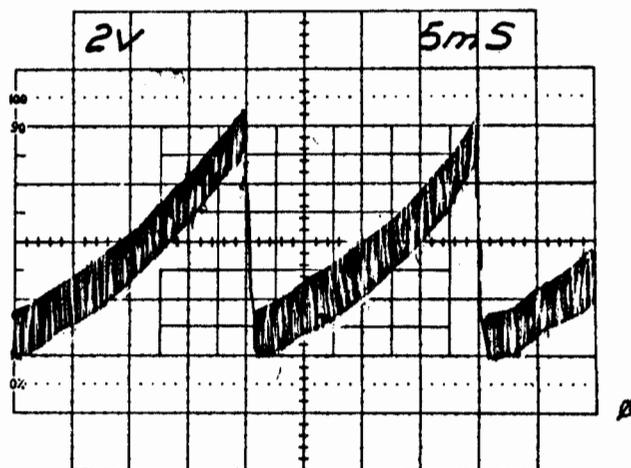
TP4

Ingresso
amplif.
Pin 10



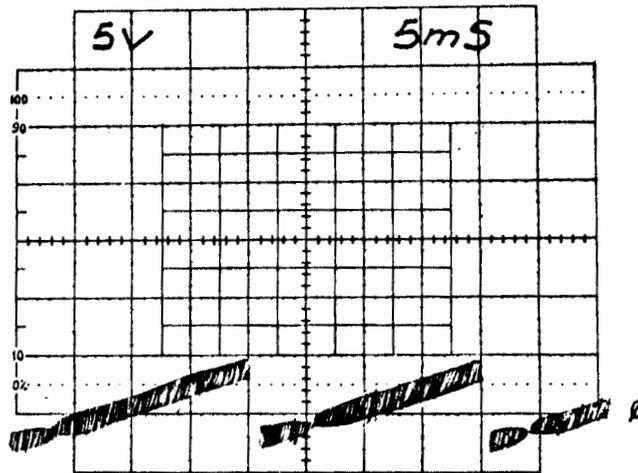
TP5

Uscita
amplif.
Pin 1



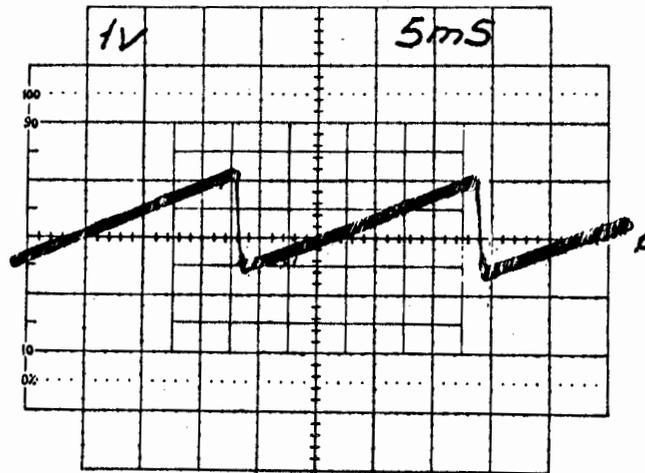
TP6

Pilotaggio
ASM8 quadro



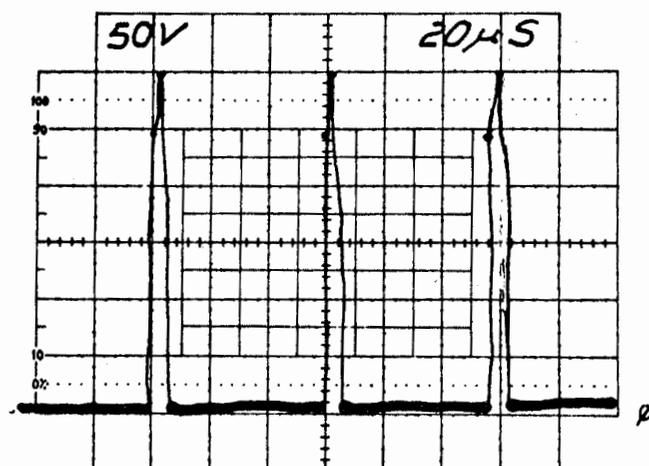
TP7

Feed-Back
amplificatore



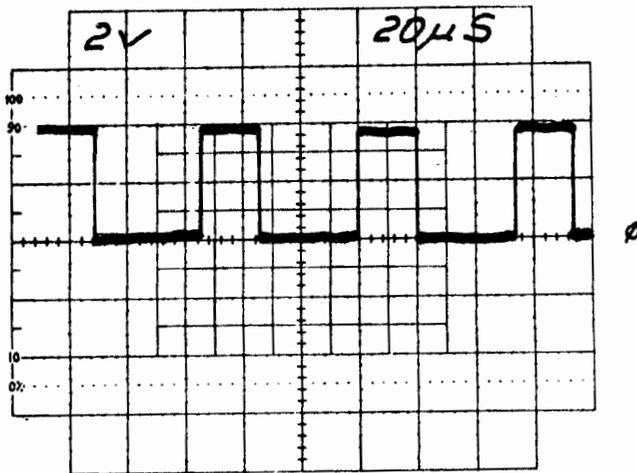
TP8

Defl. H
a ASM8
niga



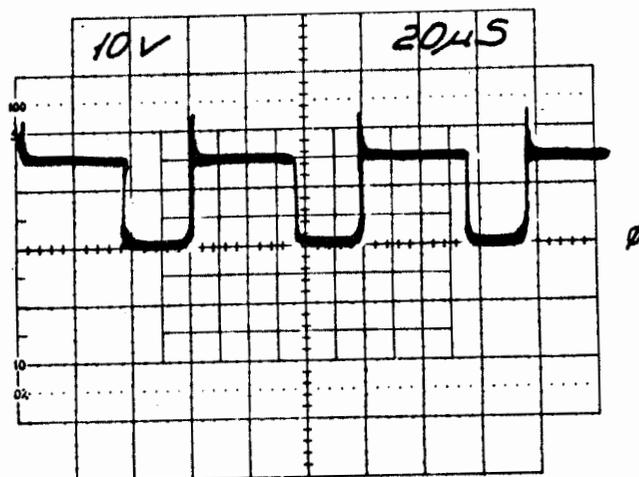
Punto A

Pilotaggio
scansione
orizzontale

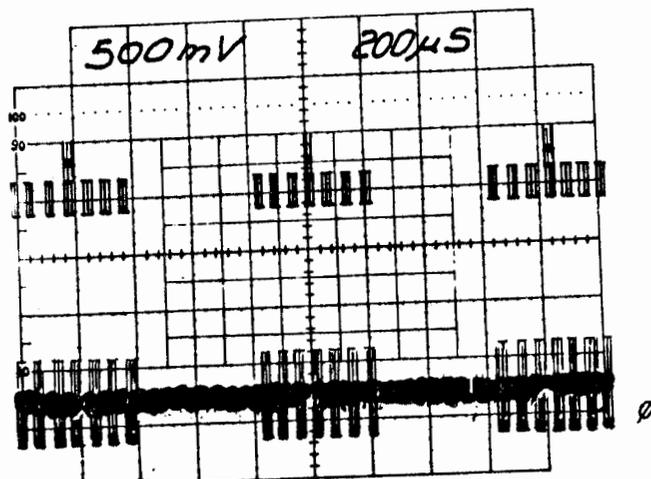


Punto B

Pilotaggio
primario
T1 - Att
orizzontale

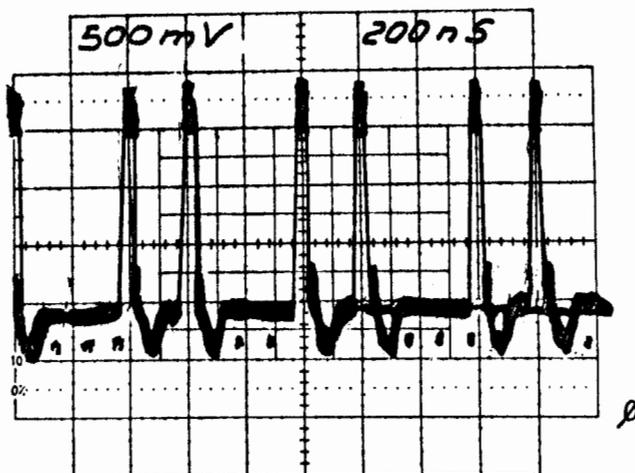


Ingresso
segnale
video



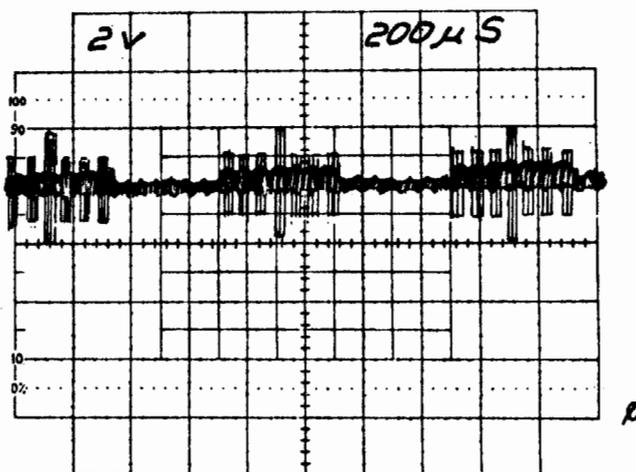
Punto C

Circuito
pilotaggio
segnale
video



Punto D

Pilotaggio
amplificatore
finale video



Griglia G3
focalizzazione
dinamica

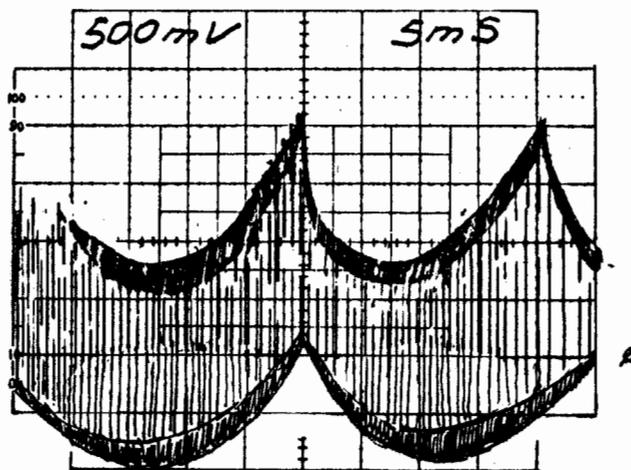
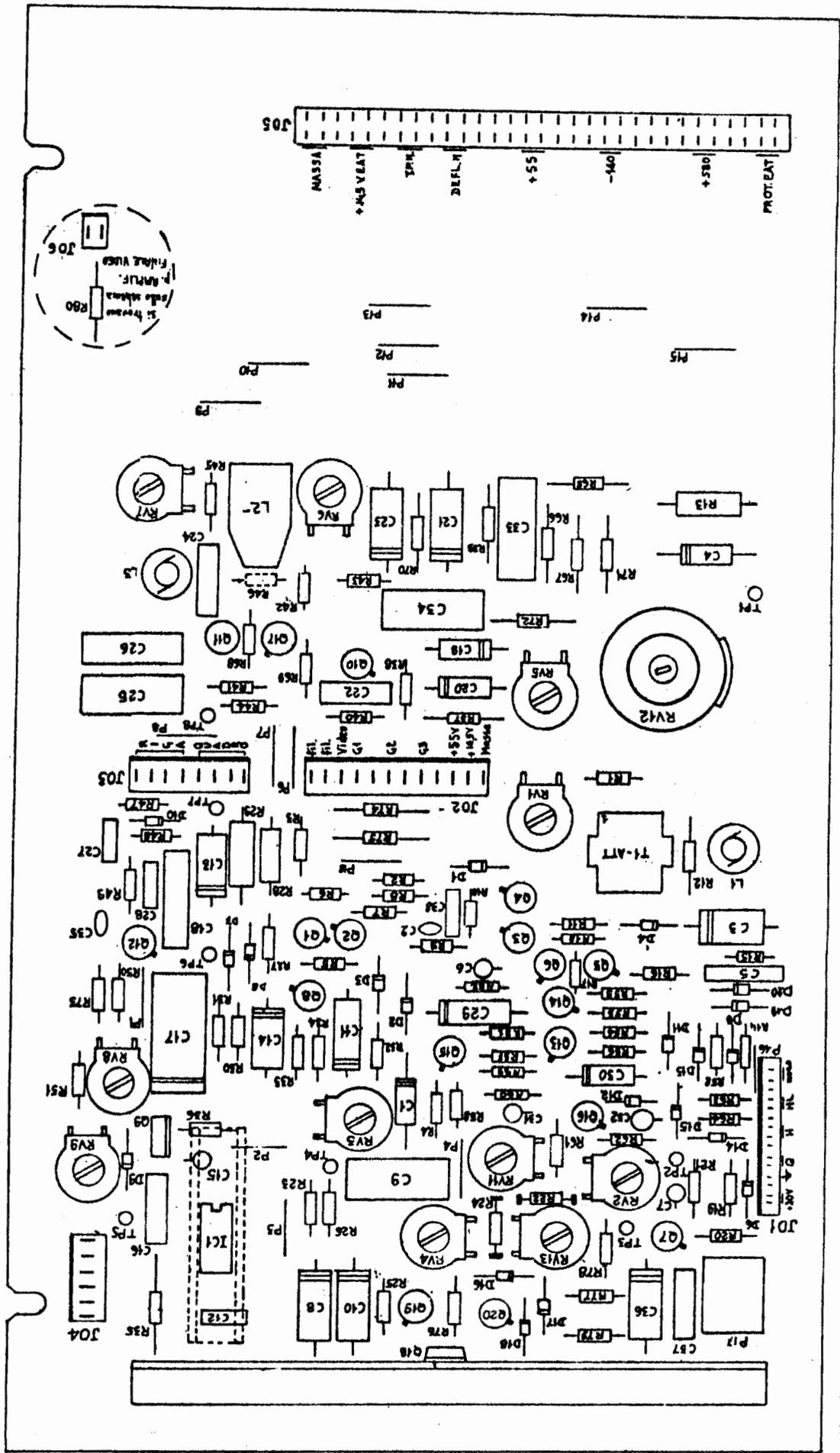
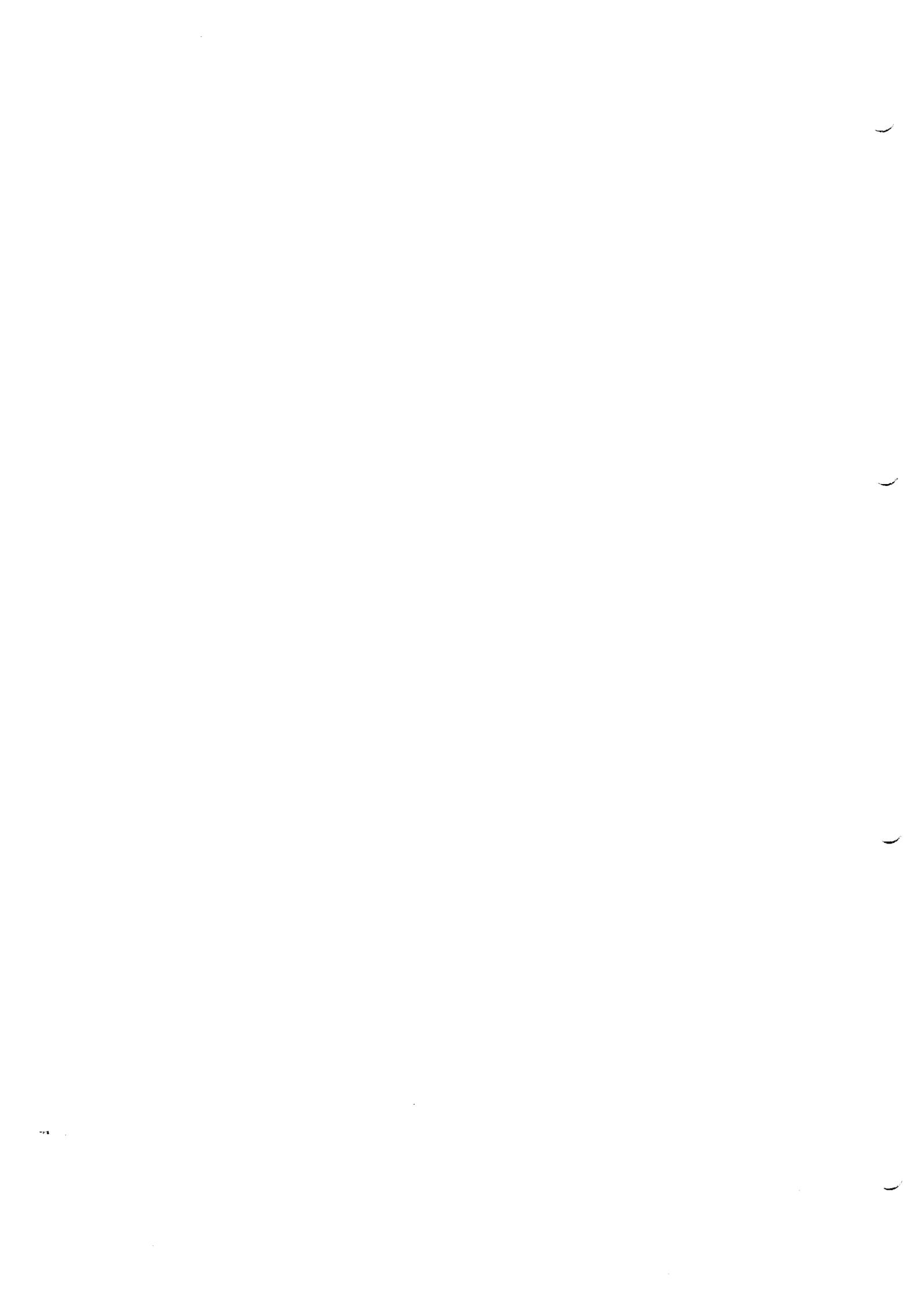


TAVOLA DISLOCAZIONE CONNETTORI - TEST POINTS - POTENZIOMETRI





2 - GOVERNO

INDICE

- CARATTERISTICHE E CAMPO DI APPLICAZIONE DEL GOVERNO DISPLAY DIMAO	Pag. 2.01
. Organizzazione dello schermo del tubo a raggi catodici.	" 2.01
. Parametri inviati da unità centrale al DIMAO	" 2.02
. Attributi visivi dello schermo.	" 2.03
- DESCRIZIONE DELLO SCHEMA A BLOCCHI DEL GOVERNO DISPLAY DIMAO	" 2.04
SCHEMA A BLOCCHI DEL GOVERNO DISPLAY DIMAO	" 2.07
- TEMPORIZZAZIONE E GENERAZIONE DEL RASTER	" 2.08
. Temporizzazione	" 2.08
. Generazione del raster.	" 2.08
. Diagrammi di temporizzazione per la generazione del raster	" 2.10
- INVIO DEI PARAMETRI DA UNITA' CENTRALE AL GOVERNO DIMAO	" 2.11
. Richiesta di microinterruzione del DIMAO.	" 2.11
. Caricamento dei parametri nel buffer	" 2.12
- COLLOQUIO CON LA MEMORIA AD ACCESSO DIRETTO	" 2.14
. Carica di PI nell'indirizzatore di memoria	" 2.14
. Richieste di colloquio con la memoria ad accesso diretto.	" 2.15
- CARICAMENTO DEI BUFFER DI RIGA E VISUALIZZAZIONE DEI DATI	" 2.17
. Scrittura nei buffer di riga A e B.	" 2.17
. Lettura dei buffer di riga A e B	" 2.19
- GENERAZIONE DEI CARATTERI	" 2.20
. Package di ROM	" 2.20
. Indirizzamento e abilitazione della ROM.	" 2.22
. Serializzazione del carattere video	" 2.25
- PROGRAMMAZIONE DEI PONTICELLI PER GLI ALFABETI LATINO, KATAKANA, CIRILICO	" 2.26
- FLUSSOGRAMMI DEI COLLOQUI DEL DIMAO	" 2.27
. Flussogramma del colloquio CPU19 ↔ DIMAO.	" 2.27
. Flussogramma del colloquio della memoria ad accesso diretto ↔ DIMAO.	" 2.27
- RICONOSCIMENTO E VISUALIZZAZIONE DEL MARKER.	" 2.28
- ATTRIBUTI VISIVI	" 2.31
. "Blink"	" 2.32
. "Buio"	" 2.33
. "Luce alta"	" 2.33
. "Normale".	" 2.34
. "Buio assoluto"	" 2.34
. "Fincatura Verticale"	" 2.34
. "Fincatura Orizzontale"	" 2.35
. "Fincatura Orizzontale e Verticale".	" 2.35

1 - CARATTERISTICHE E CAMPO DI APPLICAZIONE DEL GOVERNO DISPLAY DIMAO

Il governo DIMAO è costituito da 2 piastre: DMAV1 e DMAV2. Esso è un governo in DMA che controlla il passaggio dei dati dalla memoria ad accesso diretto verso l'attuazione del display 15".

La figura 1 indica in linea generale il collegamento del governo DIMAO con le altre unità logiche del sistema; in questa figura abbiamo indicato solo i principali canali per lo scambio dei dati mentre gli altri segnali li vedremo nello schema a blocchi generale.

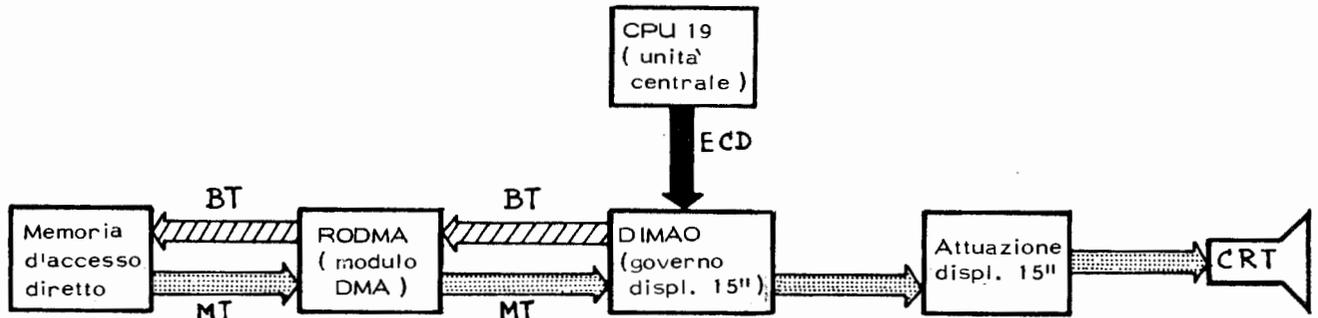


Fig. 1

Quando l'unità centrale deve rinfrescare i dati del tubo a raggi catodici (CRT) invia gli ECD al governo DIMAO per fornire le informazioni necessarie al rinfresco. Per tutta la durata del rinfresco l'unità centrale non interviene più nel colloquio; infatti il governo DIMAO invia sul canale BT l'indirizzo della memoria ad accesso diretto dove sono memorizzati i dati da visualizzare. La memoria ad accesso diretto invia i dati sul canale MT; i dati sono trattati opportunamente su DIMAO e vengono inviati all'attuazione del display 15" che a sua volta li passa al CRT.

Il collegamento diretto tra DIMAO e memoria ad accesso diretto viene gestito dalla piastra RODMA; con questo tipo di collegamento il DIMAO impegna l'unità centrale solo all'inizio del rinfresco con il vantaggio che durante il rinfresco stesso l'unità centrale è svincolata dal DIMAO ed esegue altri lavori.

Prima di passare alla descrizione dello schema a blocchi generale del DIMAO forniamo alcune informazioni relative al tubo a raggi catodici.

1.1 Organizzazione dello schermo del tubo a raggi catodici

Lo schermo del tubo a raggi catodici può visualizzare 24 righe di 80 caratteri ciascuna; la capacità è quindi di 1920 caratteri. Ogni riga è costituita da 14 tracce in cui normalmente le prime 7 tracce sono di luce e le rimanenti 7 sono di buio.

Ogni carattere ha un formato 5x7; con ciò intendiamo dire che ogni traccia del carattere può avere al massimo 5 punti mentre ogni colonna può avere al massimo 7 punti. La figura 2 rappresenta la visualizzazione delle lettere A, b, B, c relative ad un alfabeto.

Si può notare che le colonne riservate ad ogni carattere sono 12 di cui 9 sono utilizzate per la visualizzazione (3+11) e 3 per lo spazio tra un carattere e l'altro (1, 2, 12). Il numero di colonne disponibili è superiore a quello utilizzato da ogni carattere; la scelta della colonna dipende dalla forma del carattere però sulla stessa traccia non possono essere illuminati punti di colonne consecutive.

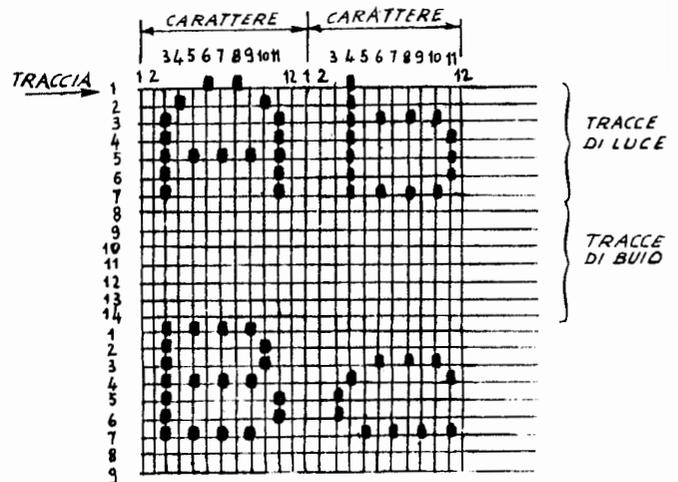


Fig. 2

Tra un carattere e l'altro vi è una zona di buio che al minimo corrisponde a 3 colonne.

La suddivisione di ogni riga in 7 tracce di luce e 7 di buio è artificiosa; infatti nell'alfabeto latino certi caratteri minuscoli sono visualizzati anche nelle tracce 8 e 9: un esempio è rappresentato nella figura 3 per le lettere q e p.

Possiamo quindi concludere dicendo che ogni carattere ha a disposizione 7 tracce di luce che possono essere comprese da 1 a 7 o da 3 a 9.

NOTA

Nel governo DIMAO si utilizzano 9 tracce di luce per la visualizzazione di tutti i caratteri, però la logica può eventualmente abilitare la visualizzazione su altre tracce di buio.

Lo schermo del tubo a raggi catodici si illumina con un raster di tipo televisivo cioè vi è un pennello elettronico che parte dal catodo e colpisce lo schermo.

Il pennello (SPOT) che è pilotato dai gioghi di scansione orizzontale e verticale si muove dal lato sinistro in alto verso il lato destro e si abbassa via via. Il periodo di scansione orizzontale è di 57,6 μ sec mentre il tempo di fly-back orizzontale è di 9,6 μ sec.

Il periodo di scansione verticale è di 20,16 ms pari a 50 quadri/secondo.

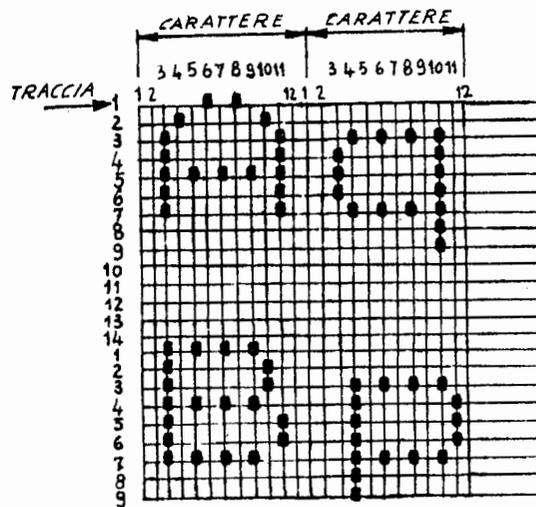


Fig. 3

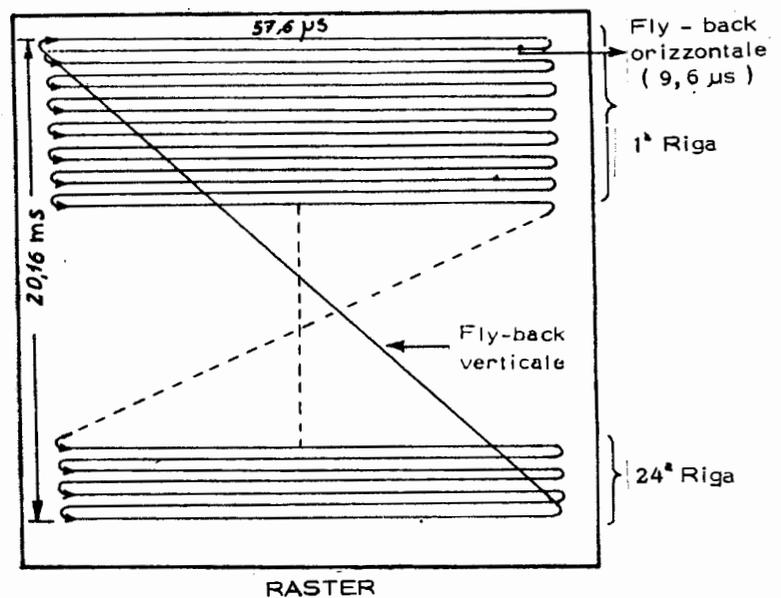


Fig. 4

1. 2 Parametri inviati da unità centrale al DIMAO

Anche per il governo DIMAO sono utilizzati i 4 PARAMETRI comuni ad altri governi display in DMA: P1, M, P2, P1S.

Essi sono inviati da unità centrale ad ogni quadro e precisamente nella 23ª riga. Prima di riassumere la loro funzione, facciamo una breve premessa relativa alle prestazioni MARKER e STATO DI SERVIZIO che dipendono rispettivamente dai parametri M e P1S.

MARKER: Il marker è composto da 2 tratti luminosi che compaiono sotto ad un carattere per evidenziarlo; il marker è posizionato nelle tracce 10 e 11 sotto al carattere da evidenziare ed occupa 6 punti luminosi per ogni traccia.

La figura 5 rappresenta il marker che evidenzia la lettera q.

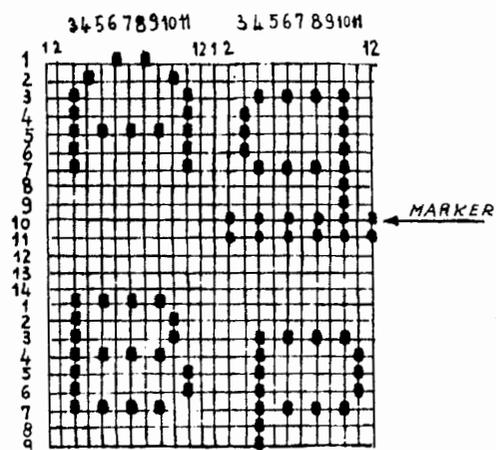


Fig. 5

STATO : Lo stato di servizio è una particolare prestazione
DI che si ottiene inserendo la chiave di servizio del
SERVIZIO sistema. Questa prestazione viene utilizzata di solito in fase di "debugging" per evidenziare sullo schermo lo stato della memoria, di un registro, ecc.

Durante lo stato di servizio la riga 24 dello schermo è utilizzata per rendere visibile all'operatore il messaggio che qualifica lo stato di servizio stesso; il formato del messaggio dipende dal software-firmware che viene utilizzato.

Se il sistema non è in "stato di servizio" la riga 24 è usata per la visualizzazione normale dei dati.

I quattro parametri inviati hanno il seguente significato:

- P1** - i due byte relativi a P1 rappresentano l'indirizzo della memoria ad accesso diretto dove inizia la zona dei dati da visualizzare
- M** - i due byte relativi a M rappresentano la codifica di riga e carattere relativa al **MARKER**; in pratica i due byte forniscono le coordinate del tratto luminoso sullo schermo
- P2** - i due byte relativi a P2 rappresentano, sotto forma di coordinate (riga e carattere), l'indirizzo di fine visualizzazione dei dati; inoltre l'8° bit del 1° byte indica lo stato di servizio
- PIS** - i due byte relativi a PIS rappresentano l'indirizzo della memoria ad accesso diretto dove iniziano i dati della riga di SERVIZIO; la segnalazione per visualizzare lo "STATO DI SERVIZIO" è data dall'8° bit del primo byte di P2.

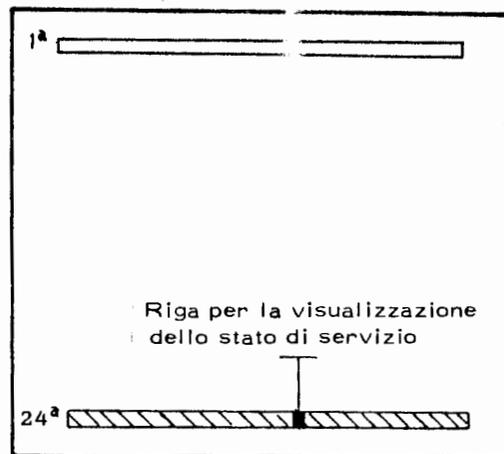


Fig. 6

1.3 Attributi visivi dello schermo

Gli attributi visivi sono dei codici di servizio che vengono utilizzati per fornire alcune prestazioni particolari allo schermo; ogni attributo visivo è formato da due caratteri esadecimali (4 bit per carattere) che vengono memorizzati nella stessa zona dei caratteri da visualizzare. Un attributo visivo è rappresentato da 8 bit perciò occupa il posto di un carattere; sullo schermo alcuni attributi visivi non sono visualizzati altri invece vengono visualizzati.

Gli attributi visivi sono stati divisi in 3 gruppi a seconda della logica utilizzata.

Fig. 7

GRUPPO	NOME	Codice esadec.	FUNZIONE
1	BLINK (lampeggia)	90	Fa lampeggiare i caratteri che lo seguono fino all'arrivo di un altro attributo visivo dei gruppi 1 e 2
	BUIO	91	Spegne la traccia per i caratteri che lo seguono fino all'arrivo di un altro attributo visivo dei gruppi 1 e 2
	LUCE ALTA	92	Aumenta la luminosità della traccia per i caratteri che lo seguono fino all'arrivo di un altro attributo visivo dei gruppi 1 e 2
	NORMALE	93	Annulla la condizione degli attributi visivi appartenenti al suo gruppo
2	BUIO ASSOLUTO	97	Spegne la traccia per i caratteri successivi della riga che si sta visualizzando; il buio assoluto è annullato automaticamente a fine riga
3	Fincatura verticale	94	E' un tratto luminoso verticale formato da 14 punti; viene usato come elemento costitutivo di impaginazioni, contorni, ecc.
	Fincatura orizzontale	96	E' un tratto luminoso orizzontale formato da 6 punti; viene usato come elemento costitutivo di impaginazioni, contorni, ecc.
	Fincatura oriz. e vert.	95	E' l'insieme di fincatura verticale e orizzontale; viene usato come elemento costitutivo di impaginazioni, contorni, ecc.

NON VISUALIZZATI

VISUALIZZATI

2 - DESCRIZIONE DELLO SCHEMA A BLOCCHI DEL GOVERNO DISPLAY DIMAO

Seguendo lo schema a blocchi di figura 9 vediamo come avviene in linea generale il colloquio tra unità centrale-memoria ad accesso diretto e governo DIMAO.

Quando il governo DIMAO è alimentato si avvia la temporizzazione (COSHA) che pilota una serie di contatti di caratteri, di tracce, di righe.

In stretto sincronismo con questa temporizzazione vengono forniti all'attuazione i comandi di pilotaggio dei giochi di deflessione verticale e orizzontale per il tubo a raggi catodici; in questo modo viene realizzato il RASTER cioè il reticolo dello schermo su cui viene riprodotta l'immagine (HDR11, VDR12).

Durante la 25^a riga il governo effettua la richiesta asincrona RICEO per segnalare la sua disponibilità a ricevere un nuovo quadro di informazioni. La richiesta asincrona RICEO è sincronizzata da ECM3N che genera EPRAN; l'unità centrale risponde con ECCAO. Dopo il riconoscimento del codice tipo (EPT4N+EPT7N) e del governo display con 1920 caratteri (EPD6N), l'unità centrale invia i parametri tramite il canale ECD; i parametri sono caricati nel relativo buffer che dopo la fase di scrittura passa in fase di lettura.

Dopo aver inviato i parametri l'unità centrale non è più impegnata nel colloquio fino al successivo quadro, infatti il governo DIMAO colloquia, per tutta la durata di un quadro, solo con la memoria ad accesso diretto tramite la piastra RODMA.

Come sappiamo ogni riga da visualizzare è composta da 80 caratteri di 8 bit ciascuno. Durante le 14 tracce di una riga qualsiasi gli 80 caratteri sono trasferiti dalla memoria ad accesso diretto in uno dei buffer di riga (buffer A o B). Nella successiva riga i dati caricati in precedenza vengono visualizzati mentre l'altro buffer viene caricato a sua volta. Ogni posizione della memoria ad accesso diretto contiene una parola di 16 bit quindi il trasferimento degli 80 caratteri di riga (8 bit per carattere)

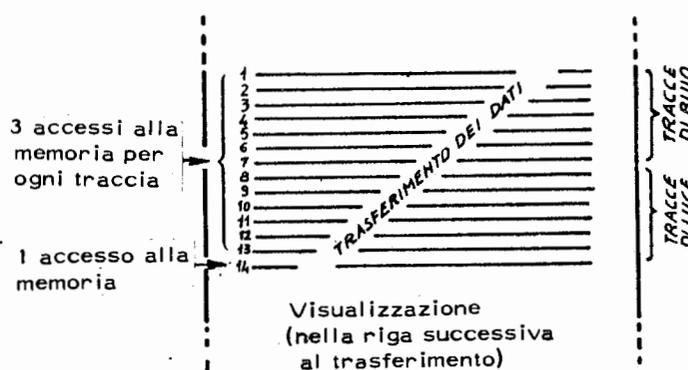


Fig. 8

viene eseguito con 40 accessi alla memoria. Durante ogni traccia si effettuano 3 accessi alla memoria ad eccezione della 14^a traccia in cui si effettua una sola richiesta. Durante una riga si effettuano quindi i 40 accessi necessari per trasferire gli 80 caratteri ($13 \times 3 + 1 = 40$). Durante la 24^a riga gli accessi alla memoria sono bloccati perché non c'è visualizzazione nella 25^a riga che è dedicata al fly-back verticale; i dati da visualizzare nella prima riga sono caricati nel buffer durante la 25^a riga cioè durante il fly-back verticale. Vi sono due buffer di riga A e B in quanto mentre un buffer memorizza i dati provenienti da memoria, l'altro buffer ricicla per trasferire il suo contenuto sullo schermo.

Ogni richiesta di colloquio con la memoria ad accesso diretto viene effettuata da REQON (ricordiamo che il colloquio del DIMAO con la memoria è gestito dalla piastra RODMA); quando il DIMAO riceve il consenso ACKOA si può iniziare lo scambio dei dati.

Il "governo interfaccia" indirizza la memoria con il canale BT che ripete IN000+150; all'inizio questi segnali rappresentano i due caratteri di P1 (indirizzatore della memoria) e vengono incrementati di 1 ad ogni accesso in memoria.

La memoria invia i dati sul canale MT e li carica su dei circuiti latch; i dati passano quindi ad uno dei buffer di riga tramite un multiplexer che ripete in tempi diversi il byte più o meno significativo.

Supponiamo che il buffer B debba essere caricato mentre i dati del buffer A stanno riciclando per essere visualizzati.

Ciò significa che i dati passano nel buffer B come abbiamo appena descritto; nel frattempo il contenuto del buffer A sta riciclando su se stesso (riciclo interno) per fornire consecutivamente gli 80 caratteri da visualizzare.

Infatti le uscite SHA10+80 vengono inviate alla ROM di generazione caratteri; tramite la ROM ed i circuiti ad essa collegati sono generati i segnali 1BITA+9BITA che definiscono i punti da visualizzare.

Per visualizzare un intero carattere occorrono diverse letture della ROM in quanto il carattere viene rappresentato su diverse tracce.

Uno shift register pilotato dal segnale di temporizzazione 20 MHz serializza le uscite della ROM e pilota il catodo del CRT tramite il segnale video VIDE2.

Ad ogni carattere video i contenuti di M e P2 (contenuti nel buffer dei parametri) vengono confrontati con le posizioni raggiunte dai vari contatori del RASTER; quando le coordinate del raster coincidono con il codice M del marker, è generato il segnale RCURN che agisce sul serializzatore della ROM per far comparire il marker sullo schermo.

Con il riconoscimento di P2 (indirizzo di fine visualizzazione dei dati) è generato P2AOO che disabilita il segnale video fino alla fine dello schermo se non occorre visualizzare lo stato di servizio; quando c'è lo stato di servizio il segnale video è disabilitato fino alla fine della 23^a riga.

Come abbiamo già detto lo stato di servizio è segnalato dall'8° bit del 1° byte di P2; per visualizzare la riga 24 relativa allo stato di servizio occorre indirizzare la memoria ad accesso diretto da cui iniziano gli 80 caratteri.

Infatti all'inizio della 23^a riga viene controllato P2; se lo stato di servizio è presente il parametro P1S viene trasferito dal buffer dei parametri nell'indirizzatore della memoria ad accesso diretto; in questo modo viene indirizzato il 1° carattere dello stato di servizio e gli indirizzi IN000-IN150 si incrementano regolarmente fino alla fine dello schermo.

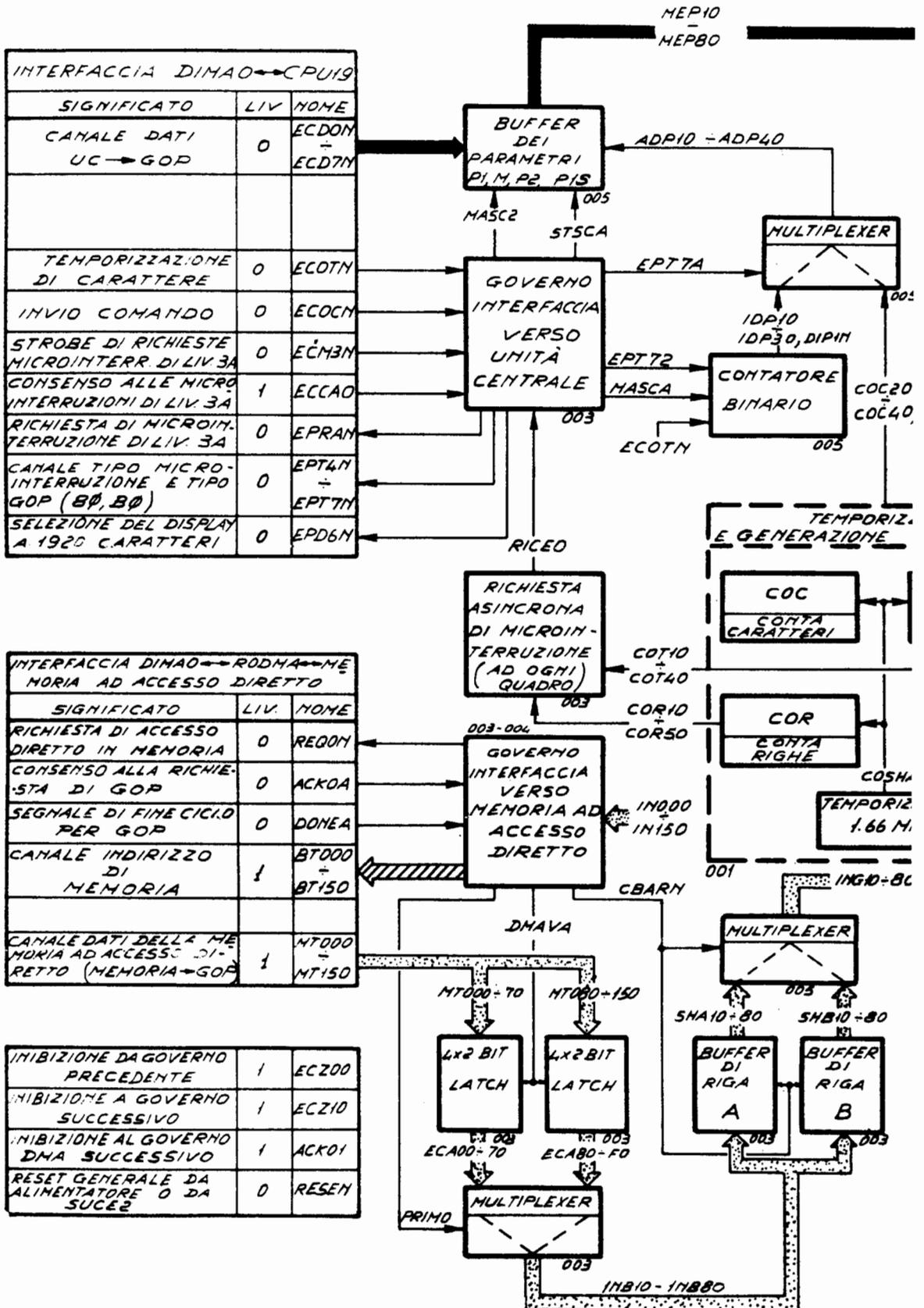
Vediamo ora gli attributi visivi.

Il segnale HL1G1 viene generato quando è riconosciuto il codice 92 di luce alta; esso varia la polarizzazione del catodo del CRT intensificando la luminosità delle tracce.

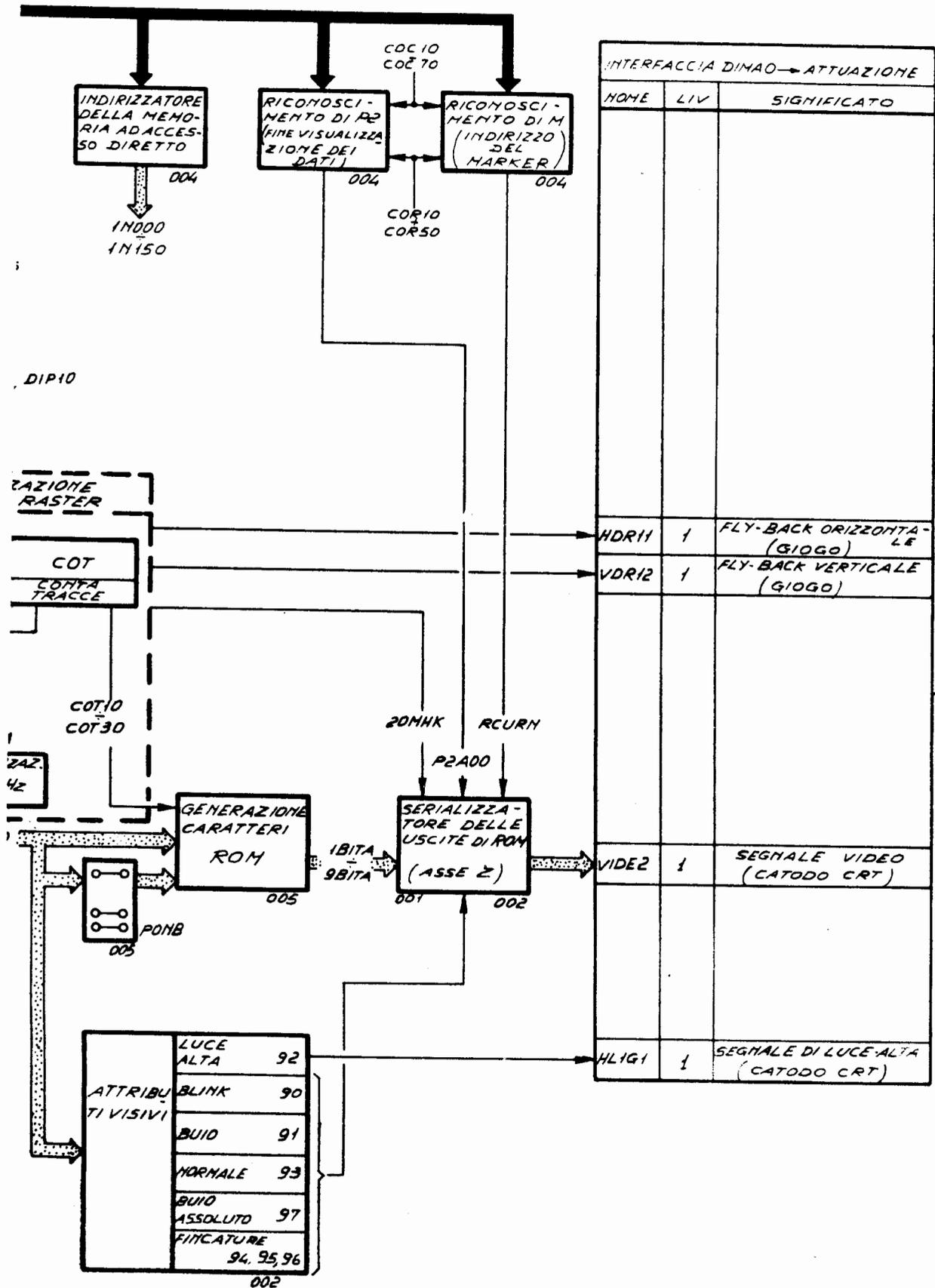
Nello schema a blocchi di figura 9 gli altri attributi visivi li abbiamo messi insieme perchè i loro segnali di decodifica agiscono tutti sul circuito serializzatore che genera il segnale video VIDE2.



SCHEMA A BLOCCHI DE



IL GOVERNO DISPLAY DIMAO



1 - TEMPORIZZAZIONE E GENERAZIONE DEL RASTER

3.1 Temporizzazione

L'oscillatore a quarzo genera il segnale 20 MHz (001 A2) di 20 MHz da cui dipende il segnale 20 MHz (001 D1); quest'ultimo pilota gli shift register in posizione 001 C4, C5, C6 e il flip-flop COSHO (001 E8).

In questo capitolo non possiamo descrivere in dettaglio il funzionamento di questa rete logica in quanto essa viene usata anche come serializzatore dei bit che escono dalla ROM di generazione caratteri per cui non abbiamo ancora i pre-requisiti per lo studio; in seguito faremo una descrizione dettagliata mentre ora vediamo solo i segnali necessari alla temporizzazione.

Possiamo dire che la rete degli shift-register divide per 12 la frequenza del segnale 20 MHz. Infatti i segnali MSE10, LSE10 (001 C6) vanno ad 1 ogni 12 fronti di salita di 20 MHz; ciò causa il passaggio a 0 del segnale PGCAA (001 C3) che abilita il reset di COSHO.

Il set di COSHO viene abilitato da PICOA=0 (001 E7) che dipende dalle uscite CSE10, DSE10 dello shift register in posizione 001 C4.

La figura 10 rappresenta l'evoluzione del segnale COSHA che pilota la serie dei contatori di caratteri, di tracce, di righe (001 G2, P2, T2).

Il periodo di COSHA è di 600 nsec che rappresenta il tempo riservato ad un carattere più lo spazio tra un carattere e l'altro (fig. 11).

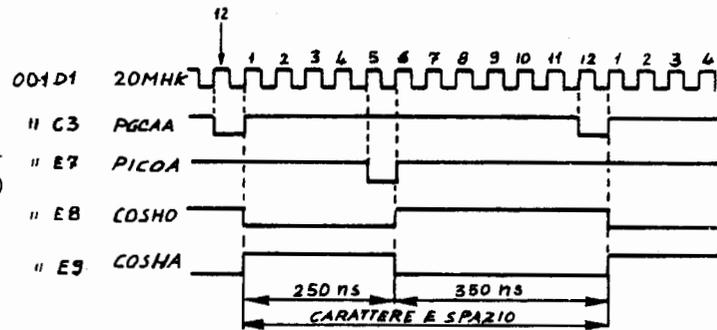


Fig. 10

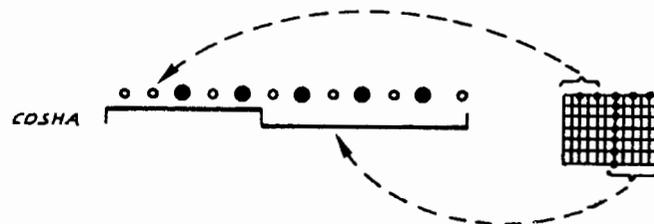


Fig. 11

3.2 Generazione del raster

Lo scopo di questa logica è di generare sullo schermo un reticolo (raster) sul quale sono visualizzati i caratteri.

Il raster è formato da 336 tracce; per realizzarlo vengono generati i segnali HDR11 (001 R9) e VDR12 (001 U9).

HDR11 è il segnale di deflessione orizzontale e di fly-back orizzontale; alla fine di ciascuna traccia fa ritornare a capo il pennello elettronico e comanda la partenza del dente di sega orizzontale sulla piastra di attuazione.

VDR12 è il segnale di deflessione verticale e di fly-back verticale; alla fine del quadro fa ritornare il pennello all'inizio del quadro (1ª traccia) e comanda la partenza del dente di sega verticale.

La temporizzazione per la generazione del raster è realizzata da una serie di contatori di caratteri, di tracce, di righe che sono comandati dal segnale di temporizzazione base COSHA.

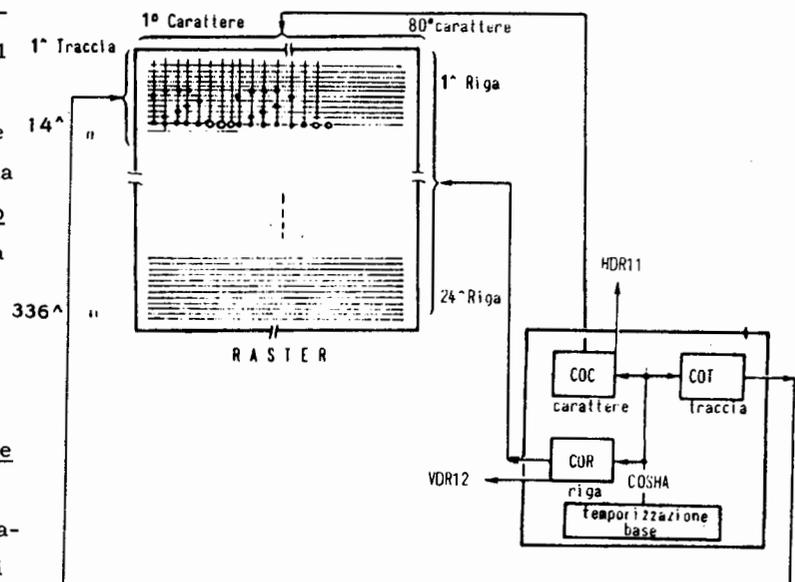


Fig. 12

I contatori sono i seguenti: (nella pagina successiva vi sono i diagrammi relativi)

- Contatore di caratteri (001 G1, G2): con i segnali COC10+COC70 vengono contati i caratteri di ogni traccia; i caratteri sono 96 di cui 80 da visualizzare e 16 dedicati al fly-back orizzontale del pennello.

Con i segnali di questo contatore sono generati alcuni decodificati utilizzati per pilotare la scansione e il fly-back orizzontale; essi sono:

- . DE15A (001 E5) = decodifica il 16° carattere
- . DE79A (001 G5) = decodifica l'80° carattere
- . DE95A (001 M5) = decodifica il 96° carattere

Il flip-flop HINFO (001 G8) a livello 1 definisce il tempo di luce di ogni traccia.

Il segnale HDR11 (001 M8, R9) comanda il fly-back orizzontale.

Alcune uscite del contatore di caratteri generano i decodificati DLF in posizione 003 T6; questi decodificati sono generati tra l'80° e il 96° carattere cioè all'inizio di una nuova traccia.

- Contatore di tracce (001 P2): con i segnali COT10+COT40 conta le 14 tracce di ogni riga. Il contatore parte da una configurazione di tutti 0 e viene incrementato di 1 fino a raggiungere la conta 7; a questo punto i segnali DE792 (fine della traccia) e 7TRL2 (7^a traccia di luce) sono entrambi a 1.

Il segnale SBAGA (001 P1) va pertanto a 0 e carica 9 sul contatore. Il contatore si incrementa normalmente fino a raggiungere la massima configurazione e inizia nuovamente da 0 la conta. Con questo sistema si contano le 14 tracce di ogni riga: da 0+6 si contano le prime 7 tracce, da 9+15 si contano le rimanenti 7 tracce. Tramite il decodificatore 1/10 in posizione 001 P4 si ottengono i decodificati delle tracce che sono utilizzati su altri circuiti: 1TRBA+7TRBA rappresentano le 7 tracce di buio, 1TRLA e 2TRLA rappresentano rispettivamente la 1^a e 2^a traccia di luce.

Ciascuna traccia inizia con l'81° carattere quando la visualizzazione è bloccata.

- Contatore di righe: (001 T2, T3): con i segnali COR10+ COR50 conta le righe dello schermo; i segnali COR10 +COR40 sono le uscite di un contatore mentre COR50 è l'uscita di un flip-flop.

Le righe sono 25 di cui 24 di visualizzazione e la 25^a dedicata al fly-back verticale. Il contatore viene incrementato alla fine dell'80° carattere della 7^a traccia di buio cioè alla fine di ogni riga; infatti il segnale COVEA (001 R1) è generato da 7TRB2 e DE792.

Con i segnali di questo contatore sono generati i seguenti decodificati:

- . 23 RGA (001 T5) = 23^a riga
- . 24 RGA (001 R5) = 24^a riga
- . FLBVA (001 T7) = 25^a riga in cui avviene il fly-back verticale.

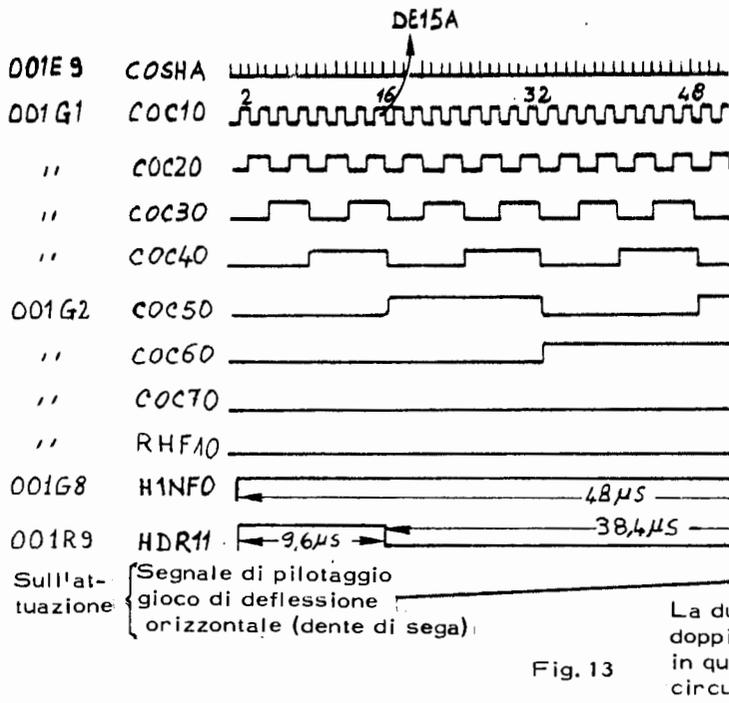
Il segnale di fly-back verticale è VDR12 che viene generato da FLBV2 e COT4A (001 U8, U9).

Il contatore di righe viene azzerato alla fine della 25^a riga:

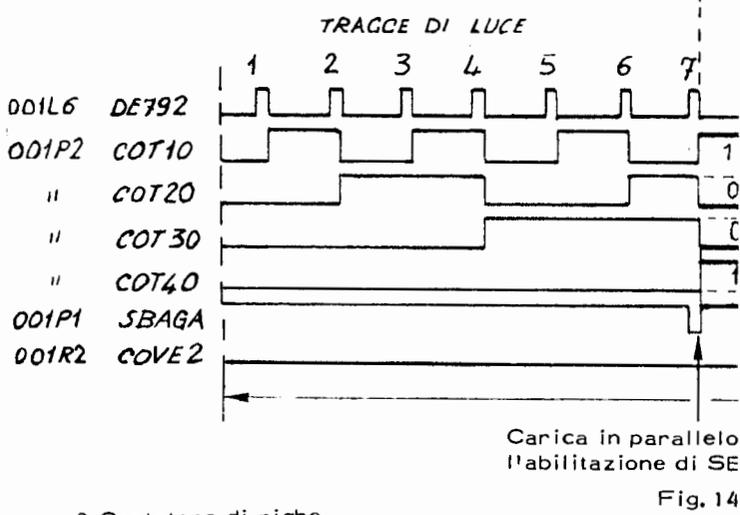
- . SARIA (001 S1) azzerava il contatore in posizione 001 T2
- . FLBVA (001 T3) abilita il reset di COR50.

3.3 Diagrammi di temporizzazione per la generazione c

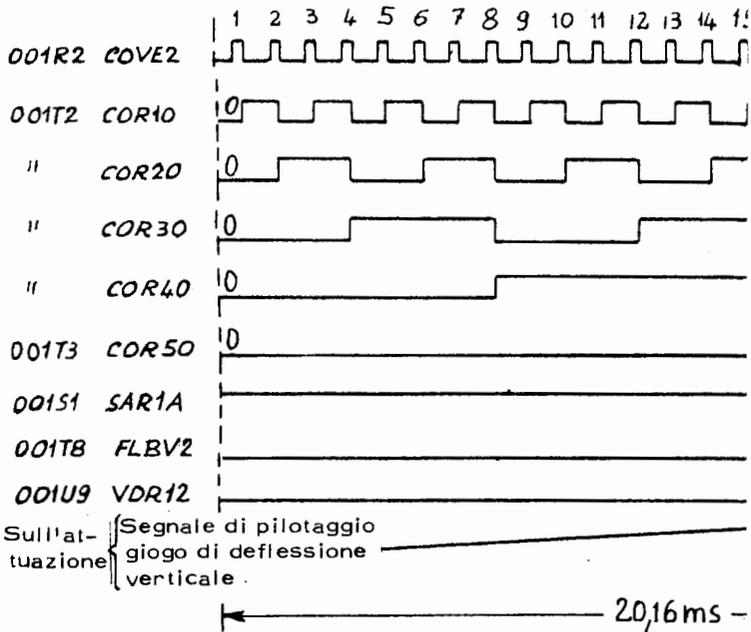
1-Contatore di caratteri



2-Contatore di tracce



3-Contatore di righe



4 - INVIO DEI PARAMETRI DA UNITA' CENTRALE AL GOVERNO DIMAO

4.1 Richiesta di microinterruzione del DIMAO

Il governo DIMAO colloquia con l'unità centrale CPU19 tramite un'interfaccia ridotta in quanto non viene utilizzato il bus nome (EPN) ma il bus tipo (EPT) per qualificare la periferica selezionata.

Il governo richiede l'intervento dell'unità centrale tramite microinterruzioni di livello 3A; inoltre il DIMAO segnala la sua presenza (cioè governo a 1920 caratteri in DMA) tramite il segnale EPD6N.

Il governo effettua la richiesta di microinterruzione asincrona per mezzo di RICEO (003M6) il cui set è abilitato da ABR12 e il clock è DLF02.

ABR12 è generato in posizione 003M3 dai segnali:

- 1TRL2 decodifica la prima traccia di luce (001 P4-Q7, 003M3)
- FLBV2 decodifica la 25^a riga (001 T8)

Il clock DLF02 dipende dal decodificatore di caratteri in posizione 003T6; possiamo riassumere che RICEO viene settato con l'8^o carattere della 1^a traccia dalla 25^a riga.

La richiesta asincrona di microinterruzione viene sincronizzata dallo strobe ECM3B che setta MIS10 (003M7) che a sua volta genera EPRAN cioè la vera e propria richiesta di microinterruzione a livello 3A.

Non appena l'unità centrale riceve EPRAN, passa ad eseguire il microprogramma di livello 3 ed emette ECCA0=1 per segnalare al governo il consenso alla microinterruzione.

Il governo DIMAO lavora a livello 3; esso può inviare il nome quando il segnale di inibizione ECZOO è posto a 0.

In questa situazione è posto a 0 il segnale EPT7N (003R4-R5, Q8) che con EPT4N, EPT5N definisce la periferica; infatti il nome della periferica è fornito con il codice tipo anzichè con il codice nome.

Inoltre viene posto a 0 il segnale EPD6N (003R8) per segnalare che si tratta del display DMA con 1920 caratteri. Il governo DIMAO può assumere i due nomi 8 ϕ -B ϕ previsti per la versione biterminale; il nome 8 ϕ è utilizzato per la partizione 1 mentre

B ϕ è utilizzato per la partizione 2 (fig. 16).

La selezione del nome viene fatta tramite i ponticelli sullo zoccolo PON8 (003P7); i ponticelli controllano i due segnali EPT4N ed EPT5N.

In fig. 17 è indicata la predisposizione dei ponticelli per il nome 8 ϕ mentre in fig. 18 è indicata la predisposizione per il nome B ϕ .

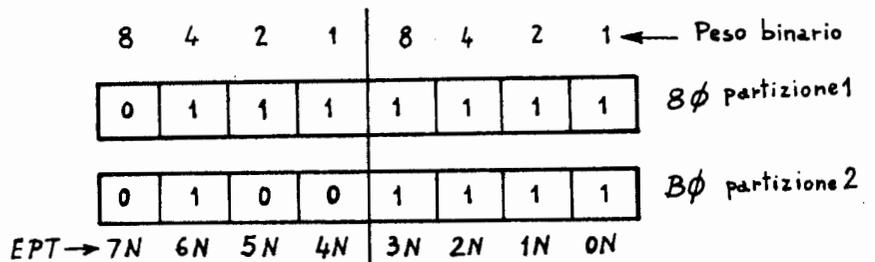


Fig. 16

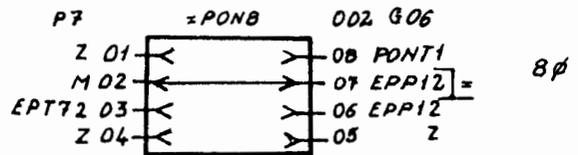


Fig. 17

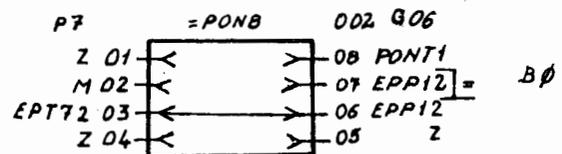


Fig. 18

4.2 Caricamento dei parametri nel buffer

L'unità centrale riconosce il governo tramite il codice TIPO ed EPD6N=0. Prima dell'invio dei parametri il microprogramma supervisore genera uno strobe ECOT di cui vedremo l'utilizzazione. I parametri sono inviati sul canale ECD tramite 8 microistruzioni MEIP che generano 8 byte. Ogni microistruzione MEIP genera anche lo strobe di carattere ECOTN=0.

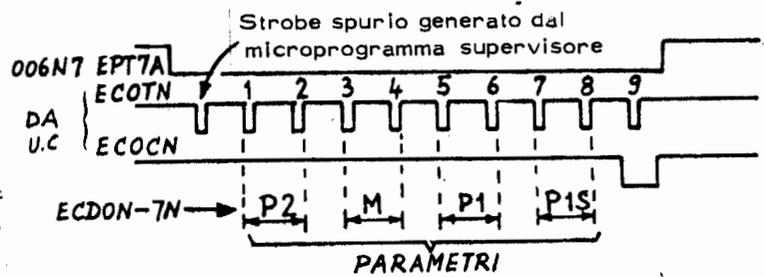


Fig. 19

Per chiudere il colloquio viene utilizzata una microistruzione ECO che genera lo strobe ECOT e lo strobe di comando ECOCN=0. La figura 19 rappresenta la successione d'invio dei parametri. Gli 8 byte dei parametri sono caricati nel "buffer dei parametri" in posizione 004 C2, G2.

Le caratteristiche di questo buffer sono:

- ECDON+ECD7N dati di ingresso
- ADP10 +ADP40 bit di indirizzo
- MASC2 0 abilitazione del buffer
 1 disabilitazione del buffer
- STSCA 0 scrittura nel buffer
 1 lettura del buffer
- MEP10:MEP80 dati di uscita

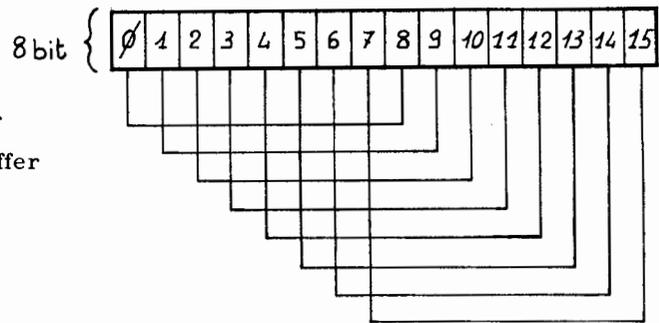


Fig. 20

4.2.1 Scrittura nel buffer

I byte inviati da unità centrale tramite ECDON+7N sono caricati nella posizione indirizzata da ADP10+40. Durante l'invio degli 8 byte il segnale MASC2 è a 0 (003Q5, Q6) per cui abilita i package del buffer. Ad ogni ECOT il segnale STSCA va a 0 (004 A2) perciò gli ECD sono trasferiti nel buffer. Durante la scrittura nel buffer il segnale EPT7N è a 0 quindi i segnali ADP10+30 (004 C, E, G-1) ripetono le uscite 1DP10+30 del contatore CTE4 (004 A1) mentre ADP40 (003 M1) ripete l'uscita DIPIN del flip-flop in posizione 003 E2. Il contatore è stato caricato a 15 da MASCA=0 (alla fine di una precedente microinterruzione); quando il microprogramma supervisore genera lo strobe ECOT che precede i parametri, il contatore passa in configurazione 0 quindi le uscite 1DP10+30 indirizzano la posizione 0 oppure 8 a seconda del valore di DIPIN su ADP40.

Infatti il flip-flop DIPIO (003 E2) è resettato da AZZEB durante il reset generale RESEN (003 N3, G8), poi viene commutato dal clock CLD1A (003 T3) ad ogni quadro. (Il segnale CLD1A nasce durante l'86° carattere della 7^a traccia di buio della 24^a riga).

I successivi ECOT incrementano il contatore per indirizzare le successive posizioni del buffer.

Quindi i parametri sono caricati nelle posizioni 0+7 oppure 8+15. La figura 20 rappresenta la posizione dei parametri nel buffer.

NOTA

Quando MASCA è a 0 setta il flip-flop BLRVO (003 G9) per abilitare la generazione del segnale video VIDE2 tramite il gate in posizione 002 A6.

Infatti BLRVO è posto a 0 dal reset generale RESEN (003 N3, G8, G9) e blocca la visualizzazione fino a che non sono introdotti i parametri cioè quando MASCA è a 0 alla fine di una microinterruzione.

4.2.2 Fine del collegamento con l'unità centrale

Il segnale ECOCN=0 è generato da unità centrale insieme al 9° ECOT. Se ECOC1=1 il segnale MASCA va a 0 (003Q5) quest'ultimo predispone il contatore CTE4 a 15 e resetta il flip-flop RICEO (003Q5, M5, N5). RICEN=1 abilita il reset di MIS10 (003M8) che è resettato dall'ECM3N generato dall'unità centrale alla fine della microinterruzione di livello 3.

Se MIS10=0 il segnale EPT7A (003R4) va a 1 per cui vanno a 1 EPT5N, EPT4N, EPD6N e EPRAN; a questo punto l'unità centrale non colloquia più con il DIMAO e svolge altri lavori.

4.2.3 Lettura del buffer

Il segnale MASC2=1 abilita la lettura del buffer. Gli indirizzi ADP10÷30 ripetono COC20÷40 (contatore di caratteri) e ADP40 ripete DIP10 (infatti il segnale EPT7A è a 1).

Il buffer dei parametri è così "letto" ciclicamente alla frequenza dei caratteri da visualizzare.

5 - COLLOQUIO CON LA MEMORIA AD ACCESSO DIRETTO

5.1 Carica di P1 nell'indirizzatore di memoria

Come abbiamo già detto P1 rappresenta l'indirizzo di memoria da cui iniziano i caratteri da visualizzare. Alla fine di ogni quadro occorre quindi trasferire P1 dal buffer dei parametri nell'indirizzatore di memoria (004 M, P, R, T-2). L'indirizzatore di memoria è costituito da 4 contatori CTE8 le cui uscite 1N000+ 1N150 passano sul canale BT quando occorre indirizzare la memoria ad accesso diretto.

Il parametro P1 è costituito da due byte che occupano le posizioni 4 e 5 (oppure 12 e 13) del buffer; il trasferimento di P1 avviene in sincronismo con la lettura di queste posizioni del buffer.

Il 1° byte di P1 viene caricato nei contatori in posizione 004 R2, T2; le uscite MEP10+MEP80 del buffer dei parametri sono trasferite sui contatori quando il segnale di preset CIPOB va a 0.

Il 2° byte di P1 viene caricato nei contatori in posizione 004 M2 P2; le uscite del buffer dei parametri sono trasferite sui contatori quando il segnale di preset ATREB va a 0.

5.1.1 Generazione del segnale CIPOB=0

Il segnale CIPOB è posto a 0 da CAPIA=0 (004 T1) che a sua volta è generato dal gate in posizione 004 P1.

Il significato dei segnali è il seguente:

- 24RG2 (001 R5) decodifica la 24^a riga
- 7TRB2 (001 P4) decodifica la 7^a traccia di buio (14^a traccia)
- DLF42 (003 T6) decodifica il 90° carattere; l'importante però da notare è che in lettura il buffer dei parametri è indirizzato dal contatore di caratteri e da DIP10. DLF42 nasce quando si sta leggendo la 4^a oppure la 12^a posizione del buffer.

Possiamo quindi riassumere il funzionamento del circuito dicendo che la carica di P1 nell'indirizzatore di memoria avviene nella 14^a traccia della 24^a riga quando MEP10+MEP80 rappresentano il 1° byte di P1.

5.1.2 Generazione del segnale ATREB=0

Il segnale ATREB è posto a 0 da COP3A (004 G7) che a sua volta è generato dal gate in posizione 004 R1.

Il segnale ATREB è analogo a CIPOB con l'unica differenza che viene generato quando DLF52 è a 1 cioè quando si sta leggendo la 5^a o la 13^a posizione del buffer dei parametri: le uscite MEP10+MEP80 ripetono quindi il 2° byte di P1.

NOTA

I segnali CAPSA (004 Q1) e COPSA (004 S1) caricano i due byte di P1S nell'indirizzatore di memoria quando occorre visualizzare lo stato di servizio nella 24^a riga dello schermo.

Lo stato di servizio è segnalato dall'8° bit di P2 cioè da MEP80=1; il flip-flop STATO (004 P9) memorizza questa condizione.

Il parametro P1S è nella 6^a e 7^a (oppure 14^a e 15^a) posizione del buffer dei parametri: i due segnali CAPSA e COPSA nascono in corrispondenza dell'indirizzamento di queste posizioni.

CAPSA { 23RG2 (001 R5): decodifica la 23^a riga
e { 1TRL2 (001 Q7): decodifica la 1^a traccia
COPSA { DLF62 (003 T6): è generato durante la selezione della 6^a oppure 14^a posizione del buffer

(COPSA è controllato da DLF72 che nasce con la selezione della 7^a oppure 15^a posizione)

Dopo aver caricato P1S all'inizio della 23^a riga si visualizza lo STATO DI SERVIZIO i cui dati sono inviati normalmente dalla memoria ad accesso diretto.

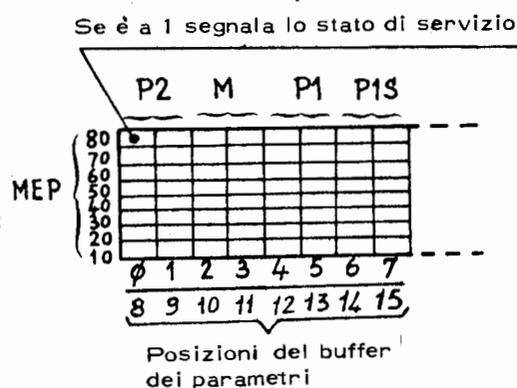


Fig. 21

5.2 Richieste di colloquio con la memoria ad accesso diretto

Prima di esaminare il colloquio con la memoria ad accesso diretto rappresentiamo con un esempio grafico (fig. 22) il trasferimento dei dati dalla memoria al video.

Ricordiamo che nel trasferimento dei dati vengono utilizzati due buffer di riga che sono caricati e scaricati alternativamente. Supponiamo di voler visualizzare la dicitura: GOVERNO su due righe consecutive dello schermo.

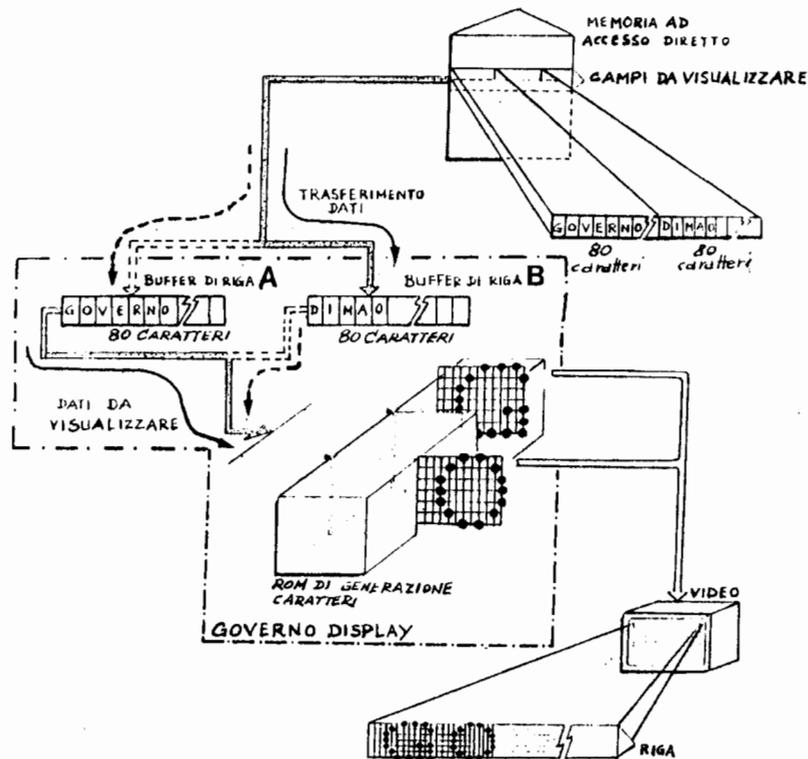


Fig. 22

Supponiamo che gli 80 caratteri relativi alla riga comprendente la dicitura GOVERNO siano già stati trasferiti nel buffer di riga A; a questo punto occorre effettuare la visualizzazione; il buffer A indirizza la ROM di generazione caratteri che trasferisce i caratteri al video.

Nello stesso tempo gli 80 caratteri relativi alla riga comprendente la dicitura DIMAO sono trasferiti dalla memoria al buffer di riga B.

Le frecce a tratto continuo indicano che i caratteri relativi a GOVERNO vengono visualizzati mentre i caratteri relativi a DIMAO sono in trasferimento verso il buffer di riga.

Le frecce tratteggiate indicano ciò che succede durante la riga successiva: i lavori sui due buffer sono invertiti. Passiamo ora alla descrizione dei circuiti.

Le richieste di colloquio con la memoria ad accesso diretto e il trasferimento dei dati al buffer di riga avvengono nelle 14 tracce di ogni riga; nella riga successiva si effettua la visualizzazione. Le richieste sono bloccate nella 24^a riga in quanto la 25^a riga è dedicata al fly-back verticale.

Per ogni riga occorre trasferire gli 80 byte della memoria al buffer di riga. Ogni posizione di memoria fornisce un codice a 16 bit quindi sono necessarie 40 richieste di colloquio per trasferire gli 80 byte.

Nelle prime 13 tracce di ogni riga si effettuano 3 richieste per traccia mentre nella 14^a traccia si effettua una sola richiesta.

La richiesta di accesso diretto REQON è a 0 quando OCBA e RIASO sono a 1 (004 T8); il flip-flop RIASO è abilitato al set da ABDMB e il suo clock è COC50 che viene generato 3 volte per ogni traccia (vedere la figura 13).

Il segnale ABDMB è controllato dai segnali 24RGA e MRDMA (004 T5); il segnale 24RGA abilita le richieste per tutte le righe ad eccezione della 24^a riga.

Il segnale MRDMA viene utilizzato per abilitare 3 richieste di colloquio per ogni traccia fino alla 13^a, e 1 richiesta di colloquio durante la 14^a traccia; infatti questo segnale è a 0 quando:

- 7TRB2=1 durante la 14^a traccia (001 P4)
- RHF10=1 durante gli 80 caratteri (RHF10 ripete HINFO con lo sfasamento di un clock COSHA; RHF10=1 abilita la generazione del segnale video VIDE2 tramite la rete in posizione 002 A6+A8).

Pertanto RHF10 è a 0 tra l'81° e 96° carattere di traccia in cui il segnale COC50 va una sola volta a 0. Vediamo ora il funzionamento dei circuiti riferendoci ad una sola richiesta di colloquio REQON=0 (le altre 39 richieste sono uguali alla prima).

Quando RIASO è settato da COC50 il segnale REQON va a 0 (004 T8, T9), infatti anche il segnale OCBA A è a 1 (004 U4) in quanto ACK02 è mantenuto a 0 dalla piastra RODMA. Dopo aver ricevuto REQON=0 la piastra RODMA genera ACK0A=0 per segnalare il consenso al colloquio con la memoria ad accesso diretto.

Il fronte di discesa di ACK0A setta il flip-flop RISIO (004 R7) per abilitare il trasferimento dei dati.

RISIO=1 e ACK02=1 forzano a 0 il segnale OCBA A (004 U4); con OCBA A=0 i circuiti tri-state del canale BT (004 M3, M4, P3, P4) non sono più in condizione di alta impedenza per cui i segnali BT000-BT150 ripetono

IN000+IN150 per indirizzare la memoria ad accesso diretto. Dopo il tempo di accesso alla memoria la piastra RODMA genera DONEA=0 per segnalare la fine del ciclo. Inoltre DONEA pone a 0 il segnale DMAVA (004 R4) che trasferisce i dati di memoria MT000+MT150 sui latch in posizione 003, A1, C1, E1, G1.

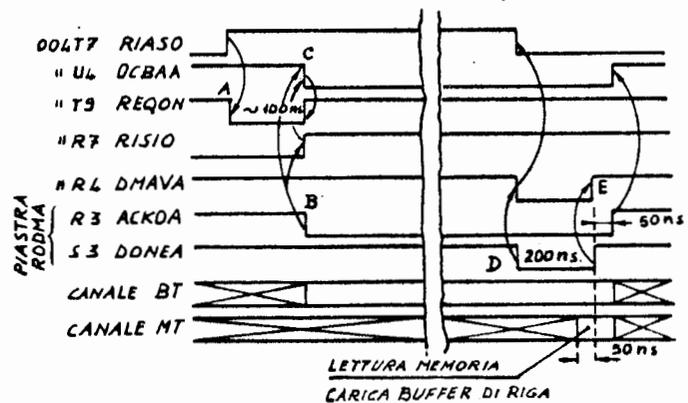
Il segnale DMAVA resetta indirettamente il flip-flop RIASO (004 T7) e quando ritorna a 1 incrementa di 1 l'indirizzatore di memoria (004 M2 pin 05) per selezionare una nuova posizione di memoria.

Il funzionamento descritto si ripete per tutte le 40 richieste di colloquio e per tutte le 14 righe del display fino al fly-back verticale.

N. B.

Il segnale ACK1A viene utilizzato come segnale di inibizione per il governo DMA successivo; il flip-flop RISIO (004 R7) viene resettato da ACK0A se la richiesta di colloquio con la memoria ad accesso diretto è inviata da un altro governo DMA.

In questo modo il segnale ACK1A va a 0 per abilitare il governo DMA che ha effettuato la richiesta.



Punti significativi

- A = Richiesta di colloquio
- B = Consenso alla richiesta
- C = Abilitazione del canale BT
- D = Fine ciclo
- E = Incremento dell'indirizzatore della memoria

Fig. 23

6 - CARICAMENTO DEI BUFFER DI RIGA E VISUALIZZAZIONE DEI DATI

Ogni buffer di riga è costituito da due package con 4 shift register ciascuno; ogni shift register ha la capacità di 80 bit quindi gli 8 shift register servono per memorizzare gli 80 caratteri di ogni riga.

I caratteri sono scritti in un buffer di riga mentre i caratteri dell'altro buffer sono letti per la visualizzazione. Per semplificare la descrizione esaminiamo separatamente la scrittura e la lettura del buffer; inoltre la descrizione principale è riferita al buffer A mentre la descrizione relativa al buffer B viene fornita subito dopo in forma più sintetica.

Premettiamo che la selezione della scrittura o lettura di uno dei due buffer viene effettuata dal flip-flop CBARO (003E8):

CBARO=0 seleziona la scrittura nel buffer A e la lettura del buffer B
CBARO=1 seleziona la scrittura nel buffer B e la lettura del buffer A

Il flip-flop CBARO è collegato a contatore e viene settato o resettato dal segnale di temporizzazione COSHA con l'abilitazione di COVE2 (001R1, R2).

COVE2 è a 1 durante l'80° carattere della 14^a traccia di ogni riga.

Il contatore di righe conta fino a 25 cioè un numero dispari: per questo motivo durante un quadro il segnale CBARO abilita la scrittura in un buffer dei caratteri appartenenti alle righe 1, 3, 5 ... 25, nel successivo quadro CBARO fornisce l'abilitazione allo stesso buffer per i caratteri appartenenti alle righe 2, 4, 6... 24.

6.1 Scrittura nei buffer di riga A e B

Gli 8 shift register del buffer A sono in posizione 003A4+G4 e A5+G5.

Vediamo ora in linea generale il percorso dei dati dalla memoria al buffer di riga A, poi lo esamineremo in dettaglio.

Come sappiamo i dati che arrivano dalla memoria hanno parallelismo 16: MT000+MT150. Ogni posizione del buffer di riga contiene un carattere perciò occorre trasferire 8 bit alla volta.

I bit MT000+MT150 sono caricati dal segnale DMAVA=0 sui latch in posizione 003A1+G1.

Le uscite ECA00+ECAF0 dei latch vanno sui multiplexer in posizione 003A2+G2 e A3+G3.

Il segnale PRIMO (pin 01) seleziona uno dei due ingressi dei multiplexer:

- PRIMO=1 le uscite 1NB10+1NB80 ripetono ECA80+ECAFO
- PRIMO=0 le uscite 1NB10+1NB80 ripetono ECA00+ECA70

I bit presenti su 1NB10+1NB80 sono scritti nel buffer A quando il clock CLOA1 (pin 11) va a 1 e il segnale TORO2 è a 0 (pin 02).

Per capire il funzionamento dello shift register esaminiamo il suo diagramma logico interno; per semplicità ci riferiamo ad uno solo dei 4 shift register contenuti nel package.

La figura 24 rappresenta il diagramma logico.

In fase di scrittura nel buffer A il segnale TORO2 è a 0 quindi il punto A è a 1 e B a 0; in questo modo il punto C assume il valore 1 oppure 0 a seconda del valore logico dell'ingresso 1NB.

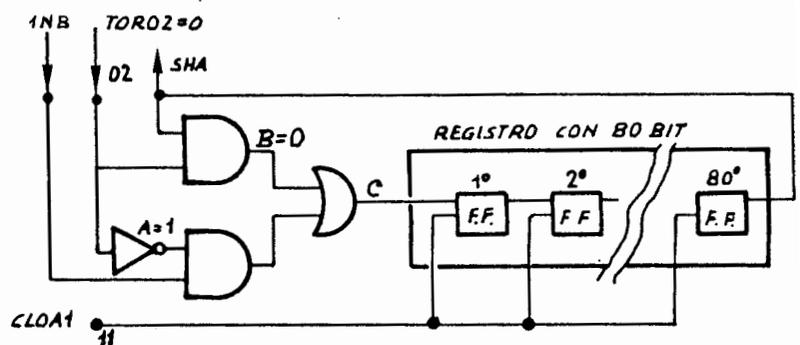


Fig. 24

Quando il clock CLOA1 va a 1, il bit del punto C viene trasferito sul 1° flip-flop del registro con 80 bit.

Con il successivo clock il contenuto del 1° flip-flop passa sul 2° flip-flop mentre il nuovo bit è caricato nel 1°; lo shift si ripete per tutti gli 80 bit.

La logica che controlla il trasferimento dei dati è costituita dal flip-flop CBARO di cui conosciamo la funzione, e dai flip-flop AGGAO, PRIMO, SECOO (003 G8, G9, E9). Questi ultimi tre flip-flop svolgono le seguenti operazioni:

- sincronizzazione della scrittura nel buffer di riga con i segnali di colloquio DMA: a questo provvede il flip-flop AGGAO che è settato da DMAVA che dipende da DONE2
- selezione del byte più o meno significativo del canale MT da scrivere nel buffer: a questo provvede il flip-flop PRIMO che viene settato dal segnale di temporizzazione CISHA (001 C9) quando è abilitato da AGGAO
- definizione del momento di scrittura nel buffer di riga: a questo provvedono i flip-flop PRIMO e SECOO che abilitano la generazione di CLOA1.

Per capire il funzionamento del circuito vediamo il trasferimento di due caratteri rappresentati MT000-MT150. Supponiamo che CBARO sia a 0 (CBARN=1) in modo da selezionare la scrittura nel buffer A: infatti CBARN=1 abilita la generazione di CLOA1 (003 S1, Q2), inoltre CBAR0=0 forza a 0 il segnale TORO2 (003 A8, A9).

I segnali di figura 25 rappresentano la successione dei lavori.

Con PRIMO=1 le uscite 1NB10-1NB80 dei multiplexer in posizione 003 A3+G3, A4+G4 ripetono ECA80-ECAF0 cioè il byte più significativo del canale MT (MT080-MT150). Inoltre PRIMO=1 abilita la generazione di CLOA1=1 tramite la rete in posizione 003 M1, M2, S1, Q2.

Il byte meno significativo (MT000-MT070) viene trasferito nel buffer quando SECOO=1. Infatti quando SECOO=1 il segnale PRIMO è a 0 quindi le uscite 1NB10-1NB80 ripetono ECA00-ECA70; inoltre SECOO=1 abilita la generazione di CLOA1=1 tramite la rete in posizione 003 N1, M2, S1, Q2.

Quando il byte meno significativo viene scritto nel buffer, il byte più significativo che era già stato memorizzato si sposta di una posizione all'interno degli shift register del buffer.

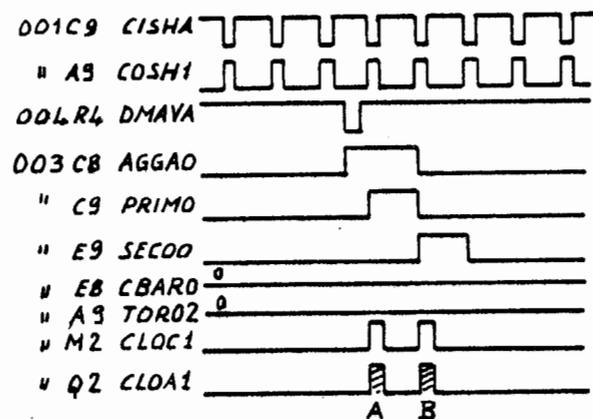
Questo funzionamento si ripete per le altre 39 richieste di colloquio con la memoria; alla fine di una riga tutti gli 80 caratteri inviati dalla memoria sono caricati nel buffer di riga A (la capacità di ogni shift register è infatti di 80 bit).

Come sappiamo alla fine di ogni riga il flip-flop CBARO commuta; nel nostro caso viene abilitata la scrittura nel buffer B: CBAR0=1, CBARN=0.

Il buffer B è costituito dagli shift register in posizione 003 A6+G6, A7+G7. Per scrivere nel buffer occorre che il clock CLOB1 vada a 1 (pin 11) e che il segnale 1NVE2 sia a 0 (pin 02).

CBARN=0 forza il segnale 1NVE2 a 0 (003 B8, B9); CBAR0=1 abilita la generazione di CLOB1 (003 P2) tramite il gate in posizione 003 Q1.

Su questo gate agisce il segnale CLOC1 la cui generazione viene abilitata da PRIMO e SECOO come per il buffer A.



Punti significativi

- A = Scrittura dei bit MT080-MT150 nel buffer di riga.
- B = Scrittura dei bit MT000-MT070 nel buffer di riga

Fig. 25

6.2 Letture dei buffer di riga A e B

Alla fine della scrittura nel buffer tutti i flip-flop dello shift register sono carichi; per leggere il buffer sarebbe sufficiente generare 80 clock CLOA1 e tutto il buffer sarebbe scaricato indirizzando di volta in volta la ROM di generazione caratteri.

In effetti la visualizzazione dei caratteri è effettuata tramite tracce successive cioè si visualizza la 1^a traccia di tutti i caratteri, poi si passa alla 2^a, alla 3^a e così via; occorre quindi indirizzare più volte la stessa posizione di ROM in cui i bit sono memorizzati per traccia.

Per svolgere questa funzione il buffer viene posto in condizione di riciclo con un collegamento interno ad anello.

Il buffer A ricicla quando il segnale TORO2 è a 1 e il clock va a 1.

La figura 26 rappresenta il diagramma logico di uno shift register.

Il segnale TORO2=1 forza il punto D a 0; il valore logico del punto C dipende quindi dal livello del segnale SHA che può passare in B poichè TORO2=1.

Quando il clock CLOA1 va a 1 il bit SHA dell'80° flip-flop rientra nel 1° flip-flop mentre

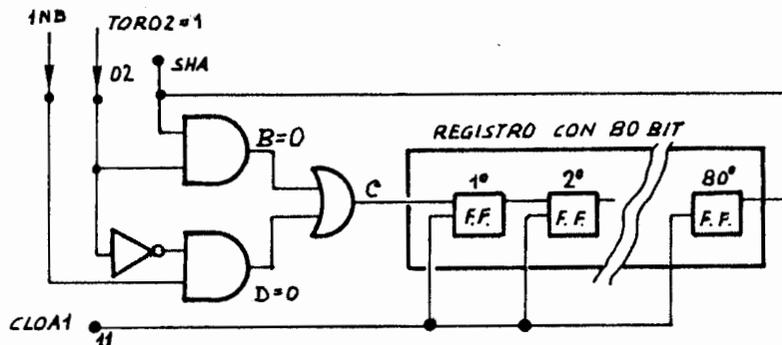


Fig. 26

tre tutti gli altri bit all'interno del registro si spostano di una posizione, al successivo clock rientra un altro bit e così via. Il riciclo dura per tutte le 14 tracce di una riga; per ogni traccia vi sono 80 clock CLOA1 quindi all'inizio di ogni traccia i bit sono nella stessa posizione di partenza; per ogni carattere si indirizza 14 volte la stessa posizione di ROM.

Durante la lettura del buffer A il segnale CBARO è a 1; il segnale TORO2 è quindi a 1 (003 A8, A9).

Il clock CLOA1 viene generato tramite il gate in posizione 003 R1:

- CBAR0=1 durante il riciclo del buffer A
(003 E8)
- H1NF2=1 durante gli 80 caratteri di ogni traccia
(001 G8, G9, 003 U4)
- COSHO= commuta 80 volte a 1 durante gli 80 caratteri
(001 E8)

Il riciclo finisce con l'80° carattere della 14^a traccia quando il flip-flop CBARO commuta per abilitare la scrittura nel buffer.

La lettura del buffer B viene abilitata da CBAR0=0, CBARN=1; infatti il segnale 1NVE2 (003 B8, B9) viene posto a 1 per abilitare il riciclo dei buffer B. Inoltre il clock CLOB1 viene generato tramite il gate in posizione 003 P1.

Le uscite SHA10+SHA80 del buffer A o le uscite SHB10+SHB80 del buffer B vanno alla ROM di generazione caratteri tramite i multiplexer in posizione 005 C1+M1 e C2+M2.

Il segnale CADA1=0 abilita i multiplexer; esso è controllato dal segnale FLBVA che è a 0 solo durante il fly-back verticale (001 T7).

Sui multiplexer il segnale CBARN seleziona il passaggio dei segnali SHA o SHB a seconda che sia in lettura il buffer A o B.

Le uscite 1NG10+1NG80, indirizzano la ROM di generazione caratteri che esamineremo nel successivo capitolo.

7 - GENERAZIONE DEI CARATTERI

7.1 Package di ROM

Nella versione definitiva del governo DIMAO la ROM di generazione caratteri è costituita da un solo package di ROM in posizione 005 G5 (piastra 001 N04).

Questo package ha la capacità di 1024 bit che sono inviati all'uscita con parallelismo 8 quindi può contenere 128 caratteri a 8 bit ($1024:8 = 128$).

Nella versione di pre-serie i caratteri sono memorizzati da 2 package di PROM posti in posizione 005 A5 e G5; ciascun package ha la capacità di memorizzare 64 caratteri a 8 bit.

La descrizione principale è riferita al package di ROM; i package di PROM sono descritti successivamente. Le 8 uscite 1NG10:1NG80 dei multiplexer possono indirizzare 256 caratteri; in effetti il package di ROM con tiene 128 caratteri perciò sono sufficienti 7 ingressi.

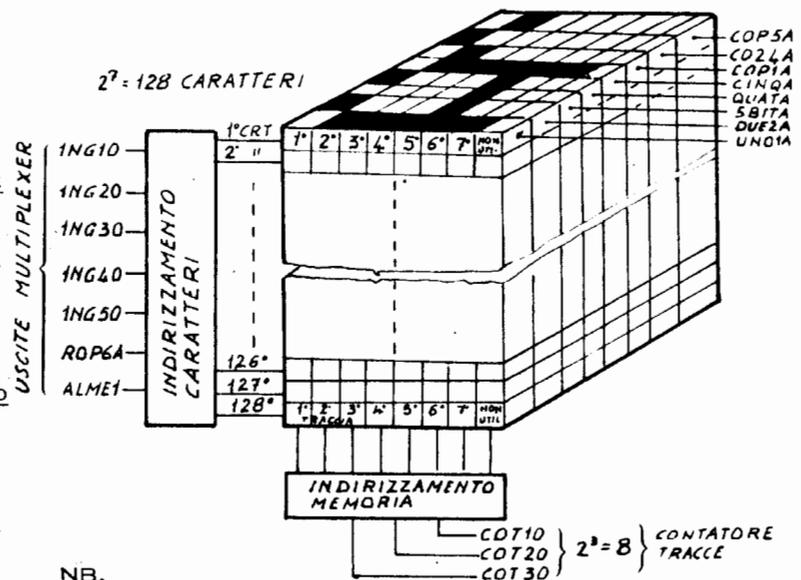
La figura 27 rappresenta il package di ROM (005 G5); si nota che l'indirizzamen to dei caratteri è effettuato con i segnali 1NG10:1NG50, ROP6A e ALME1 quindi con 7 bit si possono indirizzare 128 carat teri.

Con i segnali COT10+COT30 si definisco no le tracce da visualizzare per ogni ca rattere; per completare sullo schermo l'immagine dei caratteri la stessa posizio ne di ROM viene indirizzata 14 volte per selezionare le 14 tracce di ogni riga.

Vediamo ora come sono codificati i carat teri all'interno della ROM.

Come sappiamo ogni traccia di un caratte re può avere al massimo 5 punti luminosi disposti all'interno delle 9 colonne lumino se (3:11): la figura 28 rappresenta le let tere A e q.

Le uscite della ROM sono soltanto 8 e non sono sufficienti a rappresentare i bit delle 9 colonne; la trasformazione del codice da 8 a 9 bit viene effettuata con una rete logi ca a valle della ROM però gli 8 bit all'in terno della ROM sono codificati in modota le da permettere questa trasformazione. Si osservi la figura 29 che rappresenta le uscite di ROM: 5 uscite selezionano i pun ti luminosi da visualizzare; le altre 3 sele zionano le colonne.



NB.
I due indirizzamenti sono realizzati nell'interno del package

Fig. 27

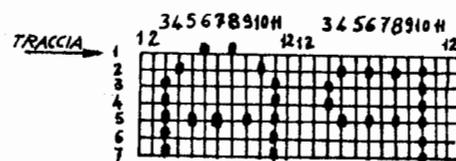


Fig. 28

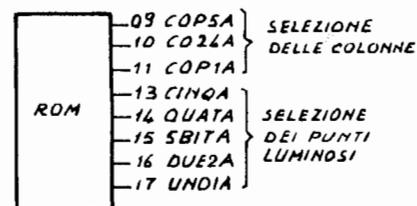


Fig. 29

La figura 30 rappresenta la generazione dei segnali 1BITA+9BITA delle 9 colonne luminose in relazione ai segnali d'uscita della ROM.

La rete logica per la generazione di questi segnali è collegata direttamente alle uscite della ROM sul DISL 005.

Premettiamo che le uscite UNO1A, DUE2A, 5BITA, QUATA, CINQA indicano la presenza del punto luminoso quando sono a livello 0.

Il segnale UNO1A definisce il bit delle colonne 3 e 4 (1 BITA o 2BITA); COPIA seleziona la colonna 3 o 4.

Il segnale DUE2A definisce il bit delle colonne 5 e 6; CO24A seleziona una delle due colonne.

Il segnale 5BITA definisce direttamente il bit della colonna 7.

Il segnale QUATA definisce il bit delle colonne 8 e 9; CO24A seleziona una delle due colonne.

Il segnale CINQA definisce il bit delle colonne 10 e 11; COP5A seleziona una delle due colonne.

Si ricordi che sulla stessa traccia non possono essere visualizzati punti luminosi adiacenti.

La figura 31 rappresenta il codice memorizzato in ROM e la relativa visualizzazione della lettera A.

Esaminiamo la 1^a traccia: il segnale COPIA è a 1 quindi indica che il bit 1 rappresentato da UNO1A è sulla colonna 3 (bit a 1 significa assenza di punto luminoso). Il segnale CO24A nella 1^a traccia è a 0; ciò significa che i bit 0 rappresentati da DUE2A e QUATA occupano le colonne 6 e 8.

Il segnale 5BITA è a 1 quindi nella colonna 7 non c'è il punto luminoso.

Il segnale COP5A è a 1 quindi il bit 1 rappresentato da CINQA occupa la colonna 11. Si noti che l'8^a traccia è codificata con tutti 1 poichè il carattere è visualizzato con solo 7 tracce.

I caratteri contenuti nella ROM dipendono dal tipo di alfabeto utilizzato e dalla nazione. Gli alfabeti usati sono tre: latino, katakana, cirillico.

La figura 32 rappresenta la tabella ISO in cui 8 bit individuano 256 caratteri.

Per ogni alfabeto occorre individuare le colonne della tabella ISO in cui sono rappresentati i caratteri relativi all'alfabeto scelto.

Si noti che per la stessa posizione della tabella ISO si possono selezionare caratteri appartenenti ad alfabeti diversi: infatti il contenuto della ROM varia da un alfabeto all'altro.

L'indirizzamento e l'abilitazione della ROM dipende anche dai ponticelli collegati sul PONB in posizione 005 T9; la programmazione dei ponticelli è relativa ai tre alfabeti utilizzati: latino, katakana, cirillico.

Per l'alfabeto latino esistono le varianti nazionali: la programmazione dei ponticelli è sempre la stessa però varia il contenuto della ROM.

Si ha quindi un package specifico per ciascuna nazione che differisce dagli altri package solo per le varianti.

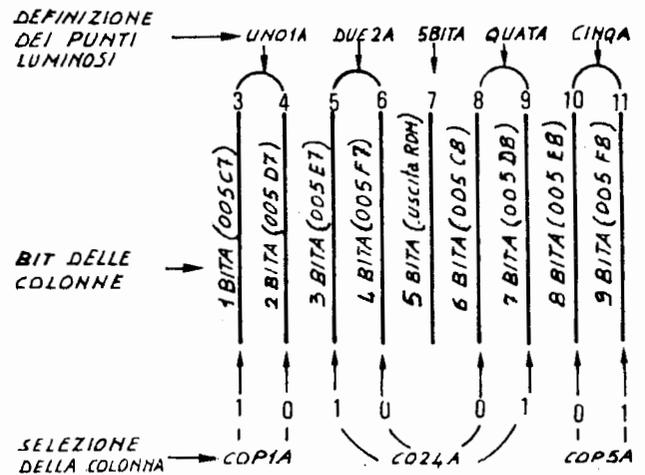


Fig. 30

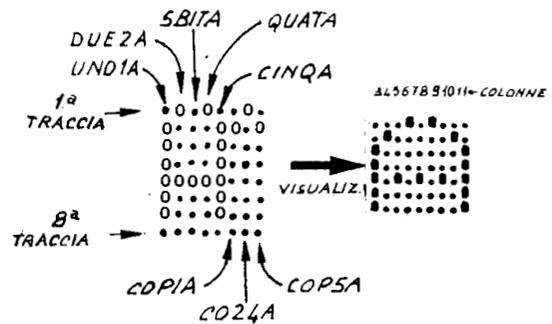


Fig. 31

TABELLA ISO

1NG50 + 1NGE0		1NG10 + 1NG40																						
b8	b7	b6	b5	b4	b3	b2	b1	b0	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	0	1	0	1	0	1	0	1	1
0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
0	1	0	0	4	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15				
0	0	0	0	0	NUL	ZLE	SP	0	Ⓜ	P	·	Ṗ	CI	CD		-	9	Ю	п	Ю	п			
0	0	0	1	1	SCH	DCT	!	1	A	Q	a	q	PU	CIN	o	Ṗ	а	Я	А	Я				
0	0	1	0	2	STX	DC2	"	2	B	R	b	ṛ	PD	CIF	Г	1	Ṛ	Р	Б	Ṕ				
0	0	1	1	3	ETX	DC3	£	3	C	S	c	ṡ	PR	SU	Ј	Ṛ	С	Щ	С					
0	1	0	0	4	EDT	DC4	\$	4	D	T	d	ṡ	PL	SD	І	Ṛ	Д	Ṛ	Т					
0	1	0	1	5	ENO	NAR	%	5	E	U	e	ṡ		NP	.	Ṛ	+	Е	У					
0	1	1	0	6	ACK	SYN	&	6	F	V	f	ṡ		PP	Э	Ṛ	Ф	Ж	Ф	Ж				
0	1	1	1	7	DEL	ETB	'	7	G	W	g	ṡ	PM	PFN	Ṛ	±	Ṛ	В	Г	Ṕ				
1	0	0	0	8	BS	CAN	(8	H	X	h	ṡ	PH	PF	І	Ṛ	Х	Ъ	Х	Ъ				
1	0	0	1	9	HT	EM)	9	I	Y	i	ṡ	PT		Ṛ	Ṛ	И	Ы	И	Ы				
1	0	1	0	10	LF	SUB	*	:	J	Z	j	ṡ	CSC		±	Ṛ	Й	Э	Й	Э				
1	0	1	1	11	VT	ESC	+	;	K	[k	{	CLC		*	Ṛ	К	Ш	К	Ш				
1	1	0	0	12	FF	FS	<	<	L	\	l		LI		+	Ṛ	Л	Э	Л	Э				
1	1	0	1	13	CA	GS	-	=	M]	m	}	LD		-	Ṛ	М	Щ	М	Щ				
1	1	1	0	14	SO	RS	.	>	N	^	n	~			Э	Ṛ	Н	Ч	Н	Ч				
1	1	1	1	15	SI	US	/	?	O	-	o	DEL			Ṛ	Ṛ	О	EO	О	EO				

Fig. 32

7.2 Indirizzamento e abilitazione della ROM

Per capire l'indirizzamento e l'abilitazione della ROM facciamo un esempio riferendoci all'alfabeto latino che interessa nazioni diverse; i caratteri dell'alfabeto latino sono rappresentati nelle colonne 2, 3, 4, 5, 6 e 7 della tabella ISO.

Premettiamo che nelle colonne 2, 4, 5, 6 e 7 della tabella ISO vi sono 12 caratteri dedicati alle varianti nazionali; essi sono disposti in una posizione ben determinata e in figura 32 sono messi in evidenza dalle linee in grassetto. Ogni package di ROM contiene le varianti scelte per ogni nazione.

Tutti i caratteri delle colonne 2, 3, 4 e 5 sono visualizzati nelle prime 7 tracce; ciascuno di essi occupa una posizione di ROM.

I caratteri delle colonne 6 e 7 sono minuscoli: il loro codice occupa due posizioni di ROM.

Infatti tra i caratteri minuscoli vi sono 5 caratteri che sono visualizzati anche nelle tracce 8 e 9 di una riga; essi sono g, j, p, q, y.

Si osservi la figura 33: la parte superiore della g viene visualizzata nelle prime 7 tracce mentre la parte inferiore viene visualizzata nelle altre 7

1ª posizione di ROM : parte superiore del carattere

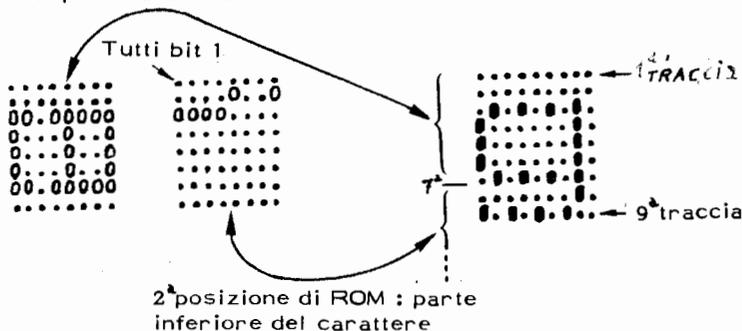


Fig. 33

tracce. Ciò significa che occorre selezionare due posizioni di ROM: la 1ª per la parte superiore del carattere e la 2ª per la parte inferiore. La codifica è realizzata con le regole viste in precedenza.

N. B. - Il primo codice della 2ª posizione di ROM contiene sempre tutti bit a livello 1. La parte inferiore delle lettere incomincia dall'8ª traccia che corrisponde al 2º codice della 2ª posizione di ROM. Si ricordi che il contatore di tracce dopo le prime 7 tracce viene precaricato a 9; durante l'8ª traccia COT10 è a 1 perciò seleziona il 2º codice.

A causa delle lettere g, j, p, q, y la visualizzazione deve essere abilitata anche durante le tracce da 8 a 14. Tutte le altre lettere minuscole sono codificate in due posizioni di ROM perciò la 2^a posizione contiene tutti i bit a livello 1 in quanto non occorre visualizzare nessun punto luminoso. Ad esempio: la figura 34 rappresenta il codice e la visualizzazione della h; la 2^a posizione di ROM contiene tutti bit a 1.

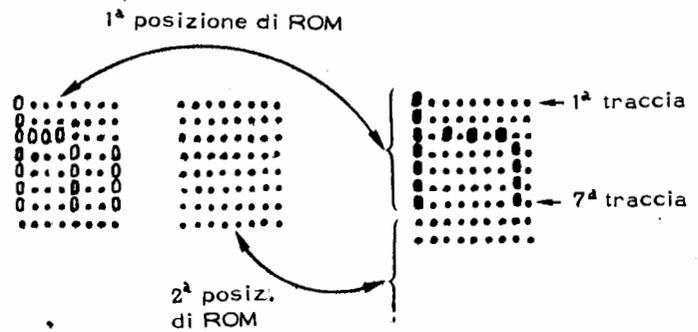


Fig. 34

Tutto ciò vale per le nazioni che utilizzano i caratteri minuscoli; per le nazioni che non utilizzano i caratteri minuscoli la codifica viene effettuata tramite una

la posizione di ROM. Vediamo ora i segnali che operano sul package di ROM.

Come abbiamo detto la ROM dell'alfabeto latino deve essere selezionata per le colonne 2, 3, 4, 5, 6 e 7 e disabilitata per tutte le altre. La selezione della ROM viene effettuata tramite i segnali 1NG10-1NG80 che rappresentano i bit b1-b8 per l'indirizzamento di riga e colonna della tabella ISO (fig. 32).

I bit 1NG10-1NG50 indirizzano direttamente il package di ROM (005 G5); i bit 1NG60-1NG80 sono invece controllati dai ponticelli in posizione 005T9.

Nell'alfabeto latino sono programmati i seguenti ponticelli: 01-16, 03-14, 06-11.

I caratteri delle colonne 0, 1, 8 e 9 non devono essere abilitati in quanto rappresentano dei codici di servizio e dei comandi che non sono visualizzati. L'inibizione della ROM viene effettuata dal segnale E1E2N=0 (005 T9) che è collegato tramite il ponticello 03-14 al segnale COLA2; quest'ultimo è controllato da 1NG6A, 1NG7A (005 Q7, Q8) che sono entrambi a 1 per le colonne 0, 1, 8 e 9.

Con il ponticello 01-16 collegato, il segnale E3E41 ripete 1NG8A; pertanto la ROM è disabilitata per le colonne da 8 a 15 in cui 1NG8A è a livello 0.

L'indirizzamento della ROM è effettuato dai segnali 1NG10-1NG50, ROP6A e ALME1.

(ROP6A è collegato al segnale BASTI tramite il ponticello 06-11).

ROP6A e ALME1 indirizzano 4 sezioni di ROM come indicato in figura 35; questa figura rappresenta la divisione della ROM per l'alfabeto latino con i caratteri minuscoli.

Gli indirizzi 1NG10-1NG50 selezionano i caratteri all'interno di ogni sezione della ROM.

Per spiegare l'indirizzamento della sezione di ROM vediamo come sono generati i segnali ROP6A e ALME1 per caratteri di sezioni diverse.

Supponiamo di voler visualizzare il "5" che è in colonna 3: 1NG60=1, 1NG70=0, 1NG80=0 (fig. 32).

In questa situazione il segnale COOOA è a 1 (005 P7) e con 1NG8A=1 forza il segnale ALME1 a 0 (005 S8).

Inoltre COOO2 è a 0 (005 P8) perciò forza a 1 il segnale CASTA (005 R7); quest'ultimo insieme a DIVAA a 1 (005 S7) forza BAST1 a 0 (005 R8): ROP6A è quindi a 0.

	0	
	ROP6A=0	COLONNE 2 - 3
ALME1=0	31 32	
	ROP6A=1	COLONNE 4 - 5
	63 64	
	ROP6A=0	COLONNE 6 - 7
ALME1=1	95 96	1ª POSIZIONE
	ROP6A=1	COLONNE 6 - 7
	127	2ª POSIZIONE

Fig. 35

Supponiamo di visualizzare la "U" che è in colonna 5: 1NG60=0, 1NG70=1, 1NG80=0.

Rispetto all'esempio precedente l'unica differenza è che il segnale DIVAA va a 0 (005 S7) quindi BAST1 → ROP6A sono a 1 (005 R8, T9); il segnale ALME1 è ancora a livello 0.

Vediamo ora la selezione di una lettera minuscola, ad esempio la "e" che è in colonna 6: 1NG60=1, 1NG70=1, 1NG80=0.

In questa situazione il segnale COOOA è a 0 (005 P7) perciò forza ALME1 e DIVAA a 1.

Il segnale COOO2 è a 1 perciò il livello di CASTA (005 R7) dipende da COT40; quest'ultimo serve a selezionare in momenti diversi la 1^a e la 2^a posizione di ROM per le lettere minuscole. Infatti COT40 è a 0 per le prime 7 tracce di luce: quindi forza CASTA a 1 e BAST1 → ROP6A sono a 0. In questo modo viene selezionata la 1^a posizione della e.

COT40 è a 1 per le tracce 8+14; durante queste tracce BAST1 → ROP6A vanno a 1 quindi è selezionata la 2^a posizione della e.

Nel caso particolare della e la 2^a posizione di ROM contiene tutti 1.

Si può notare che 1NG60 e 1NG70 sono a 1 per le colonne 6 e 7 in cui vi sono i minuscoli. Per queste due colonne il segnale COOO2 è sempre a 1 quindi tramite COT40 si selezionano le due posizioni di tutte le lettere minuscole.

Ripetiamo che questo tipo di logica viene utilizzato per tutte le minuscole a causa delle sole lettere g, j, p, q, y che hanno dei punti luminosi nelle tracce 8 e 9.

Il package di ROM relativo all'alfabeto katakana contiene 128 caratteri: colonne 2, 3, 4, 5, 10, 11, 12, 13.

Il package di ROM dell'alfabeto cirillico contiene 96 caratteri: colonne 2, 3, 4, 5, 14, 15 (le rimanenti 32 posizioni contengono tutti bit a livello 1).

I governi di pre-serie hanno due package di PROM (512x8); ciascun package contiene 64 caratteri.

Per l'alfabeto latino il package in posizione 005 A5 (piastra 001 P04) contiene i caratteri delle colonne 2, 3, 4 e 5.

Il package in posizione 005 G5 (piastra 001 N04) contiene i caratteri delle colonne 6 e 7 cioè la parte superiore e inferiore di ogni carattere minuscolo.

La programmazione dei ponticelli per la versione ROM e PROM dei tre alfabeti viene fornita nel successivo capitolo.

NOTA

I caratteri delle colonne 2, 3, 4, 5 e 10, 11, 12, 13 degli alfabeti sono visualizzati durante le tracce di luce.

Per bloccare la visualizzazione durante le 7 tracce di buio si è ricorsi al seguente sistema:

il segnale COOOA (005 P7) per le colonne da 0+5 e da 8 a 13 è a 1 in quanto 1NG60, 1NG70 non sono contemporaneamente a 1. COOOA a 1 abilita il gate in posizione 002 M1; ABCUN va a 0 quando COT40 è a 1 (tracce buie da 8 a 14) quindi il segnale di temporizzazione carattere COSHA (001 E9) resetta il flip-flop RIMOO (002 M2). RIMOO=0 blocca la visualizzazione forzando a 0 il segnale video VIDE2 tramite la rete 002 A6 + A8. Ciascun carattere delle colonne 6 e 7 per l'alfabeto latino è memorizzato in due posizioni di ROM; il flip-flop RIMOO è in set però la visualizzazione è controllata dai codici d'uscita della ROM.

Per l'alfabeto cirillico le colonne 14 e 15 sono visualizzate durante le 7 tracce di luce; durante le tracce di buio della stessa riga sono selezionate le posizioni di ROM che contengono tutti bit 1 che bloccano la visualizzazione.

7.3 Serializzazione del carattere video

I bit 1BITA+9BITA che rappresentano le 9 colonne del carattere sono inviati al serializzatore che è costituito dagli shift register in posizione 001 C4, C5, C6; questo serializzatore svolge le seguenti funzioni:

- carica in parallelo di 1BITA+9BITA
- serializzazione di 1BITA+9BITA
- generazione delle 3 colonne per lo spazio tra carattere e carattere
- generazione della temporizzazione base (COSHO)

Il serializzatore lo avevamo già esaminato in linea generale per la temporizzazione, ora lo esaminiamo in dettaglio.

I bit 1BITA+9BITA vengono caricati in parallelo con il 1° clock 20 MHK quando PGCA2 è a 1 (pin 10); insieme a questi bit sono caricate anche tre bit 1 (T): pin 03 e 06 dello shift register in posizione 001 C6 e pin 03 dello shift register in posizione 001 C4.

Dal 2° clock in avanti il contenuto degli shift register si sposta di una posizione.

L'uscita NSE10 del 3° shift register (001 C6, pin 12) genera il segnale video VIDE2 (002 A6) che viene inviato tramite cavo al display per la visualizzazione dei punti.

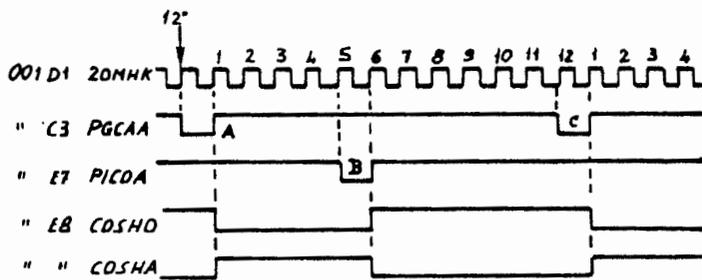
Il segnale NSE10 ripete in sequenza i seguenti bit:

- due bit 1 corrispondenti alla carica di due T
- i bit 1BITA+9BITA (si ricordi che non vi possono essere punti luminosi adiacenti)
- un bit 1 corrispondente all'ultimo T

I primi due bit 1 e l'ultimo bit 1 servono a generare le tre colonne di spazio tra un carattere e l'altro: infatti lo spazio è dato dall'ultima colonna di un carattere e dalle prime due colonne del carattere successivo.

Vediamo ora cosa succede durante la visualizzazione di un carattere.

Quando PGCA2 è a 1 ogni clock 20 MHK sposta di una posizione il contenuto degli shift register; inoltre carica uno 0 tramite il pin 02, collegato a massa del 1° shift register (001 C4). Questo bit 0 shifta come gli altri bit; in questo modo il clock 5 genera il segnale PICOA a 0 (001 E7) che abilita il reset di COSHO. Inoltre dopo il clock 12 il segnale PGCAA va a 0 → PGCA2=1 (001 C3, D3) e abilita la carica di un carattere successivo. Le figure 36, 37, 38, 39 rappresentano la successione dei lavori.



Punti significativi

- A = Carica degli shift register e reset di COSHO
- B = Abilitazione del set di COSHO
- C = Abilitazione della carica di un carattere successivo e del reset di COSHO

Fig. 36

Carica degli shift register con il 1° clock (il codice 1BITA ÷ 9BITA è preso a caso)

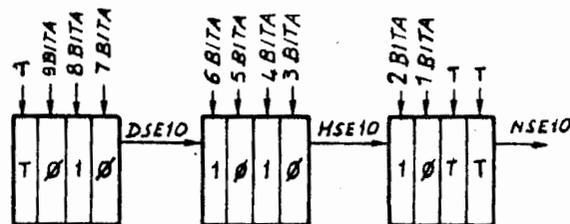


Fig. 37

Generazione di PICOA = 0 con il 5° clock

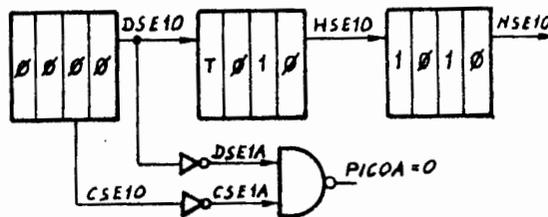


Fig. 38

Generazione di PGCAA = 0 con il 12° clock

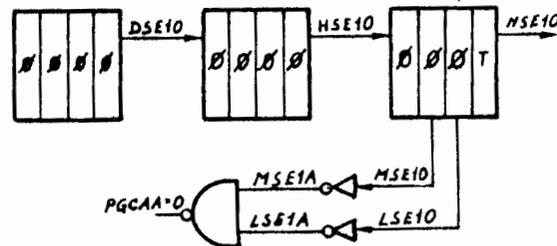


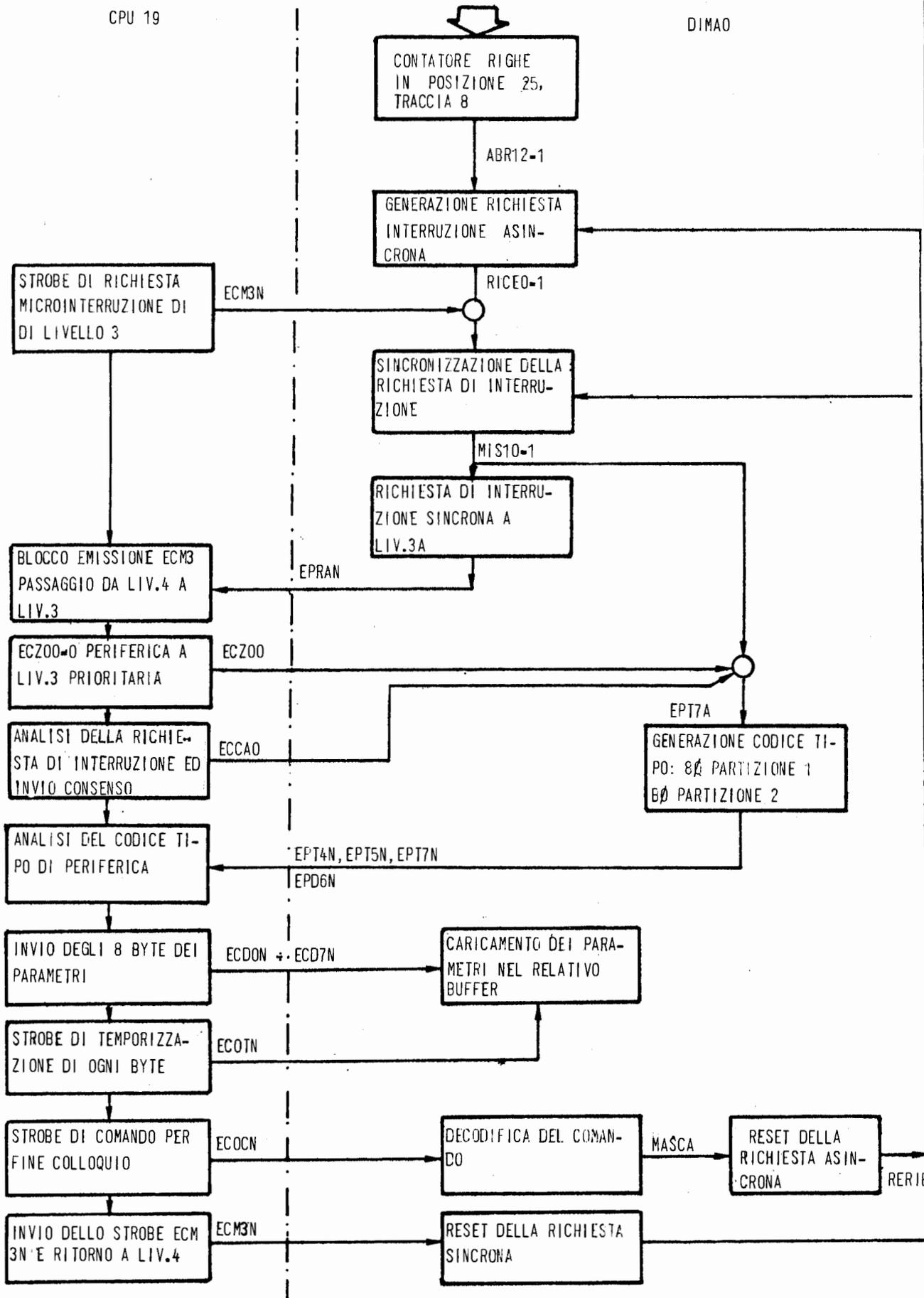
Fig. 39

8 - PROGRAMMAZIONE DEI PONTICELLI PER GLI ALFABETI LATINO, KATAKANA, CIRILLICO

VERSIONE ROM		VERSIONE PROM																										
ALFABETO	PONTICELLI SU PONS (DISL005T9, PIASTRA 001L06)	CONTENUTO DEL PACKAGE (DISL005G5, PIASTRA 001N04)	PONTICELLI SU PONS (DISL005T9, PIASTRA 001L06)	CONTENUTO DEI PACKAGE																								
LATINO (96Caratteri)	01 - 16 03 - 14 06 - 11	<table border="1"> <tr><td>ROP6A=0</td><td>COLONNE 2 - 3</td></tr> <tr><td>ALME1=0</td><td></td></tr> <tr><td>ROP6A=1</td><td>COLONNE 4 - 5</td></tr> <tr><td>ROP6=0</td><td>COLONNE 6 - 7</td></tr> <tr><td>ALME1=1</td><td>1a Posizione</td></tr> <tr><td>ROP6A=1</td><td>COLONNE 6 - 7</td></tr> <tr><td></td><td>2a Posizione</td></tr> </table>	ROP6A=0	COLONNE 2 - 3	ALME1=0		ROP6A=1	COLONNE 4 - 5	ROP6=0	COLONNE 6 - 7	ALME1=1	1a Posizione	ROP6A=1	COLONNE 6 - 7		2a Posizione	01 - 16 04 - 13 06 - 11	<table border="1"> <tr><td>1NG6A=0</td><td>COLONNE 2 - 3</td></tr> <tr><td>1NG6A=1</td><td>COLONNE 4 - 5</td></tr> <tr><td>ROP6A=0</td><td>COLONNE 6 - 7</td></tr> <tr><td>ROP6A=1</td><td>COLONNE 6 - 7</td></tr> <tr><td></td><td>2a Posizione</td></tr> </table>	1NG6A=0	COLONNE 2 - 3	1NG6A=1	COLONNE 4 - 5	ROP6A=0	COLONNE 6 - 7	ROP6A=1	COLONNE 6 - 7		2a Posizione
ROP6A=0	COLONNE 2 - 3																											
ALME1=0																												
ROP6A=1	COLONNE 4 - 5																											
ROP6=0	COLONNE 6 - 7																											
ALME1=1	1a Posizione																											
ROP6A=1	COLONNE 6 - 7																											
	2a Posizione																											
1NG6A=0	COLONNE 2 - 3																											
1NG6A=1	COLONNE 4 - 5																											
ROP6A=0	COLONNE 6 - 7																											
ROP6A=1	COLONNE 6 - 7																											
	2a Posizione																											
KATAKANA (128 Caratteri)	05 - 12 06 - 11	<table border="1"> <tr><td>ROP6A=0</td><td>COLONNE 2 - 3</td></tr> <tr><td>ALME1=0</td><td></td></tr> <tr><td>ROP6A=1</td><td>COLONNE 4 - 5</td></tr> <tr><td>ROP6A=0</td><td>COLONNE 10 - 11</td></tr> <tr><td>ALME1=1</td><td></td></tr> <tr><td>ROP6A=1</td><td>COLONNE 12 - 13</td></tr> </table>	ROP6A=0	COLONNE 2 - 3	ALME1=0		ROP6A=1	COLONNE 4 - 5	ROP6A=0	COLONNE 10 - 11	ALME1=1		ROP6A=1	COLONNE 12 - 13	02 - 15 05 - 12 06 - 11	<table border="1"> <tr><td>1NG6A=0</td><td>COLONNE 2 - 3</td></tr> <tr><td>1NG6A=1</td><td>COLONNE 4 - 5</td></tr> <tr><td>ROP6A=0</td><td>COLONNE 10 - 11</td></tr> <tr><td>ROP6A=1</td><td>COLONNE 12 - 13</td></tr> </table>	1NG6A=0	COLONNE 2 - 3	1NG6A=1	COLONNE 4 - 5	ROP6A=0	COLONNE 10 - 11	ROP6A=1	COLONNE 12 - 13				
ROP6A=0	COLONNE 2 - 3																											
ALME1=0																												
ROP6A=1	COLONNE 4 - 5																											
ROP6A=0	COLONNE 10 - 11																											
ALME1=1																												
ROP6A=1	COLONNE 12 - 13																											
1NG6A=0	COLONNE 2 - 3																											
1NG6A=1	COLONNE 4 - 5																											
ROP6A=0	COLONNE 10 - 11																											
ROP6A=1	COLONNE 12 - 13																											
CIRILLICO (96Caratteri)	06 - 11 07 - 10	<table border="1"> <tr><td>ROP6A=0</td><td>COLONNE 2 - 3</td></tr> <tr><td>ALME1=0</td><td></td></tr> <tr><td>ROP6A=1</td><td>COLONNE 4 - 5</td></tr> <tr><td>ROP6A=0</td><td>COLONNE 14 - 15</td></tr> <tr><td>ALME1=1</td><td></td></tr> <tr><td></td><td>32 Posizioni (Tutti BIT 1)</td></tr> </table>	ROP6A=0	COLONNE 2 - 3	ALME1=0		ROP6A=1	COLONNE 4 - 5	ROP6A=0	COLONNE 14 - 15	ALME1=1			32 Posizioni (Tutti BIT 1)	02 - 15 04 - 13 06 - 11	<table border="1"> <tr><td>1NG6A=0</td><td>COLONNE 2 - 3</td></tr> <tr><td>1NG6A=1</td><td>COLONNE 4 - 5</td></tr> <tr><td>ROP6A=0</td><td>COLONNE 14 - 15</td></tr> <tr><td>ROP6A=1</td><td>32 Posizioni (Tutti BIT 1)</td></tr> </table>	1NG6A=0	COLONNE 2 - 3	1NG6A=1	COLONNE 4 - 5	ROP6A=0	COLONNE 14 - 15	ROP6A=1	32 Posizioni (Tutti BIT 1)				
ROP6A=0	COLONNE 2 - 3																											
ALME1=0																												
ROP6A=1	COLONNE 4 - 5																											
ROP6A=0	COLONNE 14 - 15																											
ALME1=1																												
	32 Posizioni (Tutti BIT 1)																											
1NG6A=0	COLONNE 2 - 3																											
1NG6A=1	COLONNE 4 - 5																											
ROP6A=0	COLONNE 14 - 15																											
ROP6A=1	32 Posizioni (Tutti BIT 1)																											

Fig. 40

9-1 Flussogramma del colloquio CPU 19 ↔ DIMAO



9-2 Flussogramma del colloquio della memoria ad accesso diretto DIMAO

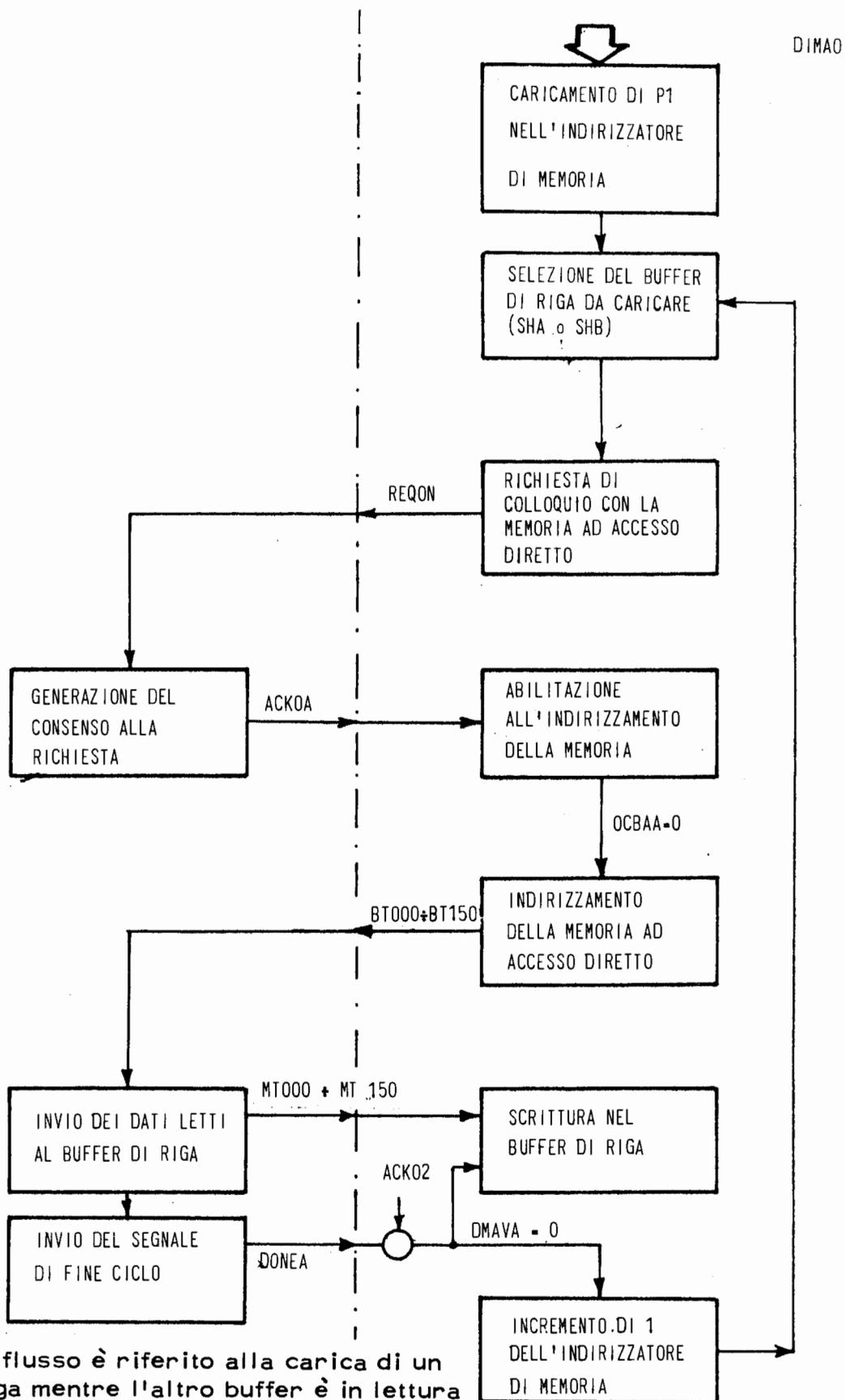


Fig. 41

10 - RICONOSCIMENTO E VISUALIZZAZIONE DEL MARKER M

I due byte del marker memorizzati nel buffer dei parametri rappresentano la codifica della riga e del carattere in cui deve essere visualizzato il marker stesso.

Supponiamo di voler evidenziare la lettera q come indica la figura 42.

Il riconoscimento della riga e del carattere a cui appartiene il marker viene effettuato nelle tracce 10 e 11 in cui i due tratti luminosi del marker devono essere visualizzati. Vediamo in dettaglio la logica di funzionamento.

Il riconoscimento della riga a cui appartiene il marker viene effettuato con il comparatore CTE7 in posizione 004 A4.

Questo comparatore confronta il contatore di righe COR10+50 con le uscite MEP10+50 del buffer dei parametri. Il confronto viene abilitato dal segnale COORB=0 che a sua volta dipende da COMAA=0 (004 E4, E5, F5).

Il segnale COMAA dipende dai seguenti segnali:

- FLBVA = 1 durante le 24 righe di visualizzazione (è a 0 durante il fly-back verticale) (001 T7)
- 34TB2 = 1 decodifica le tracce 10 e 11 in cui deve essere visualizzato il marker (3^a e 4^a traccia di buio) (004 P6)
- DLF22 = 1 decodifica l'86° carattere di ogni traccia; l'importante però da notare è che in lettura il buffer dei parametri è indirizzato dal contatore di caratteri e DLF22 è generato quando si sta leggendo la posizione 2 o 10 del buffer dei parametri (fig. 43).

Possiamo quindi dire che COMAA=0 abilita il comparatore quando si sta leggendo il byte del buffer dei parametri che rappresenta la codifica della riga del marker.

Se il confronto è corretto cioè $COR10+50 = MEP10+50$ il segnale PAR10 è a 1; viene perciò settato COITO (004 G4, E6) che memorizza il confronto corretto per una traccia (DLFOA è generato all'inizio della successiva traccia).

Il riconoscimento del carattere da contrassegnare con il marker è effettuato dai comparatori CTE7 in posizione 004 A5, A6; essi confrontano le uscite COC10+70 del contatore di caratteri con le uscite M2C10+70 dei latch in posizione 004 E3, G3 quando COITN=0. Questi latch ripetono le uscite MEP10+80 del buffer dei parametri quando DLF3A è a 0 cioè quando viene letta la posizione 3 o 11 del buffer dei parametri in cui c'è il codice del carattere a cui appartiene il marker (fig. 44).

Se il confronto è corretto cioè $COC10+70 = M2C10+70$ le uscite CURAO e CURBO dei due comparatori vanno a 1; il segnale CURSA va a 0 (004 A9) perciò abilita il reset di RCURO (002 P2) che viene effettuato dal fronte di salita di COSHA all'inizio del successivo carattere (in pratica il marker viene visualizzato un carattere dopo il suo riconoscimento).

RCURN=1 abilita il gate in posizione 002 D6 in cui opera il segnale D2MHO; quest'ultimo segnale è generato dal flip-flop in posizione 002 R2 che divide per due la frequenza del clock 20MZH (001 D2).

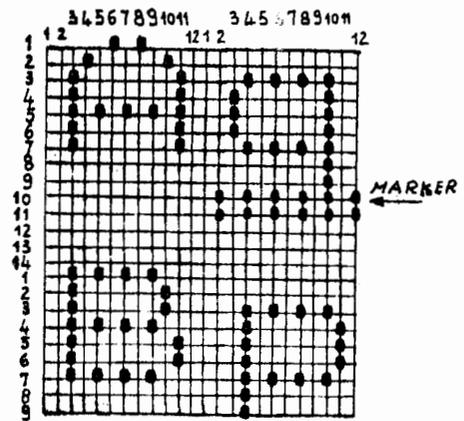


Fig. 42

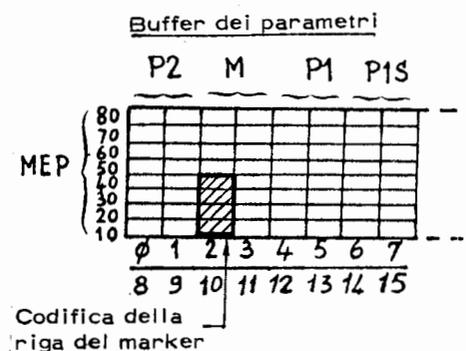


Fig. 43

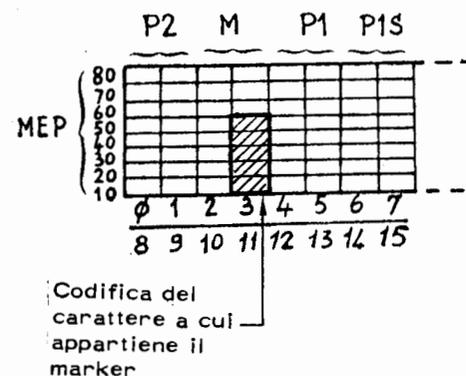


Fig. 44

Il segnale 20 MHz ha il periodo di 50ns quindi il segnale D2MHO è a 1 per 50ns. Durante questo tempo forza a 0 il segnale RCUSA; quest'ultimo forza a 1 il segnale VIDE2 tramite la rete in posizione 002 A7-A8, 001 R9.

RCURN rimane a 1 per un solo carattere durante il quale si visualizzano i 6 punti relativi al marker.

Il flip-flop RCURO viene posto in set con il successivo carattere: infatti il contatore di caratteri evolve perciò le

uscite CURAO e CURBO ritornano a 0. Il segnale CURSA va a 1 (002 A9) quindi abilita il set di RCURO (002 P2) che viene effettuato dal fronte di salita di COSHA (si ricordi che il marker viene visualizzato un carattere dopo il suo riconoscimento).

Il flip-flop RCURO viene anche settato direttamente da ASBUN (002 G5) che quando è a 0 indica buio assoluto sullo schermo (lo esamineremo in seguito).

Questa logica si ripete anche per la traccia 11 per la visualizzazione dell'altro tratto luminoso del marker. La figura 45 rappresenta i segnali per la generazione del marker.

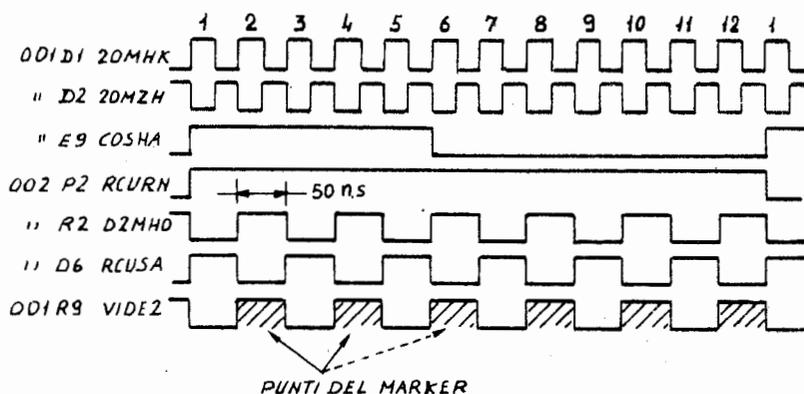


Fig. 45

11 - RICONOSCIMENTO DI P2 E FINE DELLA VISUALIZZAZIONE DEI DATI

I due byte di P2 rappresentano il codice di riga e carattere in cui termina la visualizzazione dei dati. La visualizzazione è bloccata fino alla fine del quadro se non occorre visualizzare lo "stato di servizio" mentre è bloccata fino alla fine della 23^a riga se c'è lo "stato di servizio".

Il riconoscimento della riga in cui termina la visualizzazione dei dati si effettua con lo stesso comparatore usato per il riconoscimento del marker (004 A4).

Esso viene abilitato da COORB=0 che dipende da COP2A=0 (004 F4); quest'ultimo è a 0 quando:

- FLBVA = 1 durante le 24 righe di visualizzazione (001 T7)
- ITRL2 = 1 decodifica la 1^a traccia (001 P4, P7)
- DLF02 = 1 decodifica l'81° carattere di ogni traccia; l'importante però da notare è che DLF02 è generato quando si sta leggendo la posizione 0 oppure 8 del buffer dei parametri (fig. 46).

Se il confronto tra COR10:50 e MEP10:50 è corretto, il segnale PAR10 va a 1 per cui il segnale SPO2A (004 G5) setta il flip-flop SEP20 che può essere resettato da RPO2A solo all'inizio della 4^a traccia di buio (11^a traccia).

Il riconoscimento del carattere di P2 è effettuato dai comparatori in posizione 004 A7, A8. Tramite questi due comparatori si confrontano COC10:70 dei latch in posizione 004 A3, C3.

Questi latch ripetono le uscite MEP10:80 del buffer dei parametri quando DLF1A è a 0 cioè quando viene letta la posizione 1 oppure 9 del buffer dei parametri in cui c'è il codice del carattere di P2.

Se il confronto è corretto le uscite FIS10 e FIS20 dei due comparatori vanno a 1, il segnale DP20A va a 0 (004 B9) perciò abilita il set di P2AOO (004 E8) che viene settato dal fronte di salita di CISHA (001 C9) cioè all'inizio del carattere successivo (in pratica P2 blocca la visualizzazione dei dati un carattere dopo il suo riconoscimento).

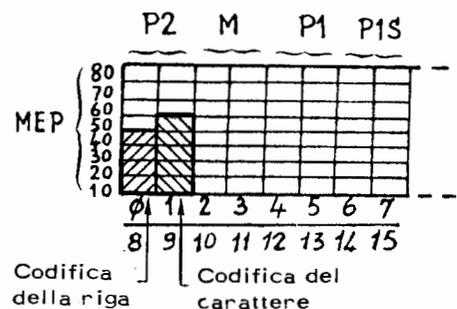


Fig. 46

Il segnale P2AOO forza il segnale VIDE2 a 0 (002 A8, 001 R9) per impedire la visualizzazione.

(Il flip-flop P2000 in posizione 004 E9 era utilizzato nella prima versione del governo DIMAC mentre ora non è più utilizzato).

Il reset del flip-flop può avvenire nei seguenti casi:

1) alla fine del quadro; infatti P2REA (004 G8) va a 0 durante l'86° carattere (DLF22, 003T6, U9) della 1^a traccia della 25^a riga (ABR12, 003 M3-4) cioè durante il fly-back verticale; esso resetta P2AOO tramite il gate in posizione 004 L8.

2) all'inizio della 24^a riga quando occorre visualizzare lo "stato di servizio"; infatti il segnale REP2A (004 C9) va a 0 quando:

- . STATO = 1 viene settato quando MEP80=1 durante la lettura della posizione 0 oppure 8 del buffer (004 P9) dei parametri cioè durante la lettura del 1° byte di P2.
- . DLF42 = 1 decodifica il 90° carattere (ricordiamo che i caratteri da 81 a 96 non sono visualizzati (003 T6) ed appartengono ad una traccia successiva)
- . 1TRL2 = 1 decodifica la 1^a traccia (001 Q7)
- . 24RGA = 1 decodifica la 24^a riga. (001 S6)

3) alla fine delle tracce della riga a cui appartiene P2; la figura 47 rappresenta questo caso particolare. Infatti all'inizio della 1^a traccia viene settato SEP20; con il riconoscimento del carattere di P2 si setta P2AOO.

Occorre però abilitare la visualizzazione dei caratteri che precedono P2 nella stessa riga. Poichè la visualizzazione è fatta per tracce si è ricorsi a questo sistema: all'inizio della parte buia di ogni traccia il segnale RF1TA (004 E7) abilita il reset di P2AOO; in questo modo è abilitata la visualizzazione della traccia successiva.

Appena si arriva al carattere di P2 il flip-flop P2AOO è nuovamente abilitato al set da DP2O2=1 (004 F7) quindi fino a fine traccia si blocca la visualizzazione.

A fine traccia P2AOO è nuovamente resettato. Questo gioco si ripete fino alla codifica della 10^a traccia (3^a traccia di buio); in questo punto il segnale RF1TA (004 E7) rimane a 1 e non abilita il reset di P2AOO perciò la visualizzazione è bloccata definitivamente.

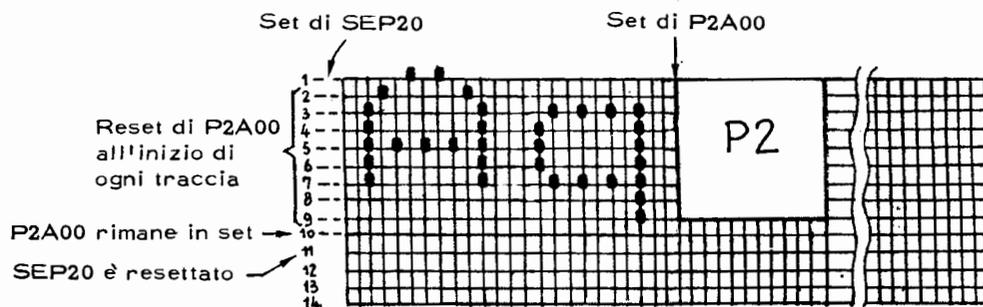


Fig. 47

NOTA

Quando c'è la visualizzazione dello STATO nella 24^a riga il flip-flop P2AOO non può essere settato. Infatti il segnale RISTA va a 0 (004 R9) e inibisce la generazione di FIS20 operando sul pin 09 del comparatore in posizione 004 A8.

12 - ATTRIBUTI VISIVI

Come abbiamo già detto gli attributi visivi sono codici di servizio di 8 bit ciascuno.

Essi sono memorizzati nella memoria ad accesso diretto insieme agli altri caratteri da visualizzare quindi sono caricati nel buffer di riga come gli altri caratteri.

I codici degli attributi visivi sono generati da programma; essi sono decodificati per generare i segnali che realizzano la prestazione richiesta.

Gli attributi visivi si dividono in due gruppi:

1° - attributi visivi non visualizzati (blink, buio, luce alta, normale, buio assoluto)

2° - attributi visivi visualizzati (fincatura verticale, fincatura orizzontale, fincatura orizzontale e verticale)

La figura 48 rappresenta i codici, i decodificati e i segnali relativi agli attributi visivi; i codici sono riferiti alle uscite 1NG10+80 dei multiplexer che ripetono le uscite del buffer di riga.

La cifra 9 di ogni codice rappresenta la colonna 9 della tabella ISO; come sappiamo la ROM di generazione caratteri è disabilitata durante la colonna 9 quindi gli attributi visivi non indirizzano la ROM.

Vediamo ora in linea generale gli attributi visivi blink, buio, luce alta, normale.

Questi attributi li trattiamo insieme perchè utilizzano la stessa logica.

Come abbiamo detto gli attributi visivi sono memorizzati come un carattere normale però non sono visualizzati.

La figura 49 rappresenta il contenuto di un buffer di riga e la corrispondente visualizzazione.

I caratteri 1 e 2 sono visualizzati in luce normale, i caratteri 4 e 5 in luce alta, i caratteri dal 7 in avanti sono visualizzati nuovamente in luce normale.

Uno di questi attributi visivi rimane attivo fino a quando non arriva un altro attributo visivo; la situazione di un attributo visivo deve quindi essere ricordata di riga in riga. Nella figura 50 sono rappresentate le righe 4, 5, 6 e 7 dello schermo ciascuna con un attributo visivo diverso (si ricordi però che sulla stessa riga vi possono essere più attributi).

Prima della fine della 4^a riga viene memorizzata la condizione di luce alta quindi anche i primi caratteri della 5^a riga sono visualizzati in luce alta. I caratteri successivi al carattere NORMALE devono invece essere visualizzati in luce normale.

	USCITE DEI MULTIPLEXER 1NG 10 + 1NG80									DECODIFICATO	SEGNALE		
	80	70	60	50	40	30	20	10	9				
BLINK	1	0	0	1	0	0	0	0	0	DEP1A DECOA	DBLKA 002F7	BLNKA 00218	NON VISUALIZZATI
BUIO	1	0	0	1	0	0	0	1	1	DEP1A DEC1A	DBUTA 002F8	BUI0A 00258	
LUCE ALTA	1	0	0	1	0	0	1	0	0	DEP1A DEC2A	DHL1A 002F9	HL1G1 002R9	
NORMALE	1	0	0	1	0	0	1	1	1	DEP1A DEC3A	DNORA 002G7	/	
BUIO ASSOLUTO	1	0	0	1	0	1	1	1	1	DEP1A DEC7A	DBUAA 00217	ASBUA 002G5	VISUALIZZATI
FINCATURA VERTICALE	1	0	0	1	0	1	0	0	0	DEP1A DEC4A	VCUNA 002E7	SPARA 002T3	
FINCATURA ORIZZONTALE	1	0	0	1	0	1	1	0	0	DEP1A DEC6A	HCUNA 002E8	SPBRA 002T2	
FINCATURA ORIZZONTALE E VERTICALE	1	0	0	1	0	1	0	1	1	DEP1A DECSA	HVCOA 002E9	SPBRA SPBRA	

Fig. 48

CONTENUTO DEL BUFFER DI RIGA

1	2	LUCE ALTA	4	5	NORMALE	7	8
---	---	--------------	---	---	---------	---	---

HL1G1 LUCE NORMALE LUCE ALTA LUCE NORMALE

VISUALIZZAZIONE SULLO SCHERMO

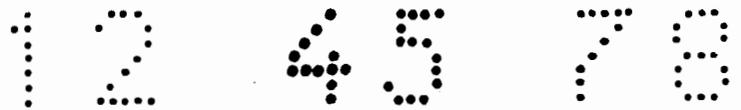


Fig. 49

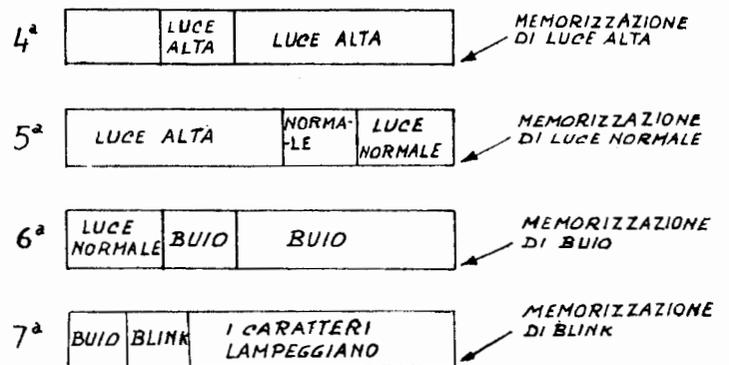


Fig. 50

Per ottenere questa prestazione è stato adottato il seguente sistema: quando nella 1^a traccia della riga 5 arriva il carattere normale viene annullata la luce alta e la parte rimanente di traccia è in luce normale. A fine traccia viene cancellata la condizione di luce normale e si forza nuovamente la condizione di luce alta. Questa operazione si ripete per tutte le tracce. Prima della fine della riga 5 viene memorizzata la condizione di luce normale per iniziare la riga 6; la stessa logica viene usata per le righe successive.

12.1 "Blink"

La decodifica degli attributi visivi viene effettuata tramite il decodificatore in posizione 002 E1 e il gate in posizione 002 C2.

Il codice 90 di "blink" genera due segnali:

- DECOA = 0 per il 0
(002 E1)
- DEP1A = 0 per il 9
(002 C2)

Questi due segnali sono invertiti e forzano a 0 il segnale DBLKA (002 F7); quest'ultimo forza a 1 i segnali FAMDA e FATDA (002 M6, N6) che sono gli ingressi dei nand tri-state in posizione 002 M4, R4.

Durante gli 80 caratteri di visualizzazione il segnale HINFA è a 0 (001 G9) perciò CATA1 e CATB1 (002 M4, R4) ripetono rispettivamente FAMDA e FATDA. In questo modo viene abilitato il set dei flip-flop MATAO e MATBO (002 P5, R5) che memorizzano gli attributi visivi.

Questi due flip-flop sono settati dal fronte di discesa del clock CKOC1 (001 P9) che ripete DCOSA (002 M9).

Il segnale DCOSA dipende da:

- COSHO temporizza un carattere
(001 E8)
- DAGA1 =1 in questo caso è forzato a 1 da DBLKA=0
(002 M8)
- HINFO =1 durante gli 80 caratteri da visualizzare
(001 G8)

Si può quindi dire che i flip-flop MATAO e MATBO (002 P5, R5) sono settati nel carattere successivo il riconoscimento del codice di blink (in pratica gli attributi visivi eseguono la loro funzione un carattere in ritardo).

I segnali MATBO e MATAO forzano il segnale di blink BLNKA a 0 (002 T8); BLNK2=1 (002 A3) abilita il gate in posizione 002 A4 in cui opera il segnale BALCO.

Quest'ultimo segnale è l'uscita di peso 8 del contatore in posizione 002 A2 su cui agisce il clock DIVFO (002 A1); il flip-flop DIVFO viene commutato da COR50 (001 T3) che va a 0 ad ogni quadro (fig. 15).

La frequenza di DIVFO è metà di quella di COR50 perciò BALCO rimane a 0 per 16 quadri e a 1 per altri 16 (fig. 51).

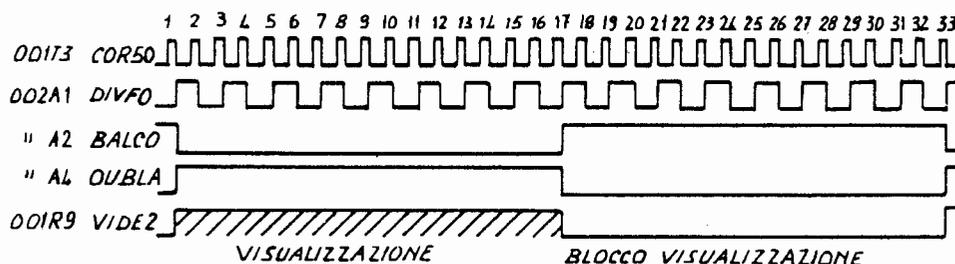


Fig. 51

Quando BALCO=1 la visualizzazione è abilitata tramite la rete in posizione 002 A4+A8 che forza VIDEA=0 e VIDE2 a 1 (001 R9).

Il tempo di ogni quadro è 20,16 ms perciò VIDE2 rimane a 1 e a 0 per 322,56 ms (20,16 x 16 = 322,56).

Con questi tempi i punti luminosi successivi al blink lampeggiano. Alla fine della traccia il contenuto dei flip-flop MAAAO, MAABO (002 P7, R7) viene trasferito su MATAO e MATBO; infatti alla fine della traccia il segnale HINF1 va a 0 (001 L9) e abilita il passaggio di MAAAO su CATA1 (002 N4) e di MAABO su CATB1 (002 S4). CATA1 e CATB1 agiscono sulle abilitazioni di set di MATAO e MATBO; questa volta il clock CKOC1 viene generato dal gate in posizione 002 P8 cioè quando H1NFN=1 (alla fine di ogni traccia).

I due flip-flop MAAAO e MAABO memorizzano l'attributo visivo della riga precedente perciò ogni traccia inizia con l'attributo corretto.

Con la successiva traccia vengono generati nuovamente i decodificati di blink perciò il gioco di posizionamento e successivo carico dei flip-flop MATAO e MATBO si ripete.

Alla fine della 14^a traccia (7^a traccia di buio) il contenuto di MATAO e MATBO viene trasferito sui flip-flop MAAAO e MAABO tramite il clock PRSTO (002 R3).

Il segnale COVE2 (001 R1, R2) abilita il set del flip-flop PRSTO alla fine della 7^a traccia di buio; PRSTO è settato da COSHA e rimane in set durante l'81° carattere; quando va a 0 carica MATAO-MATBO su MAAAO-MAABO.

In questo modo viene memorizzato l'attributo visivo di blink per la riga successiva.

12.2 "Buio"

Il codice 91 di "buio" genera due segnali:

- DEC1A = 0 per l'1 (002 E1)
- DEP1A = 0 per il 9 (002 C2)

Questi due segnali sono invertiti e forzano a 0 il segnale DBU1A (002 F8) che tramite la rete logica vista precedentamente genera i segnali come indica la figura 52.

ATTRIBUTO	DECODIFICATO	FAMDA 002M6	FATDA 002N6	MATAO 002P5	MATBO 002R5	SEGNALE
BLINK	DBLKA 002F7	1	1	1	1	BLNKA 002T8
BUIO	DBU1A 002F8	1	0	1	0	BU10A 002S8
LUCE ALTA	DHL1A 002F9	0	0	0	0	HL1G1 002R8, R9
NORNALE		0	0	0	0	/

Fig. 52

MATAO e MATBN a 1 forzano a 0 il segnale BU10A (002 S8) che agisce sul gate in posizione 002 A6 bloccando la visualizzazione con VIDE2=0 (002 A6+A8, 001 R9).

La logica di memorizzazione del "buio" è analoga a quella di blink.

12.3 "Luce Alta"

Il codice 92 di "luce alta" genera due segnali:

- DEC2A = 0 per il 2 (002 E1)
- DEP1A = 0 per il 9 (002 C2)

Questi due segnali sono invertiti e forzano a 0 il segnale DHL1A (002 F9) che posiziona i segnali come indicato in figura 52.

MATAN e MATBO a 1 forzano a 1 il segnale HL1G1 (002 R8, R9) che agisce sul CRT del display e intensifica la luminosità della traccia in corso.

12.4 "Normale"

Il codice 93 di "normale" genera due segnali:

- DEC3A = 0 per il 3
(002 E1)
- DEP1A = 0 per il 9
(002 C2)

Questi due segnali sono invertiti e forzano a 0 il segnale DNORA (002 G7) che posiziona i segnali come indicato in figura 52.

MATAO e MATBO a 0 non generano i segnali di blink, buio e luce alta quindi la visualizzazione si effettua in luce normale.

12.5 "Buio assoluto"

Il "buio assoluto" lo studiamo a parte in quanto utilizza una rete diversa da quella relativa agli altri attributi visivi.

Come prestazione il buio assoluto è simile al buio però agisce solo su una riga; infatti a fine riga il buio assoluto viene resettato definitivamente.

Il codice 97 di buio assoluto genera due segnali:

- DEC7A = 0 per il 7
(002 E1)
- DEP1A = 0 per il 0
(002 C2)

Questi due segnali sono invertiti e forzano a 0 il segnale DBUAA (002 L7) che abilita il set di ASBUO (002 G5); il segnale ASBUN=0 pone a 0 il segnale video VIDE2 tramite la rete in posizione 002 A6+A8, 001 R9. Alla fine di ogni traccia il flip-flop ASBUO viene resettato dal clock COSH1 con l'abilitazione di H1NFN=1 (001 G8). Nella traccia successiva ASBUO verrà nuovamente settato quando sono generati i decodificati di "buio assoluto".

Alla fine della riga ASBUO rimane definitivamente in reset.

12.6 "Fincatura Verticale"

Le fincature orizzontale, verticale, orizzontale-verticale sono tre attributi visivi che vengono visualizzati sullo schermo e ciascuno di loro occupa un carattere.

Essi sono utilizzati per impaginazioni, contorni, ecc.; infatti se questi attributi sono programmati opportunamente si possono mettere in evidenza dei messaggi, delle parole, ecc.

La figura 53 rappresenta i segnali relativi alle fincature.

Il codice 94 della fincatura verticale genera due segnali:

- DEC4A = 0 per il 4
(002 E1)
- DEP1A = 0 per il 9
(002 C2)

ATTRIBUTO	DECODIFICATO	PPPP1 002Q1	PPPR1 002P1	CNOTO 002P3	CVOTO 002M3	SEGNALI SPARA 002T3	SPBRA 002T2
FINCATURA VERTICALE	YCONA 002E7	1	0	1	0	0	1
FINCATURA ORIZZONT.	HCONA 002E8	0	1	0	1	1	0
FINCATURA VERTICALE ORIZZONT.	HYCOA 002E9	1	1	1	1	0	0

Fig. 53

Questi due segnali sono invertiti e forzano a 0 il segnale VCONA (002 E7) che forza a 1 il segnale PPPP1 (002 Q1).

In questo modo è abilitato il set del flip-flop CNOTO (002 P3) che viene effettuato dal segnale di temporizzazione carattere COSHN (001 E8).

CNOTO=1 abilita il gate che genera il segnale SPARA (002 T3); questo segnale va a 0 quando:

- PGCA2 = 1 durante la 12^a colonna di ogni (001 D3) carattere
- RHF10 = 1 durante il periodo di luce di una traccia (002 G2).
- ASBUN = 1 quando non c'è la condizione di buio assoluto (002 G5)

Il segnale SPARA=0 forza il segnale video VIDE2 a 1 tramite la rete in posizione 002 A7-A8, 001 R9. Possiamo quindi dire che tutti i 14 punti della colonna 12 sono visualizzati come è rappresentato nella figura 54.

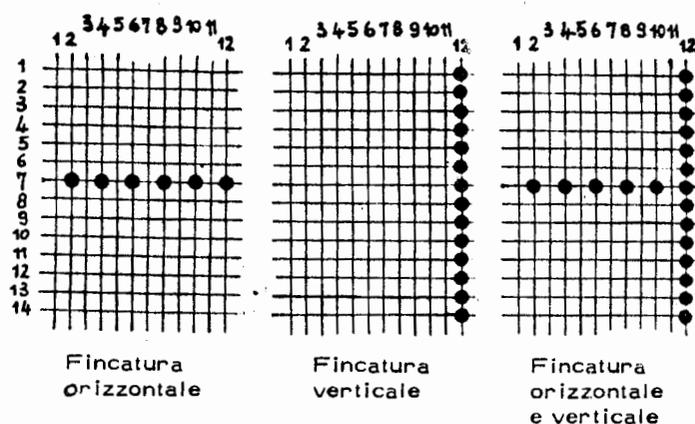


Fig. 54

12.7 "Fincatura Orizzontale"

Il codice 96 della "fincatura orizzontale" genera due segnali:

- DEC6A = 0 per il 6 (002 E1)
- DEP1A = 0 per il 9 (002 C2)

Questi due segnali sono invertiti e forzano a 0 il segnale HCONA (002 E8) che abilita il set del flip-flop CVOTO (002 P3) tramite la rete in posizione 002 P1, G3, L3.

Il segnale CVOTO=1 abilita il gate in posizione 002 T2 che genera il segnale SPBRA; questo segnale va a 0 quando:

- RT820 = 1 durante la 7^a traccia di luce (002 T1)
- ASBUN = 1 quando non c'è la condizione di buio assoluto (002 G5)
- D2MH0 = 1 è lo stesso segnale usato per il marker; stà a 1 e a 0 per 50 ns (002 R2)

Il segnale SPBRA=0 forza il segnale video VIDE2 a 1 tramite la rete in posizione 002 A7+A8, 001 R9. Possiamo quindi dire che la fincatura orizzontale è composta da 6 punti luminosi disposti nella 7^a traccia come indica la figura 54.

12.8 "Fincatura Orizzontale e Verticale"

Questa fincatura è l'insieme di quella orizzontale e verticale (fig. 54). Il codice 95 genera due segnali:

- DEC5A = 0 per il 5 (002 E1)
- DEP1A = 0 per il 9 (002 G2)

Questi due segnali sono invertiti e forzano a 0 il segnale HVCOA (002 E9) che posiziona i segnali come indicato in figura 53.

CNOTO e CVOTO a 1 abilitano i due gate in posizione 002 T2, T3; SPBRA e SPARA agiscono sul segnale video VIDE2 tramite la rete in posizione 002 A7-A8, 001 R9.

